

ミューオン・電子転換過程探索実験 DeeMe のための
MWPC 読み出し用 Radeka2 段型アンプの開発

(Development of a Radeka Two-Stage Type Amplifier
for the Readout of Multi-Wire Proportional Chambers
at DeeMe, a Muon-Electron Conversion Search Experiment)

理学研究科

数物系専攻

手島 菜月

概要

荷電レプトン・フレーバー非保存過程 (cLFV) は標準模型では禁止されている。しかし、標準模型を越える多くの理論で、現在の実験上限値の数桁下に cLFV が存在すると予言されている。

DeeMe グループは cLFV のひとつであるミューオン・電子転換過程 $\mu^- + (A, Z) \rightarrow e^- + (A, Z)$ を探索する。茨城県東海村にある大強度陽子加速器施設 J-PARC の物質生命科学実験施設 MLF での実験開始に向けて準備を行っている。3 GeV シンクロトロン RCS からのパルス陽子ビームを利用し、炭素製標的で $< 1 \times 10^{-13}$ 、SiC 製標的で $< 2 \times 10^{-14}$ の単一事象感度を目指す (1 MW 陽子ビームで 2×10^8 秒 (一年間))。これは、現在の実験上限値の 1 桁から 2 桁下の感度である。

本実験の読み出し回路は、(1) パルス陽子ビームで生成される即発荷電粒子による大電流耐性をもつこと、(2) 検出器 MWPC のポテンシャルワイヤーの HV スイッチングで誘導される大電流耐性をもつこと、(3) 即発荷電粒子の信号がもつ長いテールから、目的の単色遅延電子の信号を分離することが要求される。これらの要求を満たす Radeka2 段型アンプを設計し、試作機のビーム試験で動作が確認されたあと 384 チャンネル量産した。量産機のゲインとして約 6.9 V/pC、FADC で得られた波形から、ノイズの RMS 約 5 mV が得られた。

また、アンプに電源を供給する電源供給基板と、複数のアンプに同時にテストパルスを送るテストパルス基板を製作した。

検出器 MWPC の連続放電を防ぐために、信号探索をする時間のみアノードワイヤーとポテンシャルワイヤーの電位差を広げる「逆位相の HV スイッチング」方式が考えられた。Behlke モジュールを用いた逆位相の HV スイッチング駆動回路を製作した。ビーム試験でその方式が試され、MWPC の連続放電が抑えられて安定に動作することが確認された。

HV スイッチングの方式による dead time シミュレーションを行い、ポテンシャルワイヤーのみのスイッチング方式での dead time 約 700 nsec.、アノードワイヤーとポテンシャルワイヤーを両方同時にスイッチングさせる方式での dead time 約 100 nsec. が得られた。

目次

1	序論	1
1.1	標準模型	1
1.2	標準模型を超える物理	1
1.3	荷電レプトン・フレーバー非保存過程	2
1.3.1	荷電レプトン・フレーバー非保存過程探索の歴史	3
1.3.2	ミュオン・電子転換過程	3
1.3.3	ミュオン・電子転換過程探索と $\mu \rightarrow e\gamma$ 探索	4
1.4	理論予想	4
1.4.1	超対称性理論	4
1.4.2	SUSY-GUT 理論	5
1.4.3	SUSY-Seesaw 理論	5
1.5	DeeMe	5
1.6	先行実験	6
1.6.1	SINDRUM-II	7
1.6.2	MEG	7
1.7	実験計画	7
1.7.1	COMET	7
1.7.2	Mu2e	8
1.7.3	MEG-II	8
1.7.4	Mu3e	8
2	実験施設・装置	19
2.1	J-PARC (Japan Proton Accelerator Research Complex) 加速器施設	19
2.1.1	リニアック (線形加速器)	19
2.1.2	3 GeV シンクロトロン RCS (Rapid Cycle Synchrotron)	19
2.1.3	物質・生命科学実験施設 MLF (Materials and Life Science Experimental Facility)	20
2.1.4	ミュオン生成標的	20
2.1.5	ミュオン実験装置群 MUSE (MUon Science Establishment)	21
2.1.6	H ライン (High-momentum muon beamline)	21
2.2	磁気スペクトロメーター	21
2.2.1	電磁石 (PACMAN)	22
2.2.2	飛跡検出器	23
2.3	読み出しエレクトロニクス	29
2.3.1	アンプ	29
2.3.2	FADC	30
3	DeeMe 実験のための読み出しアンプの開発	41
3.1	DeeMe 実験のための読み出しアンプの構成	41
3.1.1	保護回路	41
3.1.2	テストパルス入力	41

3.1.3	1 段目	42
3.1.4	ポール・ゼロ・キャンセレーション回路	43
3.1.5	2 段目	43
3.2	アノード読みだし用 Radeka2 段型アンプ	44
3.2.1	LTspice によるシミュレーション	44
3.2.2	製作	46
3.2.3	ビーム試験	47
3.3	カソード読みだし用 Radeka2 段型アンプ	47
3.3.1	LTspice によるシミュレーション	47
3.3.2	製作, 寸法の制限	49
3.3.3	ゲインを上げる, アンプの発振	50
3.4	電源供給基板 (PS board) v1.0	50
3.5	テストパルス基板 (TP board) v1.0	52
3.6	量産とシリアルナンバー	53
3.7	フラットケーブル	54
4	性能評価	85
4.1	Radeka2 段型アンプ単体について	85
4.1.1	ゲイン	85
4.1.2	ダイナミックレンジ	85
4.2	MWPC と併せて	86
4.2.1	ノイズレベル	86
4.2.2	テストパルスの波高の減衰について	87
5	結論	100
6	Behlke モジュールを用いた逆位相の HV スイッチングモジュールの製作	101
6.1	Behlke モジュールについて	101
6.2	ワイヤースイッチング用の回路	101
6.2.1	回路の構成	101
6.2.2	流れる電流	102
6.2.3	組み立てられた回路	102
6.2.4	保護信号	103
6.3	ビーム試験	103
6.3.1	セッティング	103
6.3.2	ビーム試験での動作	103
6.3.3	まとめと今後	104
6.4	HV スイッチング方式による dead time シミュレーション	104
A	図面	117
A.1	Radeka2 段型アンプ v1.0	117
A.2	シールドケース	123
A.3	電源供給基板 (PS board) v1.0	126
A.4	テストパルス基板 (TP board) v1.0	133

A.5	電源供給基板とテストパルス基板のフロントパネル	138
A.5.1	穴開け加工の図面	138
B	電源供給基板とテストパルス基板のクレート	139
C	部品表	140
C.1	Radeka2 段型アンプ v1.0	140
C.2	電源供給基板 (PS board) v1.0	144
C.3	テストパルス基板 (TP board) v1.0	148
C.4	Behlke HV スイッチングモジュール	151
D	製作依頼業者	153
E	部品調達	153
F	かかった費用	154
F.1	Radeka2 段型アンプ	154
F.2	電源供給基板	154
F.3	テストパルス基板	155
F.4	その他	155
	謝辞	157
	参考文献	159

図目次

1.1	素粒子のレプトン族と荷電レプトン・フレーバー非保存過程	9
1.2	ニュートリノ振動による $\mu^- \rightarrow e^- \gamma$ 崩壊ダイアグラム	9
1.3	ミューオンの崩壊, K 中間子の崩壊を用いた荷電レプトン・フレーバー非保存過程探索の歴史 [7]	10
1.4	光子を伴わないミューオン・電子転換過程のダイアグラム	11
1.5	超対称性粒子が関与するミューオン・電子転換過程のダイアグラムの一例	11
1.6	本実験が到達できる感度を表すプロット. 横軸は光子以外の粒子が介する過程の程度を表すパラメーター κ , 縦軸はエネルギースケール Λ である. 炭素製標的で 1 年間の場合 (DeeMe0) と炭素製標的 3 年間のあと SiC 製標的 1 年間の場合 (DeeMe1), SiC 製標的で 4 年間の場合 (DeeMe2)	12
1.7	右巻きスエレクトロンの質量 $m_{\tilde{e}_R}$ と $SU(5)$ SUSY-GUT でのミューオン・電子転換過程の予想分岐比の関係 [12]	13
1.8	$SU(10)$ SUSY-GUT で予想される, 右巻きスエレクトロンの質量と $\mu \rightarrow e\gamma$ 崩壊の分岐比の関係 [13]	14
1.9	最小超対称性標準理論 (MSSM) での第二世代の右巻きニュートリノのマヨラナ質量と $\mu \rightarrow e\gamma$ 崩壊の分岐比との関係 [14]	15
1.10	DeeMe 実験の方法	16
1.11	プロンプトバーストと遅延電子	16
1.12	Decay in orbit 電子の予想運動量スペクトル [16]. 青線, 黒点, 緑破線, 赤破線はそれぞれ炭素標的, アルミニウム標的, ケイ素標的, チタン標的の場合	17
1.13	予想電子運動量スペクトルのモンテカルロ計算	17
1.14	SINDRUM-II 実験の結果 [17]	18
2.1	J-PARC の鳥瞰図 [26]	31
2.2	MLF 内のミューオン実験装置群 MUSE [26]	31
2.3	G4beamline によって描かれた H ラインと磁気スペクトロメーター [31]	32
2.4	電子の運動量と H ラインの各電磁石のアクセプタンスとの関係 (from Y. Nakatsugawa [31])	32
2.5	DeeMe 実験に用いられる双極電磁石 PACMAN	33
2.6	双極電磁石の磁場の計算	33
2.7	磁極中心からの z 軸方向の距離と, 磁場の強さの各成分の実測値の関係	34
2.8	上から見た荷電粒子の軌道	35
2.9	DeeMe 本番実験用の MWPC の写真	35
2.10	DeeMe 実験のための MWPC の断面図	36
2.11	MWPC にガスを送るためのガス・システムの写真	36
2.12	予想される MWPC が受ける荷電粒子と, 印加電圧の揺らし方	37
2.13	1 つの即発バーストパルスが検出器を通過するとき, 3 mm 幅のストリップ 1 本に流れる電流 $I(t)$	38
2.14	105 MeV の電子が, 本実験の MWPC の厚み 6 mm を通過したときに生成するイオン対の GARFIELD++ 計算 (from H. Natori)	38
2.15	本実験での Radeka2 段型アンプの開発の動機	39

2.16	本実験のための MWPC に Radeka2 段型アンプが取り付けられている様子	39
2.17	FADC の写真	40
2.18	読み出しエレクトロニクスの写真	40
3.1	1 段目のベース接地	56
3.2	1 つめのエミッター・フォロワー	56
3.3	1 段目と 2 段目の間のポール・ゼロ・キャンセレーション回路	56
3.4	周波数 [Hz] とポール・ゼロ・キャンセレーション回路のアドミタンス $[1/\Omega]$ の関係 . 黒, 赤, 緑はそれぞれ $R9 = 5 \text{ k}\Omega, 1 \text{ k}\Omega, 500 \Omega$ の場合を表す	57
3.5	周波数 [Hz] とポール・ゼロ・キャンセレーション回路のインピーダンス $[\Omega]$ の関係 . 黒, 赤, 緑はそれぞれ $R9 = 5 \text{ k}\Omega, 1 \text{ k}\Omega, 500 \Omega$ の場合を表す	57
3.6	2 段目のベース接地	58
3.7	アノード読み出し用アンプの 2 段目のベース接地の出力電圧 $V(n021)$ と 1 つめのエミッター・フォロワーの出力電圧 $V(n025)$ と 2 つめのエミッター・フォロワーの出力電圧 $V(n013)$	59
3.8	カソード読みだし用アンプの 2 段目のベース接地の出力電圧 $V(n023)$ と 1 つめのエミッター・フォロワーの出力電圧 $V(n028)$ と 2 つめのエミッター・フォロワーの出力電圧 $V(n033)$	59
3.9	アノード読み出し用アンプの回路設計のための MWPC の等価回路	60
3.10	アノード読み出し用に試作された Radeka2 段型アンプの回路図	61
3.11	$R10 = 2 \text{ k}\Omega, R11 = 1 \text{ k}\Omega, R12 = 5.6 \text{ k}\Omega$ で即発バーストパルスの信号を入力しない場合	62
3.12	$R10 = 20 \text{ k}\Omega, R11 = 10 \text{ k}\Omega, R12 = 56 \text{ k}\Omega$ で即発バーストパルスの信号を入力しない場合	62
3.13	ポール・ゼロ・キャンセレーション回路なしで即発バーストパルスの信号を入力する場合	63
3.14	ポール・ゼロ・キャンセレーション回路なしでテールをもつ即発バーストパルスを入力する場合	64
3.15	ポール・ゼロ・キャンセレーション回路なしで即発バーストパルス相当の電荷量の三角波を入力する場合	64
3.16	即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.10 の $R9 = 500 \Omega$) の場合	65
3.17	即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.10 の $R9 = 1 \text{ k}\Omega$) の場合	65
3.18	即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.10 の $R9 = 1.5 \text{ k}\Omega$) の場合	65
3.19	即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.10 の $R9 = 2 \text{ k}\Omega$) の場合	65
3.20	アノード読み出し用アンプ	66
3.21	基板の裏の写真	66
3.22	全体の回路図 . 図 3.10 の 2 段目の DC カットコンデンサー $C41$ の直後がこの図の OUT と繋がる	67
3.23	MWPC プロトタイプにアンプが取り付けられている様子	67
3.24	ビーム試験でのセッティング	68

3.25	オシロスコープで取られた HV switching なしのアンプの出力波形 (緑) とケーブルにのった RF ノイズ (黄)	68
3.26	FADC で取られた HV switching ありのアンプの出力波形	68
3.27	X 軸カソードストリップ読み出し用アンプの回路設計のための MWPC の等価回路	69
3.28	Y 軸カソードストリップ読み出し用アンプの回路設計のための MWPC の等価回路	70
3.29	$R_{10} = 2 \text{ k}\Omega$, $R_{11} = 1 \text{ k}\Omega$, $R_{12} = 5.6 \text{ k}\Omega$ で即発バーストパルスの信号を入力しない場合	71
3.30	$R_{10} = 10 \text{ k}\Omega$, $R_{11} = 8.2 \text{ k}\Omega$, $R_{12} = 27 \text{ k}\Omega$ で即発バーストパルスの信号を入力しない場合	71
3.31	X 軸方向読み出しストリップのシミュレーション . ポール・ゼロ・キャンセレーション回路なしで即発バーストパルスの信号を入力する場合	72
3.32	X 軸方向読み出しストリップのシミュレーション . 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 1 \text{ k}\Omega$) の場合	72
3.33	X 軸方向読み出しストリップのシミュレーション . 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 5 \text{ k}\Omega$) の場合	73
3.34	X 軸方向読み出しストリップのシミュレーション . 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 10 \text{ k}\Omega$) の場合	73
3.35	Y 軸方向読み出しストリップのシミュレーション . 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 3 \text{ k}\Omega$) の場合	73
3.36	Y 軸方向読み出しストリップのシミュレーション . 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 5 \text{ k}\Omega$) の場合	74
3.37	Y 軸方向読み出しストリップのシミュレーション . 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 7 \text{ k}\Omega$) の場合	74
3.38	Y 軸方向読み出しストリップのシミュレーション . 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 9 \text{ k}\Omega$) の場合	74
3.39	X 軸方向読み出しストリップのシミュレーション . 200 nsec. の幅の即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 5 \text{ k}\Omega$) の場合	75
3.40	Y 軸方向読み出しストリップのシミュレーション . 200 nsec. の幅の即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 7 \text{ k}\Omega$) の場合	75
3.41	ハイブリッド IC 基板の写真	76
3.42	カソード読み出し用アンプ試作機	76

3.43	X 軸読み出し用アンプが取り付けられる本番実験用 MWPC のコネクター、マザー基板の寸法の制限を決める	77
3.44	ハイブリッド IC 基板に載るカソード読み出し用 Radeka2 段型アンプ 1 チャンネルの回路図	77
3.45	マザー基板の回路図 . タンタルコンデンサー C6 について、GND 側が正となるように実装する	78
3.46	バイポーラ・トランジスター Q2, Q3, Q4, Q5 を変えた場合の比較 . . .	79
3.47	バイポーラ・トランジスター Q2, Q3, Q4, Q5 に NXP 製の BSV52 を用いた場合のテストパルス出力	80
3.48	バイポーラ・トランジスター Q2, Q3, Q4, Q5 に Infineon technologies 製の BFR92 を用いた場合のテストパルス出力	80
3.49	バイポーラ・トランジスター Q2, Q3, Q4, Q5 に Infineon technologies 製の BFR92 を用いた場合のテストパルス出力 . 発振している	80
3.50	電源供給基板の回路図 . 電源ライン	81
3.51	電源供給基板の回路図 . 信号線	81
3.52	電源供給基板の回路図 . テストパルスのための回路	82
3.53	テストパルス基板の回路図 . 電源ライン	83
3.54	テストパルス基板の回路図	83
3.55	Radeka2 段型アンプ-電源供給基板間のフラットケーブルの写真	84
4.1	Radeka2 段型アンプのゲインとダイナミックレンジ測定のセッティング . . .	88
4.2	ファンクションジェネレーターの出力電圧	88
4.3	入力電荷とアンプからの出力電圧の関係 (ゲイン)	89
4.4	入力電荷とアンプからの出力電圧の関係 (ダイナミックレンジ)	90
4.5	MWPC プロトタイプのアノードワイヤーの状態 (ポテンシャルワイヤーは描かれていない)	91
4.6	チャンネル 7 の波形	92
4.7	チャンネル 0 の波形	92
4.8	チャンネル 8 の波形	92
4.9	チャンネル 1 の波形	92
4.10	チャンネル 7 の波形 (拡大図)	93
4.11	チャンネル 0 の波形 (拡大図)	93
4.12	チャンネル 8 の波形 (拡大図)	93
4.13	チャンネル 1 の波形 (拡大図)	93
4.14	チャンネル 5 の波形	94
4.15	チャンネル 14 の波形	94
4.16	チャンネル 6 の波形	94
4.17	チャンネル 13 の波形	94
4.18	チャンネル 5 の波形 (拡大図)	95
4.19	チャンネル 14 の波形 (拡大図)	95
4.20	チャンネル 6 の波形 (拡大図)	95
4.21	チャンネル 13 の波形 (拡大図)	95

4.22	フィットをしている過程．赤点：N 番目までの平均波形，黒点：N+1 番目の波形，青線：N 番目までの平均波形を N+1 番目の波形にフィットしたもの，赤線：N+1 番目の波形を線で描いたもの．	96
4.23	フィッティングしながら求めたノイズ平均波形 (黒) と RMS(赤)．	96
4.24	<i>ext</i> のヒストグラム．	97
4.25	<i>xpar</i> のヒストグラム．	97
4.26	<i>ypar</i> のヒストグラム．	97
4.27	フィットせず求めた RMS．	98
4.28	フィットして求めた RMS．	98
4.29	オシロスコープで見たテストパルスの波形．	99
4.30	15 m のフラットケーブルを通して FADC で得られたテストパルスの波形．	99
5.1	FADC までの読み出しエレクトロニクスの構成．	100
6.1	Behlke モジュールを使用したフローティング・パルサー回路とモジュールの写真．	106
6.2	Behlke モジュールを用いた MWPC の HV スイッチングモジュールの回路図．	107
6.3	RC スナバーを取り付けない場合の Behlke モジュールの出力．	108
6.4	RC スナバーを取り付けた場合の Behlke モジュールの出力．	108
6.5	組み立てられた Behlke モジュールを用いた HV スイッチングモジュールの写真．	109
6.6	iseg 電源のフロントパネルにある inhibit D-sub コネクタの写真．	109
6.7	MWPC とその電源装置，アンプ，FADC の接続．	110
6.8	Behlke 1 番ピンに送られた TTL 信号 (黄) と Behlke HV スイッチング回路の出力電圧 (桃)，Radeka2 段型アンプからの出力電圧 (緑)．横軸は $2 \mu\text{sec./div.}$ ．黄，桃，緑の縦軸はそれぞれ 1 V/div. ， 20 V/div. ， 500 mV/div. ．	110
6.9	MLF D2 エリア内に置かれた装置の写真．	111
6.10	1 イベントめのカソードストリップの波形．	112
6.11	1 イベントめのカソードストリップの波形．拡大図．	112
6.12	2 イベントめのカソードストリップの波形．拡大図．	112
6.13	逆位相の HV スイッチングのシミュレーション．	113
6.14	逆位相の HV スイッチングのシミュレーション．拡大図．	113
6.15	幅をもつ即発バーストパルスを入力した逆位相の HV スイッチングのシミュレーション．	114
6.16	アノードワイヤーとポテンシャルワイヤーの逆位相 HV スイッチングのシミュレーション．	115
6.17	アノードワイヤーとポテンシャルワイヤーの逆位相 HV スイッチングのシミュレーション．拡大図．	115
6.18	幅をもつ即発バーストパルスを入力したアノードワイヤーとポテンシャルワイヤーの逆位相 HV スイッチングのシミュレーション．	116
A.1	ハイブリッド IC 基板の配線 (top)．	117
A.2	ハイブリッド IC 基板の配線 (bottom)．	117
A.3	ハイブリッド IC 基板のソルダー・マスク (top)．	118
A.4	ハイブリッド IC 基板のソルダー・マスク (bottom)．	118

A.5	ハイブリッド IC 基板のシルクスクリーン (top)	118
A.6	ハイブリッド IC 基板のシルクスクリーン (bottom)	119
A.7	ハイブリッド IC 基板のディメンジョン	119
A.8	マザー基板の配線 (top)	120
A.9	マザー基板の配線 (bottom)	120
A.10	マザー基板のソルダー・マスク (top)	121
A.11	マザー基板のソルダー・マスク (bottom)	121
A.12	マザー基板のシルクスクリーン (top)	122
A.13	マザー基板のディメンジョン	122
A.14	マザー基板に取り付けられるシールドケース (表) の図面 . A5052 素地 . . .	123
A.15	マザー基板に取り付けられるシールドケース (裏) の図面 . 0.5 mm 厚のガラ スエポキシ片面基板に穴開け加工をしている . 青色の部分に穴がある . . .	124
A.16	シールドケースを留めるねじ	125
A.17	マザー基板にシールドケースを留める六角スペーサー	125
A.18	電源供給基板のシルク 1(top)	126
A.19	電源供給基板のシルク 2(top)	126
A.20	電源供給基板のシルク 3(top)	127
A.21	電源供給基板のレジスト (top)	127
A.22	電源供給基板のパターン (top)	128
A.23	電源供給基板のパターン (L2)	128
A.24	電源供給基板のパターン (L3)	129
A.25	電源供給基板のパターン (bottom)	129
A.26	電源供給基板のレジスト (bottom)	130
A.27	電源供給基板のシルク 4(top)	130
A.28	電源供給基板のディメンジョン	131
A.29	電源供給基板のアウトラインとホール	132
A.30	テストパルス基板のシルク 1(top)	133
A.31	テストパルス基板のシルク 2(top)	133
A.32	テストパルス基板のレジスト (top)	134
A.33	テストパルス基板のパターン (top)	134
A.34	テストパルス基板のパターン (bottom)	135
A.35	テストパルス基板のレジスト (bottom)	135
A.36	テストパルス基板のシルク 3(top)	136
A.37	テストパルス基板のアウトラインとホール	137
A.38	フロントパネルの穴開け加工の図面	138

表目次

1.1	フェルミオン	1
1.2	ゲージボソン	1
1.3	ミューオンを用いた荷電レプトン・フレーバー非保存過程の探索実験の上限値	7
2.1	RCS の主なビームパラメーター	20
2.2	DeeMe 実験のための MWPC の構造	26
3.1	即発パーストパルスの電流の時間発達のパラメーター	45
3.2	MC10114L の真理値表	51
3.3	Radeka2 段型アンプ-電源供給基板間のツイストペア・フラットケーブルの特性	55
B.1	電源供給基板とテストパルス基板をさすクレートについて	139
B.2	後面コネクタ J1 のピン・アサイン	139
C.1	Radeka2 段型アンプ v1.0 のマザー基板の部品表	140
C.2	Radeka2 段型アンプ v1.0 のマザー基板の部品表	141
C.3	Radeka2 段型アンプ v1.0 のハイブリッド IC 基板の部品表	142
C.4	Radeka2 段型アンプ v1.0 のハイブリッド IC 基板の部品表	143
C.5	電源供給基板 (PS board) 1.0 の部品表 . 入出力コネクタ	144
C.6	電源供給基板 (PS board) 1.0 の部品表 . 電源ライン	144
C.7	電源供給基板 (PS board) 1.0 の部品表 . 電源ライン	145
C.8	電源供給基板 (PS board) 1.0 の部品表 . ラインレシーバー	145
C.9	電源供給基板 (PS board) 1.0 の部品表 . ラインレシーバー	146
C.10	電源供給基板 (PS board) 1.0 の部品表 . TTL-NIM 変換回路	146
C.11	電源供給基板 (PS board) 1.0 の部品表 . バス・トランシーバー	147
C.12	テストパルス基板 (TP board) 1.0 の部品表 . 電源ライン	148
C.13	テストパルス基板 (TP board) 1.0 の部品表 . バス・トランシーバー	149
C.14	テストパルス基板 (TP board) 1.0 の部品表 . NIM-TTL 変換回路	149
C.15	テストパルス基板 (TP board) 1.0 の部品表 . テストパルス LED	150
C.16	Behlke モジュールを用いた HV スイッチング回路の部品表	151
C.17	Behlke モジュールを用いた HV スイッチング回路の部品表	152
F.1	Radeka2 段型アンプ開発にかかった費用	154
F.2	電源供給基板開発にかかった費用	154
F.3	テストパルス基板開発にかかった費用	155
F.4	その他にかかった費用	155

1 序論

1.1 標準模型

素粒子物理学は、物質の最小の構成要素である素粒子の性質やそれらの間の相互作用を調べ、自然の根本法則を明らかにしようとする学問である。素粒子の振舞いを良く記述する理論として標準模型が確立されてきた。標準模型では、物質を構成するクォークとレプトン、これらの力を媒介するゲージボソンが素粒子とされる。

表 1.1: フェルミオン。

	第 1 世代	第 2 世代	第 3 世代	電荷 $Q/ e $	スピン
クォーク	u (アップクォーク)	c (チャームクォーク)	t (トップクォーク)	$+2/3$	$1/2$
	d (ダウルクォーク)	s (ストレンジクォーク)	b (ボトムクォーク)	$-1/3$	$1/2$
レプトン	ν_e (電子型ニュートリノ)	ν_μ (ミュー型ニュートリノ)	ν_τ (タウ型ニュートリノ)	0	$1/2$
	e^- (電子)	μ^- (ミューオン)	τ^- (タウ)	-1	$1/2$

表 1.2: ゲージボソン。

	媒介する力	電荷 $Q/ e $	スピン
γ (フォトン)	電磁相互作用	0	1
g (グルーオン)	強い相互作用	0	1
W^\pm (W ボソン)	弱い相互作用	± 1	1
Z^0 (Z ボソン)	弱い相互作用	0	1

1.2 標準模型を超える物理

標準模型は未解決の理論的な問題を含んでいる。重力相互作用が電弱相互作用や強い相互作用と同程度の強さになると考えられるプランクスケール ($\sim 10^{19}$ GeV) と、電弱スケール ($\sim 10^2$ GeV) の間に大きな違いがある。この問題は階層性問題と呼ばれる。この問題を解決するには非常に不自然なパラメーターの微調整をする必要がある。

また、標準模型では説明できない現象がいくつか見つかっている。例えば、ニュートリノが質量をもつことなどがある。

このような問題から、標準模型は高いエネルギー領域で成り立つより究極な理論の低エネルギー近似であると考えられており、標準模型が有効であると考えられているよりも高いエネルギースケールにおいては標準模型を超える現象が存在すると予想されている。

ILC (International Linear Collider) 計画や、CERN の LHC 加速器を用いた実験などのエネルギーフロンティアは、巨大加速器により高エネルギー状態を作り標準模型を超える物理への手がかりを探る。一方で、不確定性原理より、稀にしか起こらない現象を精密に

調べることは高いエネルギーの物理事象を調べる別の方法であると言える．高い衝突頻度の中で稀崩壊探索を行うことによって，新しい物理を探る実験（インテンシティーフロンティア）も多く行われている．

1.3 荷電レプトン・フレーバー非保存過程

レプトンに $+1$ ，反レプトンに -1 のレプトン数が与えられ，素粒子反応の前後でレプトン数と呼ばれる量子数が保存する．更に，荷電レプトンについては，世代ごとのレプトン数も保存するとされている．

例えば，ミューオンの通常崩壊 (Michel 崩壊)，

$$\mu^- \rightarrow e^- + \nu_\mu + \bar{\nu}_e \quad (1.1)$$

を考える．レプトン数は，左辺の μ^- が $+1$ ，右辺の e^- が $+1$ ， ν_μ が $+1$ ， $\bar{\nu}_e$ が -1 であり，右辺の総和が $+1$ となって両辺で保存する．電子レプトン数は，左辺の μ^- が 0 ，右辺の e^- が $+1$ ， ν_μ が 0 ， $\bar{\nu}_e$ が -1 であり，右辺の総和が 0 となって両辺で等しい．ミューレプトン数についても，左辺の μ^- が $+1$ ，右辺の e^- が 0 ， ν_μ が $+1$ ， $\bar{\nu}_e$ が 0 であり，右辺の総和が $+1$ であるので，両辺で保存している．

ミューオン原子核捕獲 (Muon capture, MC)，

$$\mu^- + (A, Z) \rightarrow \nu_\mu + (A, Z - 1) \quad (1.2)$$

でも同様に (ここで， A, Z はそれぞれミューオンが静止した物質の原子量，原子番号である．)，両辺ともレプトン数の総和が $+1$ ，ミューレプトン数が $+1$ ，電子レプトン数が 0 となる．これらの反応は，反応の前後でレプトン数と荷電レプトン数が保存している．

クォーク・フレーバー 3 世代混合の理論が小林・益川によって提唱され，高エネルギー加速器研究機構 (KEK) での Belle 実験や Stanford Linear Accelerator Center (SLAC) での BaBar 実験でクォークのフレーバー混合が確認された [1]．また，近年スーパーカミオカンデや J-PARC での T2K 実験などによる実験結果からニュートリノ振動現象が発見され，中性レプトンのフレーバー保存もクォークのフレーバーのように破れることが明らかとなった [2-4]．

一方で，荷電レプトン・フレーバー非保存過程 (Charged Lepton Flavor Violation, CLFV) は未だに発見されていない (図 1.1)．ニュートリノの質量を修正した標準模型の枠内でも，荷電レプトン・フレーバー非保存過程の分岐比は非常に小さく，実験で観測することは困難である．例として，荷電レプトン・フレーバー非保存過程のひとつである，ニュートリノ振動による $\mu \rightarrow e\gamma$ の崩壊ダイアグラムを図 1.2 に示す．この反応では，ミューオンが W ボソンを放出しミュー型ニュートリノとなったあと，ミュー型ニュートリノが振動して電子型ニュートリノとなる．放出した W ボソンを電子型ニュートリノが再び吸収すると， $\mu \rightarrow e\gamma$ となる． $\mu \rightarrow e\gamma$ の分岐比は，Maki-Nakagawa-Sakata (MNS) ニュートリノ混合行列成分 $U_{\mu i}$ ， U_{ei} とニュートリノの質量差 Δm_{ij} ， W ボソンの質量 M_W を用いて，

$$Br(\mu \rightarrow e\gamma) = \frac{3\alpha}{32\pi} \left| \sum_{i=2,3} U_{\mu i}^* U_{ei} \frac{\Delta m_{i1}^2}{M_W^2} \right|^2 < 10^{-54} \quad (1.3)$$

と表される [5, 6]. ニュートリノの質量差 ($\Delta m_{21}^2 = 7.5 \times 10^{-5} \text{ eV}^2$, $|\Delta m_{32}^2| = 2.44 \times 10^{-3} \text{ eV}^2$) が W ボソンの質量 ($M_W = 80.376 \text{ GeV}$) に比べて非常に小さいため, 分岐比の上限値は 10^{-54} と非常に小さくなる.

しかし, いくつかの標準模型を超えた理論が, 実験で検出可能な荷電レプトン・フレーバー非保存の分岐比 (10^{-13} から 10^{-16} のオーダー) を予言している. もし荷電レプトン・フレーバーの破れを実験的に観測することができれば, 標準模型を超える新しい物理の存在の証拠となる.

1.3.1 荷電レプトン・フレーバー非保存過程探索の歴史

荷電レプトン・フレーバー非保存過程の探索は, 1947年に Hincks と Pontecorvo によって初めて行われた [8, 9]. それから, 実験の感度は 10 年ごとに 2 桁ずつ進歩している.

第二世代の荷電レプトンであるミュオンはエネルギー的に第一世代の荷電レプトンである電子へ転換が可能である. 加速器の性能の発展によって, ミュオンは比較的容易にかつ大量に生成されるようになった. また, ミュオンの崩壊過程には強い相互作用によるものが含まれず, K_L^0 , K^+ などのハドロンの荷電レプトン・フレーバー非保存過程の探索に比べてバックグラウンドの影響が少ない. このため, 良い精度で実験を行うことができると期待され, 荷電レプトン・フレーバー非保存過程を探索する方法の中でもミュオンを用いる方法は注目されている.

1.3.2 ミュオン・電子転換過程

我々の実験グループ DeeMe は, ミュオン・電子転換過程の探索を目指す.

加速器からの陽子ビームを標的に照射し, ミュオンを生成する. ミュオンを静止させ, 標的原子の電子軌道にミュオンを捕獲させる. ミュオンが電子のように軌道上を周回する原子をミュオニック原子という. 捕獲されたミュオンは特性 X 線を放出しながら標的原子の安定軌道 ($1s$) まで落ちる. 標準模型の枠内では, ミュオンはそのあとニュートリノと電子に崩壊するか (式 (1.1)), 原子核に捕獲される (式 (1.2)).

ミュオン・電子転換過程,

$$\mu^- + (A, Z) \rightarrow e^- + (A, Z) \quad (1.4)$$

は左辺のミュレプトン数が +1, 電子レプトン数が 0, 右辺のミュレプトン数が 0, 電子レプトン数が +1 であり, 両辺で電子レプトン数とミュレプトン数が保存しない荷電レプトン・フレーバー非保存のひとつである.

ミュオン・電子転換過程があった場合, ミュオンの質量 m_μ からミュオニック原子の $1s$ 軌道の束縛エネルギー B_μ と原子核 (質量 M_A をもつとする) からの反跳エネルギー E_{rec}^0 を引いた単色のエネルギー $E_{\mu e}$ をもつ電子が原子から飛び出す.

$$E_{\mu e} = m_\mu - B_\mu - E_{\text{rec}}^0 \quad (1.5)$$

$$E_{\text{rec}}^0 \simeq \frac{(m_\mu - B_\mu)^2}{2M_A} \quad (1.6)$$

反跳エネルギー E_{rec}^0 は十分小さいため無視できる. $1s$ 軌道の束縛エネルギー B_μ はミュ-

オニク原子をつくる原子によって決まる量である．

ミューオン・電子転換過程はミューオンと原子核の重なりに依存する反応であるので，その分岐比はミューオン原子核捕獲の崩壊幅に対するミューオン・電子転換過程の崩壊幅の比で定義される．

$$Br(\mu^- + (A, Z) \rightarrow e^- + (A, Z)) \equiv \frac{\Gamma[\mu^- + (A, Z) \rightarrow e^- + (A, Z)]}{\Gamma[\mu^- + (A, Z) \rightarrow \nu_\mu + (A, Z - 1)]} \quad (1.7)$$

1.3.3 ミューオン・電子転換過程探索と $\mu \rightarrow e\gamma$ 探索

荷電レプトン・フレーバー非保存には，図 1.5 のような光子を伴う相互作用の寄与と，図 1.4 のような光子を伴わない相互作用の寄与があり，その実効ラグランジアンは次式のように表される [10]．

$$\mathcal{L} = \frac{1}{1 + \kappa} \frac{m_\mu}{\Lambda^2} \bar{\mu}_R \sigma^{\mu\nu} e_L F_{\mu\nu} + \frac{\kappa}{1 + \kappa} \frac{1}{\Lambda^2} (\bar{\mu}_L \gamma^\mu e_L) (\bar{q}_L \gamma_\mu q_L) \quad (1.8)$$

光子を伴う過程が優位である場合は，ミューオン・電子転換過程は $\mu \rightarrow e\gamma$ を内包する（ミューオン・電子転換過程は中間状態が光子である必要がない）ため分岐比が小さくなり， $\mu \rightarrow e\gamma$ の数百分の 1 程度の分岐比となる．また，光子を伴わない過程が優位である場合は， $\mu \rightarrow e\gamma$ は観測されなくともミューオン・電子転換過程は観測されることがありうる．

複数の方法で荷電レプトン・フレーバー非保存過程を探索し，分岐比を比較して理論の検証を行うことが重要である．

1.4 理論予想

1.4.1 超対称性理論

超対称性理論 (SUSY) は階層性の問題を解決する理論として標準模型を超える物理模型の有力候補となっている．SUSY では，ボソンにはフェルミオンの，フェルミオンにはボソンの超対称性粒子があると考えられる．しかし，粒子と同じ質量をもつ超対称性粒子はこれまで発見されておらず，対称性は破れている．この対称性の破れの項は荷電レプトン・フレーバー非保存過程を引き起こす．

レプトンに対応する超対称性粒子であるスレプトンの質量行列は，

$$m_l^2 = \begin{pmatrix} m_{\tilde{e}\tilde{e}}^2 & \Delta m_{\tilde{e}\tilde{\mu}}^2 & \Delta m_{\tilde{e}\tilde{\tau}}^2 \\ \Delta m_{\tilde{\mu}\tilde{e}}^2 & m_{\tilde{\mu}\tilde{\mu}}^2 & \Delta m_{\tilde{\mu}\tilde{\tau}}^2 \\ \Delta m_{\tilde{\tau}\tilde{e}}^2 & \Delta m_{\tilde{\tau}\tilde{\mu}}^2 & m_{\tilde{\tau}\tilde{\tau}}^2 \end{pmatrix} \quad (1.9)$$

と表され，この行列の非対角成分が荷電レプトン・フレーバー非保存過程に関与する．図 1.5 に超対称性粒子が関与するミューオン・電子転換過程のダイアグラムの一例を示す．このダイアグラムは，ニュートラリーノ $\tilde{\chi}^0$ を介するミューオンから電子への転換を表す．スミューオン $\tilde{\mu}$ がスレプトンの混合成分 $\Delta m_{\tilde{\mu}\tilde{e}}^2$ によってスエレクトロン \tilde{e} へ転換し，放出された光子はクォークに吸収されている．

スレプトン質量行列の非対角成分に値を与える 2 つの SUSY シナリオ，SUSY-GUT 理論と SUSY-Seesaw 理論が提唱されている．

1.4.2 SUSY-GUT 理論

強い相互作用と弱い相互作用，電磁相互作用の大きさは $\sim 10^{16}$ GeV というエネルギースケールで統一されるかもしれないと予想されている．これは大統一理論と呼ばれる．

大統一理論に超対称性の拡張を行った SUSY-GUT (SUper SYmmetric Grand Unification Theories) 理論では，スレプトン質量行列の非対角成分は，ユニバーサル・スカラー質量 m_0 とスカラー・トライリニア・カップリング A_0 ，トップクォークの湯川結合 h_t ，小林益川行列成分 V_{td} , V_{ts} ，GUT の質量スケール M_{GUT} ，右巻きニュートリノの質量 M_{R_3} を用いると，次のように表される [11, 12]．

$$\Delta m_{\mu\bar{e}}^2 \propto \frac{3m_0^2 + A_0^2}{8\pi^2} h_t^2 V_{td}^* V_{ts} \ln \frac{M_{GUT}}{M_{R_3}} \quad (1.10)$$

図 1.7 に $SU(5)$ SUSY-GUT でのミュオン・電子転換過程の予想分岐比を示す．また， $SU(10)$ SUSY-GUT 理論では分岐比は 10^{-13} から 10^{-11} と大きな値になる (図 1.8) [13]．

1.4.3 SUSY-Seesaw 理論

シーソーメカニズムは標準模型には存在しない右巻きニュートリノを導入し，現実には左巻きニュートリノのみしか観測されないのは左巻きニュートリノが軽い右巻きニュートリノは非常に重いためとする．右巻きニュートリノ，左巻きニュートリノとヒッグス場の相互作用は対称性を破っており，これによって左巻きスレプトンの質量行列に非対角成分が表れる [14]．スレプトン質量行列の非対角成分は， τ 湯川結合定数 h_τ と MNS ニュートリノ混合行列成分 $U_{\tau e}$, $U_{\tau\mu}$ を用いて次式で与えられる．

$$\Delta m_{\mu\bar{e}}^2 \propto \frac{3m_0^2 + A_0^2}{8\pi^2} h_\tau^2 U_{\tau e}^* U_{\tau\mu} \ln \frac{M_{GUT}}{M_{R_3}} \quad (1.11)$$

図 1.9 に SUSY-Seesaw 理論で予想される $\mu \rightarrow e\gamma$ 崩壊の分岐比を示す．分岐比は右巻きニュートリノのマヨラナ質量に大きく依存する．他にも，現在の実験上限値の $1 \sim 4$ 桁下の感度で信号が見つかりと予想する余剰次元やリトルヒッグスモデルなどの理論がいくつか存在する．

1.5 DeeMe

DeeMe 実験は，茨城県東海村にある J-PARC の物質・生命科学実験施設 MLF でミュオン・電子転換過程の探索を目指す実験計画である [15]．

図 1.10 に DeeMe 実験の方法を示す．3 GeV シンクロトロン RCS からのパルス陽子ビームを標的に照射すると，標的の近傍に負パイ中間子が生成される．

ここで，一般的なミュオン・電子転換過程を探索する実験では，パイ中間子を電磁石を用いて集めてミュオンに崩壊させたあと，静止標的にミュオンを静止させる．一方，DeeMe 実験では，パイ中間子を生成する標的が，ミュオン生成領域とミュオン静止標的を兼ねている．こうすることで，実験の規模をコンパクトにすることが出来る．

標的の中に静止した負ミュオンは，標的の原子核の周りに束縛される．そこから放出される単色エネルギーをもつ遅延電子を，スペクトロメーターによる運動量測定によって探索する．

炭素製標的が用いて実験を始め、およそ 1×10^{-13} より小さい単一事象感度を目指す (1 MW 陽子ビーム, 2×10^8 秒のビームタイム)。そのあと SiC 製標的に変えられ、 2×10^{-14} より小さい単一事象感度を目標とする。

パイオン生成標的兼ミュオン静止標的に入射させるパルス陽子ビームは 2 バンチ構造となっている (図 1.11)。パルス陽子ビームが標的にぶつかると大量の荷電粒子 (プロンプトバースト) が発生する。単色エネルギー付近の粒子のみをビームラインで引き出しても、スペクトロメーターに到達する即発荷電粒子はパルスあたり 2×10^8 個となると見積もられている。目的の遅延電子の前に来る即発荷電粒子を受けたあと素早く動作復帰し、遅延電子を捕えられる検出器が必要である。

シグナル

DeeMe におけるミュオン・電子転換過程のシグナルは、ミュオニック炭素原子では $E_{\mu e} = 105.06$ MeV、ミュオニック Si 原子では $E_{\mu e} = 104.91$ MeV をもつ電子となる。寿命はそれぞれ 2.0μ 秒、 0.75μ 秒である。

バックグラウンド

- 束縛状態のミュオンが崩壊して生成される電子 (decay in orbit, DIO) がある。原子核の反跳により 105 MeV 付近まで加速される場合がある。図 1.12 に炭素標的を用いた場合の decay in orbit 電子の予想運動量スペクトルを示す [16]。
- ビーム由来のバックグラウンドについて、RCS 加速器から正規のタイミングより遅れて陽子ビームが取り出された場合 (アフタープロトンと呼ばれる)、その陽子ビームが標的にあたって生成される電子がバックグラウンドになりうる。アフタープロトン数が全陽子数の 10^{-19} 倍より少ないと仮定したときのバックグラウンド予想を図 1.13 に桃色で示す。また、標的中の静止していないミュオンが崩壊して電子を発生させるものや、パイオンが標的に静止したあと、輻射パイオン原子核捕獲 (radiative pion capture, RPC) から光子が発生し、対生成して電子を放出するものなどがある。
- 宇宙線由来のバックグラウンドについては、RCS からのパルス陽子ビームの繰り返しである 40 m 秒中の数 μ 秒で信号を探索するため、宇宙線によるバックグラウンドはおよそ 1/10000 に抑えられる。

信号の識別

RCS 加速器 1 MW 運転、ビームタイム 2×10^7 秒 (1 年間)、ミュオン・電子転換過程の分岐比 3×10^{-14} の場合の予想電子運動量スペクトルのモンテカルロ計算を図 1.13 に示す。ミュオン・電子転換過程のシグナルと decay in orbit バックグラウンドのエンドポイントを識別するために、高い運動量分解能で電子の運動量を測定する必要がある。

1.6 先行実験

ミュオンに関する荷電レプトン・フレーバー非保存過程についてまとめる。

表 1.3: ミューオンを用いた荷電レプトン・フレーバー非保存過程の探索実験の上限値 .

崩壊モード	分岐比の上限値	実験
$\mu^+ \rightarrow e^+ \gamma$	5.7×10^{-13}	PSIにおける MEG 実験
$\mu^+ \rightarrow e^+ e^+ e^-$	1.0×10^{-12}	PSIにおける SINDRUM 実験
$\mu^- + \text{Au} \rightarrow e^- + \text{Au}$	7×10^{-13}	PSIにおける SINDRUM-II 実験
$\mu^- + \text{Ti} \rightarrow e^- + \text{Ti}$	4.3×10^{-12}	PSIにおける SINDRUM-II 実験

1.6.1 SINDRUM-II

これまでに行われたミューオン・電子転換過程探索実験の中で最も新しい実験は、スイスの Paul Scherrer Institute (PSI) での SINDRUM-II 実験である [17, 18] . 図 1.14 に SINDRUM-II 実験の結果を示す . SINDRUM-II 実験では金標的が使用された . この場合のミューオン・電子転換による電子がもつ単色エネルギー $E_{\mu e}$ は 95.6 MeV である .

負ミューオンビームでの運動量プロットの中に、DIO よりも高い運動量の信号が 2 イベント見つけられる . これは、DC ビームを使用したために排除しきれなかったパイオン由来のバックグラウンド事象である可能性が高いと考えられている .

現在のミューオン・電子転換過程探索の実験上限値は $Br(\mu^- + \text{Au} \rightarrow e^- + \text{Au}) \leq 7 \times 10^{-13}$ (90% C. L.) である .

1.6.2 MEG

2008 年から PSI で $\mu^+ \rightarrow e^+ \gamma$ を探索する MEG 実験が行われた [19–21] . MEG 実験では、正ミューオンを静止標的に静止させたあと、陽電子と γ 線に 2 体崩壊する信号を探索する . 2013 年の発表によると、実験上限値 $Br(\mu^+ \rightarrow e^+ + \gamma) < 5.7 \times 10^{-13}$ (90% C. L.) を得ている . 現在は探索感度を更に一桁改善した MEG-II 実験の準備が進められている .

1.7 実験計画

1.7.1 COMET

COMET は J-PARC ハドロンホールにてミューオン・電子転換過程を探索する実験である . COMET コラボレーションは 33 の研究機関、176 人から成る (2015 年 12 月現在) . その第 1 段階である COMET Phase-I は、2017 年から実験が開始される予定である . ミューオンの静止標的にはアルミニウム (Al) が用いられ、その場合のシグナル電子がもつ単色エネルギーは 105.0 MeV となる .

COMET Phase-I では実験感度を 100 倍 ($Br(\mu^- + \text{Al} \rightarrow e^- + \text{Al}) \leq 7.2 \times 10^{-15}$ を目標とする) 向上させることを目指す . 第 2 段階である COMET Phase-II では、更にその 100 倍の、現在の実験上限値の 10,000 倍 (2.6×10^{-17}) の感度向上を目標としている [22] .

1.7.2 Mu2e

米国の Fermi National Accelerator Laboratory (FNAL) でミューオン・電子転換過程探索実験 Mu2e が計画されている。アルミニウム標的を用いて、COMET Phase-II と同程度の感度 (これまでの実験上限値の 10,000 倍) を目指す。Mu2e 実験は 2020 年から物理ランを開始する予定となっている [23, 24]。

1.7.3 MEG-II

MEG-II 実験は、MEG 実験における基本的な実験のデザインは引継ぎ、ミューオンビームの強度を上げ、検出器の測定分解能と検出効率を改善することで、MEG 実験より一桁以上高い感度 ($\sim 4 \times 10^{-14}$) を目指す。2016 年から物理ランを開始する予定となっている。

1.7.4 Mu3e

Mu3e 実験は、PSI で $\mu^+ \rightarrow e^+e^+e^-$ を探索する実験計画である。 10^{-16} のオーダーの感度を目指す。2017-2018 年から物理測定を開始する予定となっている [18]。

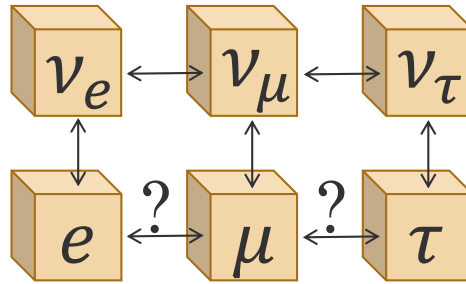


図 1.1: 素粒子のレプトン族と荷電レプトン・フレーバー非保存過程 .

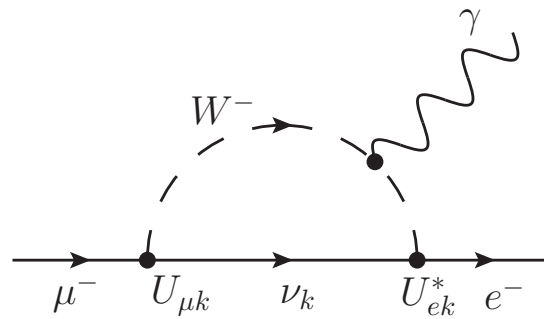


図 1.2: ニュートリノ振動による $\mu^- \rightarrow e^- \gamma$ 崩壊ダイアグラム .

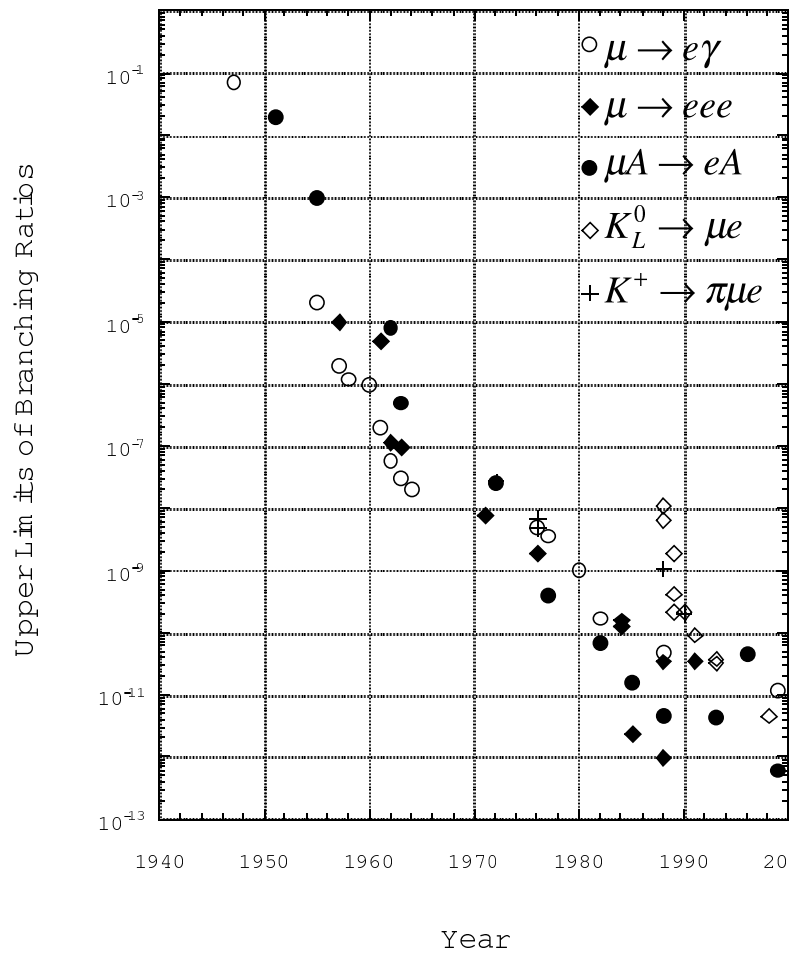


図 1.3: ミューオンの崩壊, K 中間子の崩壊を用いた荷電レプトン・フレーバー非保存過程探索の歴史 [7].

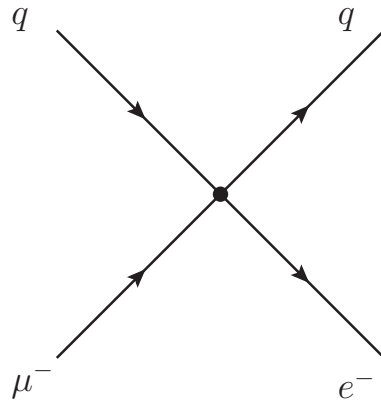


図 1.4: 光子を伴わないミュオン・電子転換過程のダイアグラム .

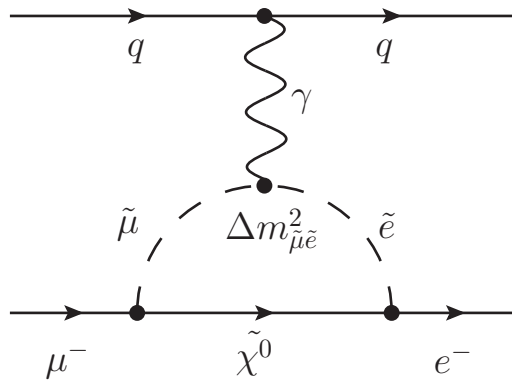


図 1.5: 超対称性粒子が関与するミュオン・電子転換過程のダイアグラムの一例 .

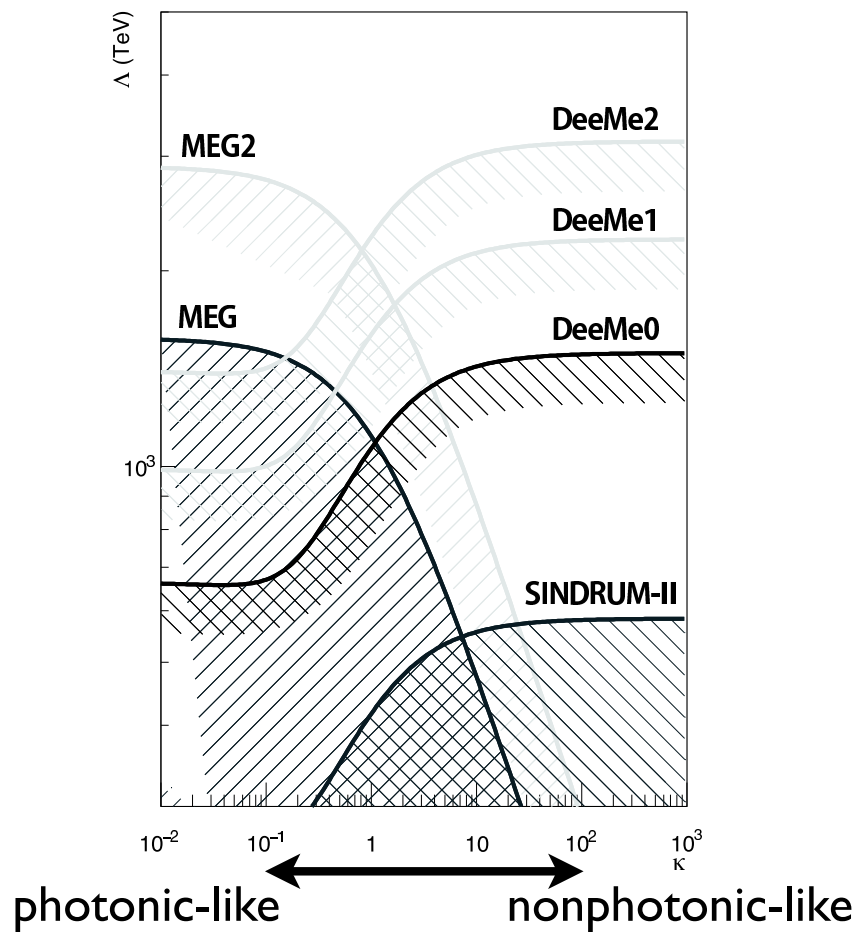


図 1.6: 本実験が到達できる感度を表すプロット．横軸は光子以外の粒子が介する過程の程度を表すパラメーター κ ，縦軸はエネルギースケール Δ である．炭素製標的で 1 年間の場合 (DeeMe0) と炭素製標的 3 年間のあと SiC 製標的 1 年間の場合 (DeeMe1)，SiC 製標的で 4 年間の場合 (DeeMe2)．

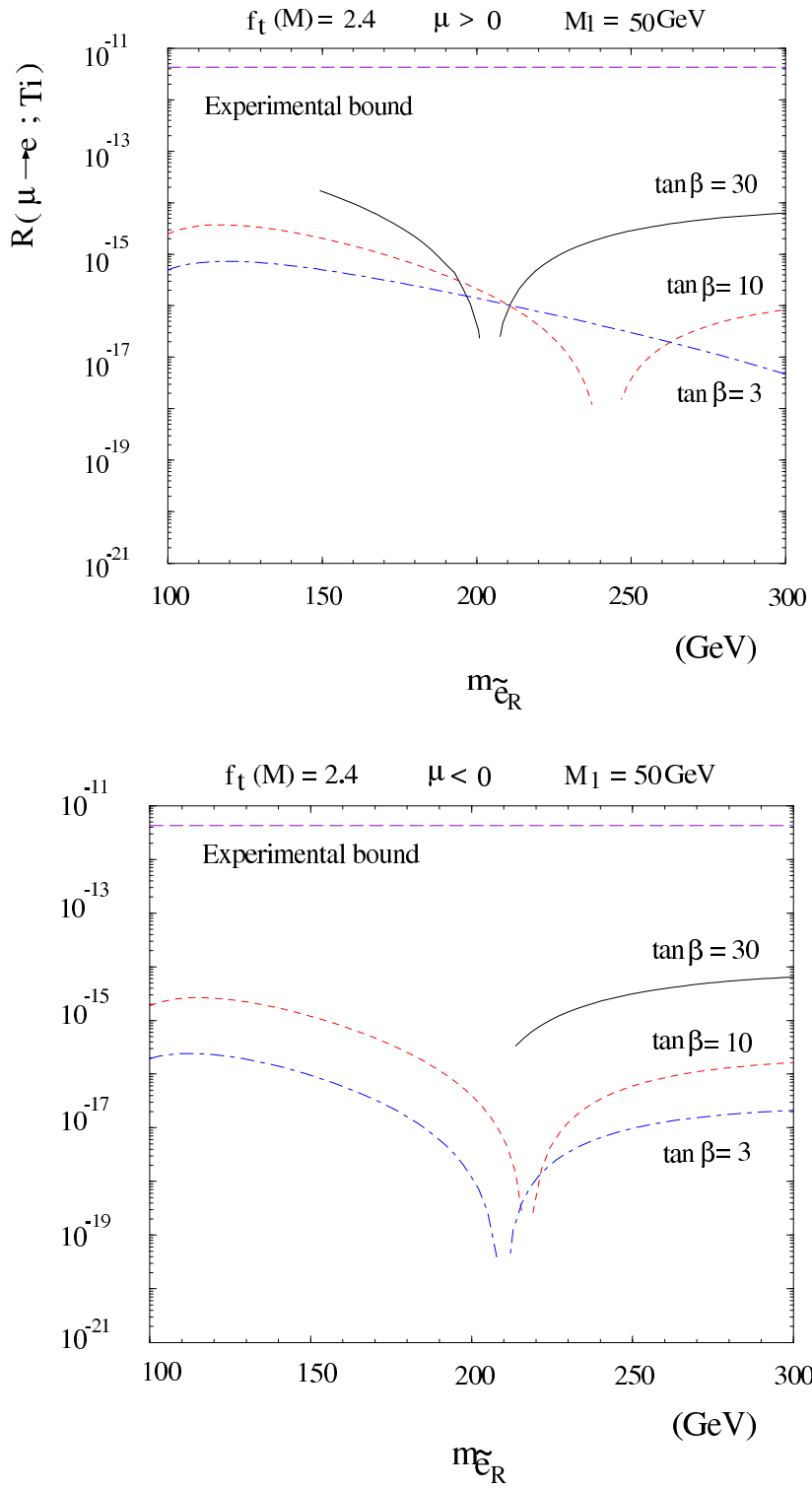


図 1.7: 右巻きスエレクトロンの質量 $m_{\tilde{e}_R}$ と $SU(5)$ SUSY-GUT でのミュオン・電子転換過程の予想分岐比の関係 [12].

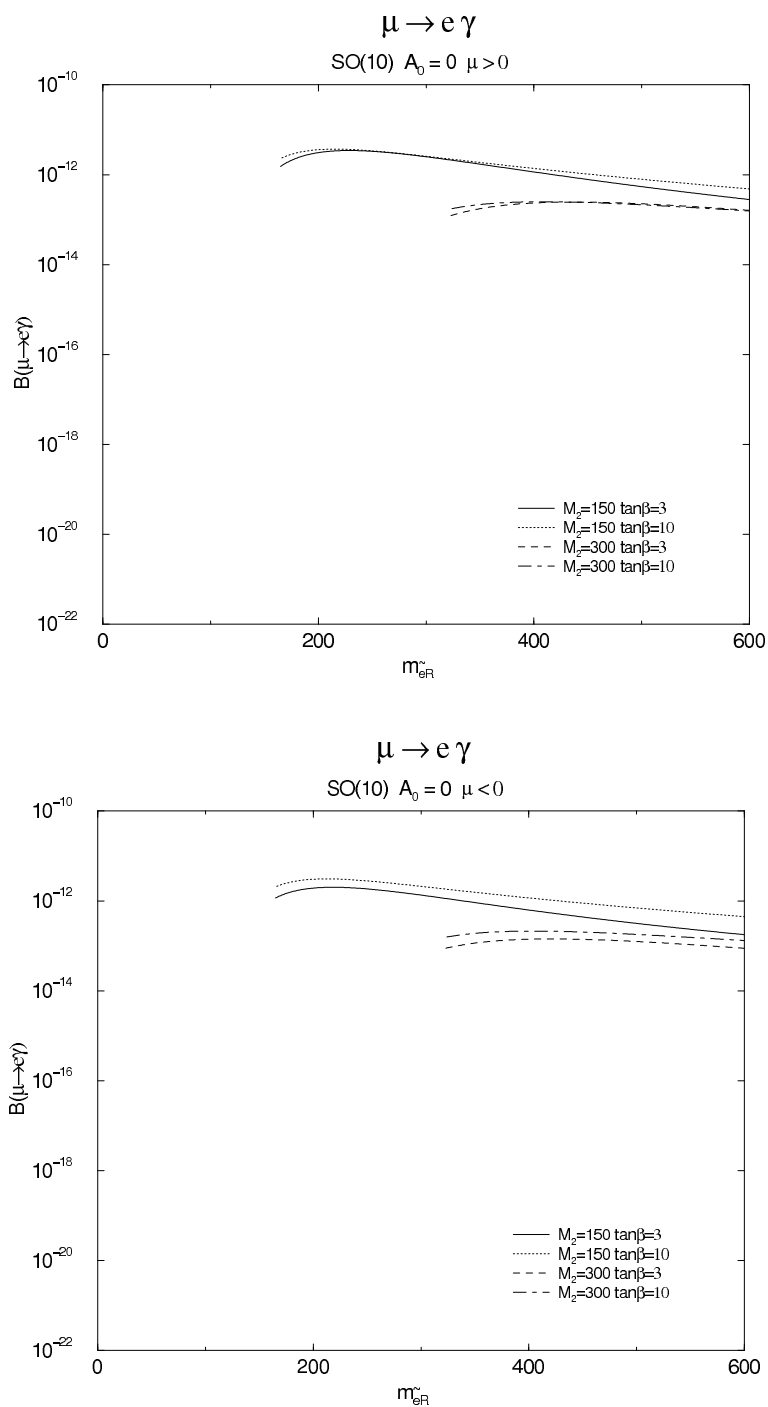


図 1.8: $SU(10)$ SUSY-GUT で予想される，右巻きスエレクトロンの質量と $\mu \rightarrow e \gamma$ 崩壊の分岐比の関係 [13] .

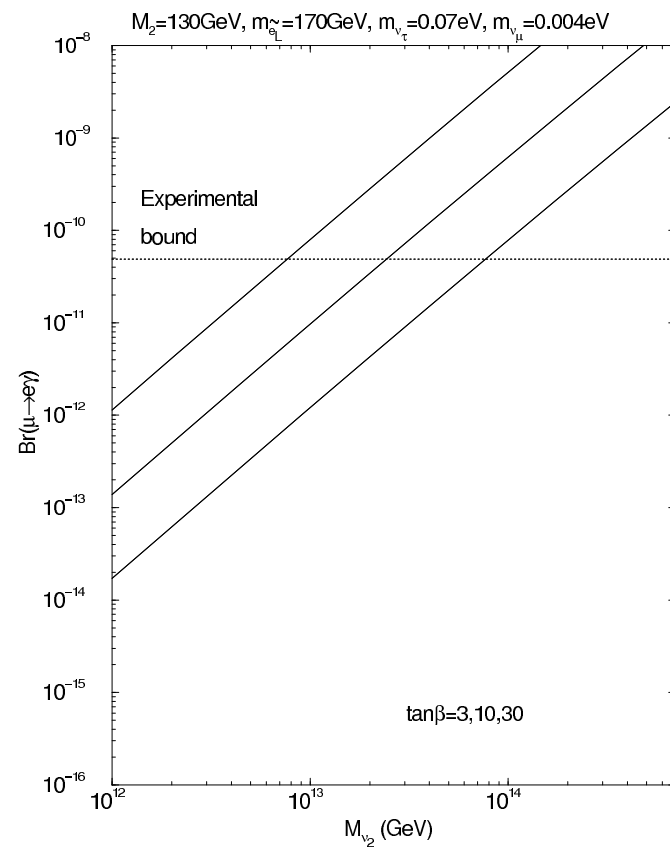
$\mu \rightarrow e\gamma$ in the MSSMRN with the MSW large angle solution

図 1.9: 最小超対称性標準理論 (MSSM) での第二世代の右巻きニュートリノのマヨラナ質量と $\mu \rightarrow e\gamma$ 崩壊の分岐比との関係 [14] .

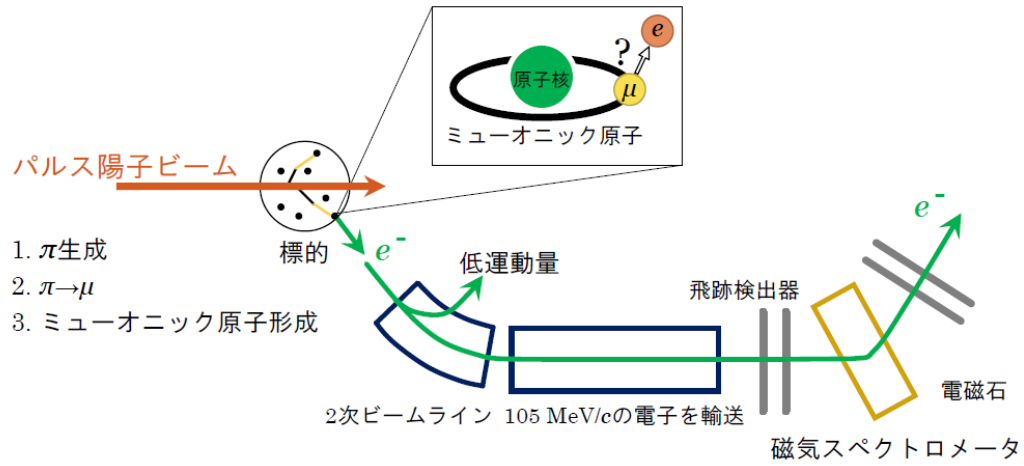


図 1.10: DeeMe 実験の方法 .

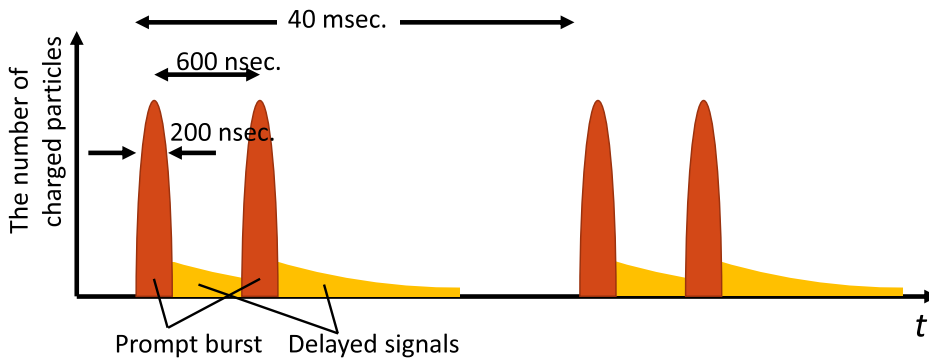


図 1.11: プロンプトバーストと遅延電子 .

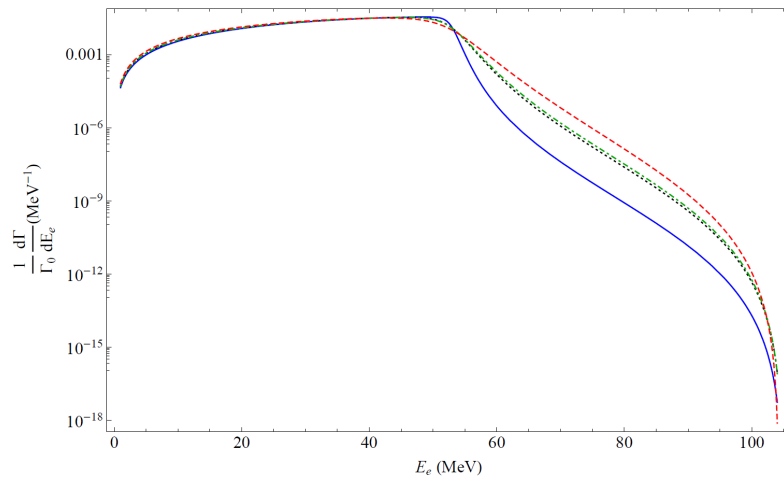


図 1.12: Decay in orbit 電子の予想運動量スペクトル [16] . 青線, 黒点, 緑破線, 赤破線はそれぞれ炭素標的, アルミニウム標的, ケイ素標的, チタン標的の場合 .

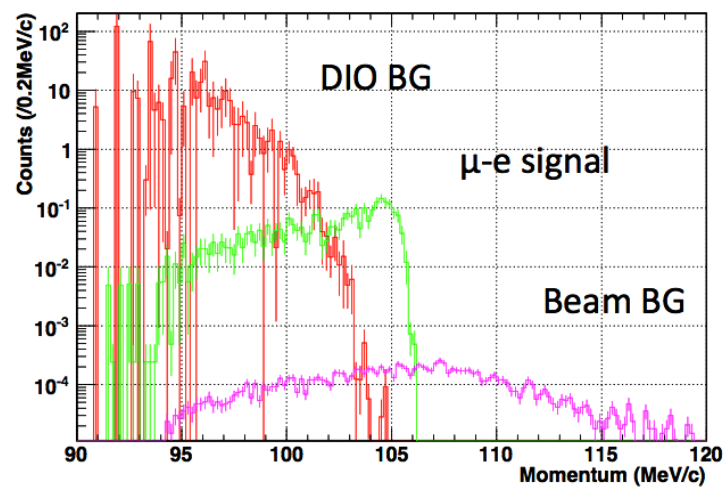


図 1.13: 予想電子運動量スペクトルのモンテカルロ計算 .

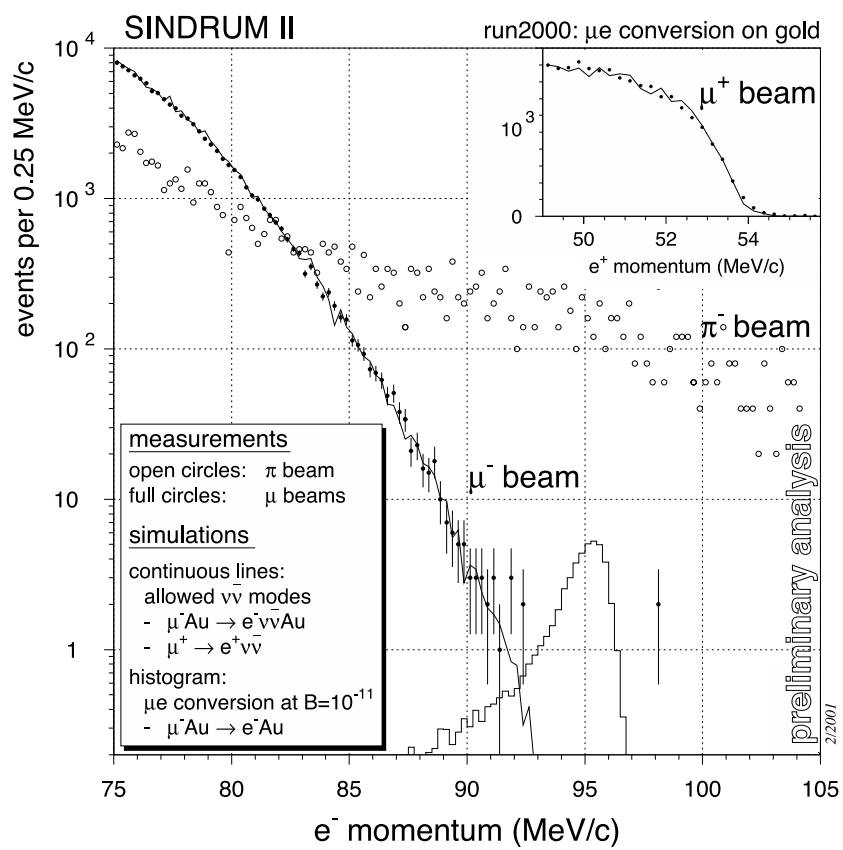


図 1.14: SINDRUM-II 実験の結果 [17] .

2 実験施設・装置

DeeMe 実験は、茨城県東海村にある大強度陽子加速器施設 J-PARC (Japan Proton Accelerator Research Complex) の物質・生命科学実験施設 MLF (Materials and Life Science Experimental Facility) における実験開始に向けて実験準備を行っている。この章では、J-PARC の各施設と DeeMe 実験に用いられる実験装置についてまとめる [25, 26]。

2.1 J-PARC (Japan Proton Accelerator Research Complex) 加速器施設

J-PARC は、高エネルギー加速器研究機構と日本原子力研究開発機構が共同で運営している大強度陽子加速器施設である。高強度の陽子ビームを標的に当てて生成させた様々な二次粒子 (中性子, ミューオン, K 中間子, ニュートリノなど) ビームを活用し、素粒子物理, 原子核物理, 物質科学, 生命科学, 原子力工学などの多くの分野の研究が行われている。図 2.1 に J-PARC の各施設の鳥瞰図を示す。

2.1.1 リニアック (線形加速器)

はじめに、図の左の部分に描かれるリニアックの負水素イオン源で負水素イオン H^- を発生させる。最大 50 Hz の繰り返しで運転され、負水素イオンは 400 MeV まで加速される。その後、3 GeV シンクロトロン RCS (Rapid Cycle Synchrotron) へのビームラインと、更に加速する超伝導リニアックビームラインとの 2 つに、それぞれ 25 Hz で振り分けられる。

2.1.2 3 GeV シンクロトロン RCS (Rapid Cycle Synchrotron)

RCS は周長 348 m の 3 GeV 陽子シンクロトロンである。リニアックからの 400 MeV の負水素イオン H^- を、荷電変換用炭素皮膜を用いて電子を 2 つ剥ぎ取り、陽子 H^+ ビームに変換して入射する。陽子ビームは高周波加速空洞で 3 GeV まで加速された後、下流にあるビーム輸送系を通して物質・生命科学実験施設 MLF (Materials and Life Science Experimental Facility) と 50 GeV シンクロトロン MR (Main Ring) へ送られる。

RCS から物質・生命科学実験施設 MLF へ送られる陽子ビーム強度は着々と上昇している (2012 年の 300 kW の利用運転開始から、2015 年 3 月の 400 kW 利用運転開始、2015 年 4 月の 500 kW 利用運転開始)。2015 年中に 1 MW (333 μA , 単位時間あたりの陽子数 2.1×10^{15} 個) まで陽子ビーム強度のアップグレードが予定されている。

RCS から MLF 実験用へは「速い取り出し」と呼ばれる方法で取り出される。原理的には取り出し後のリング内に陽子は残らず (リングに残る陽子をアフタープロトンと呼ぶ), アフタープロトンによって生成される即発電子のバックグラウンドを抑えられると期待される。

RCS から MLF へ送られる陽子ビームのパラメーターを表 2.1 に示す。

表 2.1: RCS の主なビームパラメーター .

出射エネルギー	3 GeV
バンチ数	2
繰り返し	25 Hz
ビーム強度	500 kW (2015 年 9 月現在)

2.1.3 物質・生命科学実験施設 MLF (Materials and Life Science Experimental Facility)

物質・生命科学実験施設 MLF は図の 50 GeV シンクロトロン MR の中央に位置する . MLF では , 3 GeV シンクロトロン RCS からの 2 バンチパルス陽子ビームを標的に当ててミュオンビームおよび中性子ビームを生成する . これらビームは物質科学・生命科学などの研究に活用されている .

2.1.4 ミューオン生成標的

MLF で使用されているミュオン生成標的には炭素製回転式標的が用いられている (2015 年 9 月現在) . DeeMe 実験では , はじめに炭素製の標的を用いて物理測定を開始し , その後標的を SiC 製のものへ置き換えて実験を行うことが検討されている [27] .

SiC 製標的に置き換える利点は ,

1. 負ミュオンとの波動関数の重なりが Si 原子核のほうが炭素原子核よりも多い . 標的に静止した負ミュオンは , Si 原子核の場合 , 62% が捕獲される . 一方で , 炭素原子核には 8% が捕獲される . 混合物に負ミュオンが静止した場合 , ミューオン捕獲は原子番号に比例することより (Fermi-Teller Z 則) , 負ミュオンの 70% が Si 原子核と , 30% が炭素原子核と反応する . したがって , 負ミュオンとの SiC 製標的の反応率と炭素標的の反応率は , それぞれ $0.62 \times 0.7 + 0.08 \times 0.3 = 46%$, 8% となり , SiC 製標的を用いる場合の感度は炭素製標的を用いる場合よりおよそ 6 倍改善する .
2. SiC 製標的を用いると , 炭素製標的と比べておよそ 1.7 倍の低エネルギーのミュオンを収集できる .
3. SiC は炭素と比べて高硬度であり , 耐熱性に優れている , 放射線損傷に強いなどの利点をもつ .

SiC 製回転式標的は室蘭工業大学の環境・エネルギーシステム材料研究機構 (OASIS) によって開発が進められている [28] .

また , ミューオニック炭素原子とミュオニック Si 原子の寿命はそれぞれ $2.0 \mu\text{sec}$, $0.78 \mu\text{sec}$ であり , これらの生存率を高めるために , 検出器には短いデッドタイムが求められる .

2.1.5 ミューオン実験装置群 MUSE (MUon Science Establishment)

ミューオン実験装置群 MUSE (MUon Science Establishment) は, J-PARC の物質・生命科学実験施設 MLF 内にある. 世界最高強度のミューオンビームを提供し, 基礎科学から応用まで幅広い分野の発展に寄与することを目的とする (図 2.2).

図に MLF 内の MUSE を示す. MUSE ではミューオン生成標的から, D ライン (Decay/surface muon beamline), U ライン (Ultra-slow muon beamline), S ライン (Surface muon beamline), H ライン (High-momentum muon beamline) の計 4 本のミューオンビームラインが実験室に引き出される. これらのビームラインの内, DeeMe 実験は H ラインを使用して実験が行われる予定である [29, 30].

2.1.6 H ライン (High-momentum muon beamline)

2015 年 9 月現在, J-PARC MLF 内に H ラインが建設中である. 図 2.3 に G4beamline によって描かれた H ラインを示す. 標的から磁気スペクトロメーターまでのビームラインは, 大口径キャプチャーソレノイド HS1, 双極磁石 HB1, HB2, 輸送ソレノイド HS2, HS3, 四重極磁石 HQ1, HQ2, HQ3 から成る.

H ラインはミューオン・電子転換過程で放たれる電子の運動量 $105 \text{ MeV}/c$ 近傍の $90 \text{ MeV}/c$ から $120 \text{ MeV}/c$ を選び輸送する. これにより, 負ミューオンの崩壊による低いエネルギーをもつ電子や, ミューオン原子核捕獲による陽子, 中性子などのバックグラウンドを除去し, 検出器を保護する. 図 2.4 に電子の運動量と H ラインの各電磁石・磁気スペクトロメーターのアクセプタンスとの関係を示す [31]. 磁気スペクトロメーターのアクセプタンスはおよそ $120 \text{ msr}/(\text{MeV}/c)$ となる.

H ラインは DeeMe 実験の他にも, ミューオンについての基礎物理学研究への活用が期待されている. 標準理論を超える新しい物理の存在を示唆するミューオニウム超微細分裂や, ミューオンの異常磁気モーメント $g-2/\text{EDM}$ を精密に測定する実験が提案されている [32, 33].

2.2 磁気スペクトロメーター

電子の運動量の精密測定を行うため, H ラインの下流に磁気スペクトロメーターが置かれる (図 2.3). 磁気スペクトロメーターは, PACMAN と呼ばれる双極電磁石 (図 2.5) と 4 台の飛跡検出器から成る. 4 台の飛跡検出器の内, 2 台は電磁石の上流に, 残りの 2 台は下流に置かれる.

磁気スペクトロメーターの原理について考える. 図 2.5 に DeeMe 実験に用いられる電磁石と座標系を示す. 荷電粒子は写真の手前から奥に向かって進む. 簡単のため, 磁場は y 軸方向の成分のみを一様にもつとし, 荷電粒子は xz 平面を円運動するとする. 相対論的な荷電粒子が一様な磁場中を円運動するとき, 荷電粒子の静止質量を m_0 , 速さを v , 円運動の半径を r , 光速を c , 電荷を q , 磁束密度を B とすると, ローレンツ力が向心力となるので,

$$\frac{m_0 v^2}{r} \frac{1}{\sqrt{1 - (v/c)^2}} = qvB. \quad (2.1)$$

式変形をして，

$$r = \frac{1}{cqB} \frac{cm_0v}{\sqrt{1-(v/c)^2}}. \quad (2.2)$$

光速度 c に 3×10^8 m/s，電荷 q に 1.6×10^{-19} C，磁束密度 B に 0.4 T，運動量 $m_0v/\{1-(v/c)^2\}^{-1/2}$ に 105 MeV/c を代入すると，

$$r = \frac{1}{3 \times 10^8 \text{ m/s} \times 1.6 \times 10^{-19} \text{ C} \times 0.4 \text{ T}} c \cdot 105 \text{ MeV}/c \quad (2.3)$$

$$= \frac{1}{3 \times 10^8 \text{ m/s} \times 1.6 \times 10^{-19} \text{ A} \cdot \text{s} \times 0.4 \text{ N} \cdot \text{A}^{-1} \cdot \text{m}^{-1}} 105 \text{ MeV} \quad (2.4)$$

$$= \frac{1}{3 \times 10^8 \times 1.6 \times 10^{-19} \times 0.4 \text{ N}} 105 \times 10^6 \times 1.6 \times 10^{-19} \text{ N} \cdot \text{m} \quad (2.5)$$

$$\simeq 0.88 \text{ m}. \quad (2.6)$$

したがって，105 MeV/c の運動量をもつ電子は，0.4 T の一様な磁場中をおよそ 0.88 m の曲率半径で円運動する．

2.2.1 電磁石 (PACMAN)

磁気スペクトロメーターの磁場をかけるために，双極電磁石 PACMAN が用いられる．この電磁石は，カナダの国立研究所 TRIUMF で行われた正パイ中間子の陽電子と正ミューオンへの崩壊の分岐比を測定する実験 (PIENU 実験) に用いられていた [34]．電磁石 PACMAN は 2014 年 8 月に TRIUMF から J-PARC MLF まで運ばれた．大きさは，図の x 軸方向が 2350 mm， y 軸方向が 2500 mm， z 軸方向が 700 mm，質量は 29.5 t である．コイルは 2×132 回巻かれている．

電磁石がつくる磁場を計算する．積分領域 S の境界を ∂S ，磁場の強さを H ，線素ベクトルを dl ，コイルの巻き数を n ，積分領域 S を貫く総電流を I とすると，アンペールの法則は，

$$\oint_{\partial S} \mathbf{H} \cdot d\mathbf{l} = nI. \quad (2.7)$$

図 2.6 のように，電磁石の中央を中心とした半径 r の円の積分領域 S をとる．2 つの磁極面の間は 2π rad 中 $\pi/6$ rad 程度なので，磁束密度を B ，空気中の透磁率を μ_{air} ，鉄の透磁率を μ_{iron} として，

$$\left(\frac{\pi}{6\mu_{air}} + \frac{11\pi}{6\mu_{iron}} \right) rB = nI \quad (2.8)$$

式変形をして，

$$B = \left(\frac{1}{6\mu_{air}} + \frac{11}{6\mu_{iron}} \right)^{-1} \frac{nI}{\pi r}. \quad (2.9)$$

空気中の透磁率 μ_{air} に 1.26×10^{-6} N · A⁻²，鉄の透磁率 μ_{iron} に 6.30×10^{-3} N · A⁻²，コイルの巻き数 n に 264，積分領域 S を貫く総電流 I に 300 A，半径 r に 0.5 m を代入する

と、磁束密度 B は、

$$B = \left(\frac{1}{6 \times 1.26 \times 10^{-6} \text{ N} \cdot \text{A}^{-2}} + \frac{11}{6 \times 6.30 \times 10^{-3} \text{ N} \cdot \text{A}^{-2}} \right)^{-1} \times \frac{264 \times 300 \text{ A}}{3.14 \times 0.5 \text{ m}} \quad (2.10)$$

$$\simeq 0.4 \text{ N} \cdot \text{A}^{-1} \cdot \text{m} \quad (2.11)$$

$$= 0.4 \text{ T} \quad (2.12)$$

$$(= 4000 \text{ Gauss}) \quad (2.13)$$

となる。

2015年7月に J-PARC MLF で電磁石 PACMAN の動作試験と磁場測定が行われた。順方向、逆方向とも最大 500 A (65 V) の電流が流され、動作が確認された。電磁石に 300 A が流され、磁極の中心から z 軸上に沿って行われた磁場測定の結果を図 2.7 に示す。

図 2.8 に上から見た荷電粒子の軌道を示す。図 2.8 中の曲率半径 r と磁場のある領域 l 、曲がる角度 θ には、次のような関係がある。

$$\theta = 2 \arcsin \frac{l}{2r} \quad (2.14)$$

簡単のため B_y が x 軸の位置によらないとして、式 (2.2) と実測結果 (図 2.7) を 100 mm 間隔で用いると、105 MeV の荷電粒子が電磁石を z 軸方向に ± 1500 mm 通過して曲がる角度 θ は、

$$\theta = 2 \times 2 \left(\arcsin \frac{100 \text{ mm}}{2 \times 0.88 \text{ m}} + \arcsin \frac{100 \text{ mm}}{2 \times 0.88 \text{ m}} + \arcsin \frac{100 \text{ mm}}{2 \times 0.88 \text{ m}} \right) \quad (2.15)$$

$$+ \arcsin \frac{100 \text{ mm}}{2 \times 1.4 \text{ m}} + \arcsin \frac{100 \text{ mm}}{2 \times 2.2 \text{ m}} + \arcsin \frac{100 \text{ mm}}{2 \times 3.5 \text{ m}} \quad (2.16)$$

$$+ \arcsin \frac{100 \text{ mm}}{2 \times 5.8 \text{ m}} + \arcsin \frac{100 \text{ mm}}{2 \times 8.8 \text{ m}} + \arcsin \frac{100 \text{ mm}}{2 \times 17.5 \text{ m}} \quad (2.17)$$

$$= 60^\circ \quad (2.18)$$

となる。

2.2.2 飛跡検出器

荷電粒子が物質を通過するとき、荷電粒子は物質に散乱されて運動の方向が変わる。磁気スペクトロメーターの運動量分解能への影響を出来るだけ抑えるために、飛跡検出器には物質量の小さい検出器が適している。DeeMe 実験ではガス検出器 MWPC (Multi-Wire Proportional Chamber) が採用されている。

検出器への要求

当初は、パルス陽子ビームと同期して大量に発生する即発荷電粒子を H ラインに設置し

た即発電子キッカーで取り除き，検出器を保護する計画であった．しかし，予算の関係で即発電子キッカーを設置する案は廃止され，代わりに高レート耐性をもつ MWPC が開発されることとなった．

SiC 製標的を用いる場合，最初の MWPC を通過する即発バーストパルスの粒子数は 1.9×10^8 個，多い場所では 1 mm^2 あたり 1.4×10^4 個 (即発バーストパルスの幅を 200 ns としておよそ 70 GHz/mm^2) とシミュレーションで計算されている．このような高レートの荷電粒子をうけると，通常の設計の MWPC では，生成された大量のイオンによって MWPC 内の電場が歪められ (空間電荷効果)，ガス増幅率が減少し，数十マイクロ秒に渡り 1 個の荷電粒子が検出できなくなる．DeeMe 実験では，即発バーストパルスの 300 ns 後から，ミュオン・電子転換過程の信号である 105 MeV の単色遅延電子を探索する．したがって，検出器は即発バーストパルスをうけたあと，数百ナノ秒で動作復帰する必要がある．

DeeMe 実験に用いられる検出器に対する要求を以下にまとめる：

1. 即発バーストパルスに対する耐性 (およそ 70 GHz/mm^2) をもつこと．
2. 即発バーストパルスをうけた数百ナノ秒後に，1 個の電子を検出できること．

MWPC について

図 2.9 に DeeMe 実験に用いられる MWPC の写真を示す．この MWPC は X 軸読み出し方向に 80 チャンネル，Y 軸読み出し方向に 16 チャンネルをもつ，カソードストリップ読み出しの MWPC である．写真では，Y 軸方向読み出しのカソード面が取られて，ワイヤーが横に張られているのが見える．写真手前に X 軸方向読み出しのコネクターが 5 つ，右手に Y 軸方向読み出しのコネクターが 1 つある．MWPC は，奥が地，手前が天となるように置かれる．

MWPC の構造

即発バーストパルスが検出器を通過するとき空間電荷効果を防ぐために，アノードワイヤーと交互に張られたポテンシャルワイヤーの印加電圧をスイッチし (HV switching technique)，ガスゲインをコントロールする (HV switching について後の節でまとめる)．図 2.10 に本番実験に用いられる MWPC のひとつの断面図を示す．アノードワイヤーとポテンシャルワイヤーの間のワイヤースペースは 0.7 mm ，ワイヤー面とカソード面の間ギャップは 3 mm である．アノードワイヤー-ポテンシャルワイヤーの間隔の方がワイヤー-カソード面の間隔よりも狭いため，アノードワイヤー-ポテンシャルワイヤーの電位の勾配がパルス信号をつくるときのガス増幅率を決めるのに支配的となる．2 本のワイヤーの静電容量 C は，充填ガスの誘電率 ϵ ，ワイヤー間隔 s ，ワイヤーの半径 a を用いて，

$$C = \frac{\pi\epsilon}{\ln\left(\frac{s+\sqrt{s^2-4a^2}}{2a}\right)} \quad (2.19)$$

$$\simeq \frac{\pi\epsilon}{\ln(s/a)} \quad (2.20)$$

と表される．アノードワイヤーとポテンシャルワイヤーの太さの違いを無視して，充填ガスの誘電率 ϵ に $8.85 \times 10^{-12} \text{ F} \cdot \text{m}^{-1}$ ，ワイヤー間隔 s に 0.7 mm ，ワイヤーの半径 a に

7.5 μm を代入すると，アノードワイヤー 1 本とポテンシャルワイヤー 1 本間の静電容量 $C_{\text{ano-po}}$ は，

$$C \simeq \frac{3.14 \times 8.85 \times 10^{-12} \text{ F} \cdot \text{m}^{-1}}{\ln(0.7 \text{ mm}/7.5 \mu\text{m})} \quad (2.21)$$

$$= 6 \text{ pF/m} \quad (2.22)$$

$$C_{\text{ano-po}} = 6 \text{ pF/m} \times 0.3 \text{ m} \quad (2.23)$$

$$\simeq 2 \text{ pF} \quad (2.24)$$

となる．アノードワイヤー一本あたり（ポテンシャルワイヤー-アノードワイヤー-ポテンシャルワイヤーの並び）では，2本のワイヤーの静電容量が並列で繋がっていると考えることができるので，4 pF となる．アノードワイヤーは全部で 144 本あるので，アノードワイヤー 144 本-ポテンシャルワイヤー 145 本間の静電容量は $4 \text{ pF} \times 144 \simeq 600 \text{ pF}$ (0.6nF) となる．

デジタルマルチメーターを使って，本番実験に用いられる MWPC のアノードワイヤーのコネクター（アノードワイヤー 144 本と繋がる）とポテンシャルワイヤーのコネクター（ポテンシャルワイヤー 145 本と繋がる）に触れて静電容量を測るとおよそ 0.5 nF である．

HV switching によってポテンシャルワイヤーの電圧がアノードワイヤーの電圧と等しいとき，ワイヤー面とカソード面のギャップを L ，ワイヤーの直径を d とすると，ワイヤーとカソードの静電容量 $C_{\text{wire-cath}}$ は，

$$C_{\text{wire-cath}} \simeq \frac{2\pi\epsilon}{\frac{\pi L}{s} - \ln \frac{\pi d}{s}} \quad (2.25)$$

となる．充填ガスの誘電率 ϵ に $8.85 \times 10^{-12} \text{ F} \cdot \text{m}^{-1}$ ，カソードとワイヤーの距離 L に 3 mm，ワイヤー間隔 s に 0.7 mm，ワイヤーの直径 d に 15 μm を代入すると，

$$C_{\text{wire-cath}} \simeq \frac{2 \times \pi \times 8.85 \times 10^{-12} \text{ F} \cdot \text{m}^{-1}}{\frac{\pi \times 3 \text{ mm}}{0.7 \text{ mm}} - \ln \frac{\pi \times 15 \mu\text{m}}{0.7 \text{ mm}}} \quad (2.26)$$

$$\simeq 3 \text{ pF/m}, \quad (2.27)$$

ワイヤーの直径を 50 μm とすると，

$$C_{\text{wire-cath}} \simeq \frac{2 \times \pi \times 8.85 \times 10^{-12} \text{ F} \cdot \text{m}^{-1}}{\frac{\pi \times 3 \text{ mm}}{0.7 \text{ mm}} - \ln \frac{\pi \times 50 \mu\text{m}}{0.7 \text{ mm}}} \quad (2.28)$$

$$\simeq 4 \text{ pF/m} \quad (2.29)$$

となる．カソード面の 1 辺 0.25 m をかけると，1 pF である．

表 2.2 に本番実験に使われる MWPC のひとつの構造のパラメーターを示す．

充填ガス

ガスを満たした MWPC に荷電粒子が通過すると，ガスが電子とイオンに電離する．このようにして生成される電子とイオンを集めて電気信号にすることで，放射線を検出することができる．

表 2.2: DeeMe 実験のための MWPC の構造 .

ワイヤーの材質	タングステン-レニウム (W-Re)
アノードワイヤーの直径	15 μm
アノードワイヤーの本数	144
ポテンシャルワイヤーの直径	50 μm
ポテンシャルワイヤーの本数	145
ワイヤー間隔	0.7 mm
ワイヤーの長さ	300 mm
カソードの材質	アルミ (Al) マイラー
X 軸方向読み出しのカソードストリップの太さ	3.0 mm
X 軸方向読み出しのカソードストリップのチャンネル数	80
Y 軸方向読み出しのカソードストリップの太さ	15 mm
Y 軸方向読み出しのカソードストリップのチャンネル数	16
カソード面-ワイヤー面の間隔	3.0 mm

本実験の MWPC の動作テストでは, 50%のアルゴン (Ar) と 50%のエタン (C_2H_6) を 1 気圧下で混合した充填ガスが用いられる. 安定してイオン化が起き, 安価であることから, アルゴンはガス検出器によく使われる. アルゴンを使って 10^3 から 10^4 のガスゲインを得ようとする, 連続的に放電が起きる. ここに多原子ガスであるエタンが加えられると, 弾性衝突を通してエネルギーが消費され, 放電を防ぐ (クエンチャーとしてはたらく). エタンの代わりに二酸化炭素 (CO_2) が用いられることもあるが, ガスゲインはエタンの場合と比べて低い.

MWPC 内のガス交換が不十分であると放電が起こりやすいため, 十分なガス交換が必要となる.

図 2.11 に MWPC に送るガスを調整するガス・システムを示す. ガス・システムには, アルゴン (Ar) とエタン (C_2H_6), 二酸化炭素 (CO_2) の流量計が取り付けられており, ガスを混合しながら MWPC にガスを送る. アルゴンとエタンをそれぞれ 20 cc/min. で流す場合を考える. 検出器の体積を $10 \text{ cm} \times 40 \text{ cm} \times 50 \text{ cm} = 20000 \text{ cm}^3$ とすると, 一回転するのに必要な時間は,

$$20000 \text{ cm}^3 \div (20 \text{ cc/min.} + 20 \text{ cc/min.}) = 500 \text{ min.} \quad (2.30)$$

$$= 8 \text{ hours } 20 \text{ min.} \quad (2.31)$$

となる. MWPC を高い電圧で動作させるときは, 3 回転以上の時間をかけてガス交換をする.

エタンは可燃性ガスであるため, 廃棄する際には注意が払われる. エタンの空気中での爆発限界は 3% から 12.5% である. エタンの体積が 3% 以下になるように窒素で薄められて排気される. エタンを 20 cc/min. で流すときは, 窒素はおよそ 650 cc/min. 以上流される.

HV switching technique

HV switching technique は、ポテンシャルワイヤーへ印加する電圧を 0 V からアノードワイヤーの電圧付近まで素早く切り替えて、検出器のガスゲインをコントロールする。ポテンシャルワイヤーにアノードワイヤーの印加電圧付近の電圧を印加すると、2 種類のワイヤー間の電場が緩やかになり、ガスゲインが抑えられる。ガスゲインは、アノードワイヤーとポテンシャルワイヤーの電位差がおよそ 1430 V のとき 10^4 となり、アノードワイヤーとポテンシャルワイヤーの電位差が 0 V のとき < 10 となることがシミュレーション計算されている。

図 2.12 に MWPC に到達する荷電粒子の予想と、HV switching による印加電圧の揺らし方を示す。2 つの方法はどちらも、MWPC が即発バーストパルスを受けるときにはアノードワイヤーとポテンシャルワイヤーの電位差をなくし、アバランシェ増幅を抑える。その後、遅延電子を探索する間、2 種類のワイヤーの電位差を広げて、アバランシェ増幅を起こす。

図 2.12 の電圧印加方法では、即発バーストパルスが検出器を通過するときにアノードワイヤーとポテンシャルワイヤーの電位差をなくし、それ以外の時間は電位差を広げる。この方法では、アノードワイヤーとポテンシャルワイヤーの電位差が大きい時間が長く、ワイヤー間の放電が起こりやすい。下の電圧印加方法では、定めた測定時間のみ 2 種類のワイヤーの電位差を広げ検出器が動作する。これまでの方法で即発バーストパルスのタイミング以外の時間に検出器が動作するのは逆になっている。この方法は DeeMe グループ内で「逆位相の HV switching」と呼ばれている。逆位相の HV switching は 2015 年 11 月のビーム試験で試され、MWPC の放電頻度が抑えられることが確認された。

即発バーストパルスの信号

MWPC を通過する即発バーストパルスの荷電粒子の数は、パルスあたりおよそ 2×10^8 個である。MWPC が即発バーストパルスを受けるとき、HV switching によってガスゲインは < 10 に抑えられる。即発バーストパルスによって検出器に誘導される電荷量 q_{prompt} は、ガスゲインを 10 として、

$$q_{\text{prompt}} \quad (2.32)$$

$$= (\text{即発バーストパルスの粒子数}) \times (\text{一次イオン対}) \times (\text{ガスゲイン}) \quad (2.33)$$

$$\times (\text{素電荷}) \quad (2.34)$$

$$= 2 \times 10^8 \times 61 \times 10 \times 1.6 \times 10^{-19} \text{ C} \quad (2.35)$$

$$\simeq 20 \text{ nC} \quad (2.36)$$

となる。X 軸読み出しのストリップあたりでは、片側のカソード面に 3 分の 1 が誘導されるとして 3 で割り、チャンネル数 80 で割って、およそ 81 pC となる。Y 軸方向読み出しのストリップ 1 チャンネルあたりでは、3 と 16 で割っておよそ 0.4 nC となる。

ガス検出器のパルス信号は、イオンと電子がカソードとアノードに移動して誘導されて形成される。電荷量を q 、ガスの誘電率を ϵ 、ワイヤーの長さを l 、移動度を μ 、検出器の静電容量を C 、検出器への印加電圧を V_0 、アノードワイヤーの半径を a とすると、円筒型

の比例計数管のアノードに誘導されるパルスの時間発達 $V(t)$ は,

$$V(t) = -\frac{q}{4\pi\epsilon l} \ln\left(1 + \frac{t}{t_0}\right) \quad (2.37)$$

$$\text{ただし } t_0 = \frac{a^2\pi\epsilon}{\mu CV_0} \quad (2.38)$$

と表される. 信号として検出器が得る電荷量 $Q(t)$ は,

$$Q(t) = CV(t) \quad (2.39)$$

$$= -\frac{qC}{4\pi\epsilon} \ln\left(1 + \frac{t}{t_0}\right), \quad (2.40)$$

電流 $I(t)$ は,

$$I(t) = \frac{dQ(t)}{dt} \quad (2.41)$$

$$= -\frac{qC}{4\pi\epsilon} \left(\frac{1}{t_0 + t}\right) \quad (2.42)$$

となる. 検出器に入射する荷電粒子が多い場合, パルスの形には長いテールが顕著に見られる. 検出器の信号の形を比例計数管のものと近似し, カソードに誘導される信号を考える. 式 (2.42) の符号を正にして, ガスの誘電率 ϵ に 8.86×10^{-12} F/m, ワイヤの長さ l に 0.3 m, 移動度 μ に 1.5×10^{-4} m²/(V·s), 検出器の静電容量 C に 12 pF/m, 印加電圧 V_0 に 1450 V, ワイヤの半径 a に 7.5 μ m を代入すると,

$$t_0 = \frac{(7.5 \mu\text{m})^2 \times \pi \times 8.86 \times 10^{-12} \text{ F/m}}{1.5 \times 10^{-4} \text{ m}^2/(\text{V} \cdot \text{s}) \times 12 \text{ pF/m} \times 1450 \text{ V}} \quad (2.43)$$

$$\simeq 600 \text{ psec.} \quad (2.44)$$

電荷 q が 81 pC の場合の $I(t)$ を図 2.13 に示す. 即発バーストパルスは幅 200 nsec. をもつので, 幅を考えずに示したこの図よりも緩やかな信号の形になると推測される.

1 MIP の信号

100 MeV の電子が MWPC の 6 mm の厚みに入射したときにつくられるイオン対の数のシミュレーション計算を図 2.14 に示す. 図 2.14 は横軸に一次イオン対の数, 縦軸に頻度を表す. 作られるイオン対は平均でおよそ 61 個で, イオン対の数は十個から数百個まで長く尾をひく. 1 個のイオン・電子対をつくるのに必要な平均エネルギーはおよそ 30 eV であるので, 61 個イオン対が出来ると入射粒子は平均でおよそ 1.8 keV エネルギーを損失する.

61 個のイオン対をガスゲイン 10^4 でアバランシェ増幅させると, MWPC が収集する信号の電荷量 q_{signal} は,

$$q_{\text{signal}} = (\text{一次イオン対}) \times (\text{ガスゲイン}) \times (\text{素電荷}) \quad (2.45)$$

$$= 61 \times 10^4 \times 1.6 \times 10^{-19} \text{ C} \quad (2.46)$$

$$\sim 0.1 \text{ pC} \quad (2.47)$$

となる.

2.3 読み出しエレクトロニクス

2.3.1 アンプ

アンプは検出器からの弱い信号を増幅する。信号を増幅した後，出力波形を FADC へ送る。アンプの出力波形については，S/N 比が良く，ベースラインが安定していることが望ましい。

アンプへの要求

Y 軸方向の読み出し 1 チャンネルあたりの即発バーストパルスの電荷量 (1 nC) は，探索する信号の電荷量 (0.1 pC) と比べておよそ 4 桁大きい。即発バーストパルスの信号は長いテールをもち，テールと目的の信号を分離する必要がある。

また，0 V と 1450 V の HV switching によって，X 軸読み出しの 3 mm ストリップ一本に流れ込む電荷量 q_{hvs} は，

$$q_{hvs} \sim C_{\text{wire-cath}} \times (\text{ストリップの幅}) \times (\text{スイッチング電圧}) \quad (2.48)$$

$$\sim 4 \text{ pF/m} \times 3 \text{ mm} \times 1450 \text{ V} \quad (2.49)$$

$$\sim 17 \text{ pC} \quad (2.50)$$

となる。およそ 17 pC が高電圧をスイッチさせる数百ナノ秒の間に入力される。アンプは，即発バーストパルスと HV switching に誘導される大電流に対する耐性をもたねばならない。

DeeMe 実験に使われるアンプに対する要求を以下にまとめる：

1. 即発バーストパルスによる大電流入力に対する耐性をもつこと。
2. HV switching によって誘導される大電流に対する耐性をもつこと。
3. 即発バーストパルスの長いテールと信号を分離すること。
4. 即発バーストパルスをうけた後に，短い dead time で復帰し，1 個の電子の信号を増幅できること。

Radeka1 段型プリアンプとポストアンプ

従来より動作実績のある Radeka1 段型プリアンプとポストアンプの間に，即発バーストパルスの長いテールをキャンセルするためにポール・ゼロ・キャンセレーション回路を挟んだものである。Radeka1 段型プリアンプのゲインはおよそ 0.3 V/pC，Radeka1 段型プリアンプとポストアンプを合わせたゲインはおよそ 20 V/pC である。

Radeka2 段型アンプ

Radeka2 段型プリアンプは池野正弘氏，谷口敬氏，森井政宏氏によって開発された [38]，Radeka1 段型プリアンプのゲインを上げたアンプである。DeeMe 実験においては，ポストアンプを使わずに Radeka2 段型アンプを単体で用いることで (図 2.15)，読み出しのシステムが簡単になり，生産コストを削減できるということが動機となり，試作をして性能を調べることとなった。Radeka2 段型アンプについて次の章に記す。

Radeka 型のアンプはチャージ・アンプである．出力が検出器の静電容量に依るボルテージ・アンプとは異なり，チャージ・アンプは静電容量が変化する検出器（半導体検出器など）などの使用にも適している．

Artek のアンプ

Artek 社は DeeMe 実験のためにカレント・アンプ（トランス・インピーダンス・アンプ）を開発している．Artek 社のアンプは 3 段構造をしている．1 段目は飽和しない程度の低いゲインで増幅する．2 段目と 3 段目では，入力が大きいつきアンプのゲインが小さくなる工夫がされていて，即発バーストパルスや HV switching のような大きな入力ではアンプが飽和せず，目的の信号のみ増幅する．このアンプは 2015 年 1 月に行われたビーム試験で，ストリップあたり即発バーストパルス相当のおよそ 1/10 から 1/100 個の電子ビームの電流と 1400 V の HV switching による電流に耐えて，動作することが確かめられた．

検出器からの信号は弱いので，アンプは検出器となるべく近くなるよう取り付けられる．図 2.16 に本実験の Radeka2 段型アンプが MWPC に取り付けられている写真を示す．アンプ 1 台には 16 チャンネルのアンプが集積されている．

電源供給基板

本実験のための Radeka2 段型アンプに電源を供給するための基板である．VME の規格を用いて作られている．およそ 15 m の長いフラットケーブルで Radeka2 段型アンプと繋がれる．フロントパネルの LEMO コネクターから NIM 規格の矩形波を入力すると，フラットケーブルで繋がれた 1 台のアンプにテストパルスを送ることができる．フラットケーブルと電源供給基板について次の章に記す．

テストパルス基板

複数のアンプに同時にテストパルスを送るための基板である．フロントパネルの LEMO コネクターから NIM 規格の矩形波を入力すると，テストパルスを送ることができる．テストパルスは計測機器のタイミング合わせに使用される．テストパルス基板について次の章に記す．

2.3.2 FADC

アンプからの出力は電源供給基板を通り FADC へ送られて波形が取られる．FADC は TREK 実験用に開発されたものが採用されている（図 2.17）．10 ビット（1024 カウント），100 MHz（サンプル点間 10ns），100 Mbps でネットワークにデータを出力する．

電源供給基板と FADC は 1 m 弱の 34 芯のフラットケーブルで繋がれる．図 2.18 に読み出しエレクトロニクスの写真を示す．



図 2.1: J-PARC の鳥瞰図 [26] .

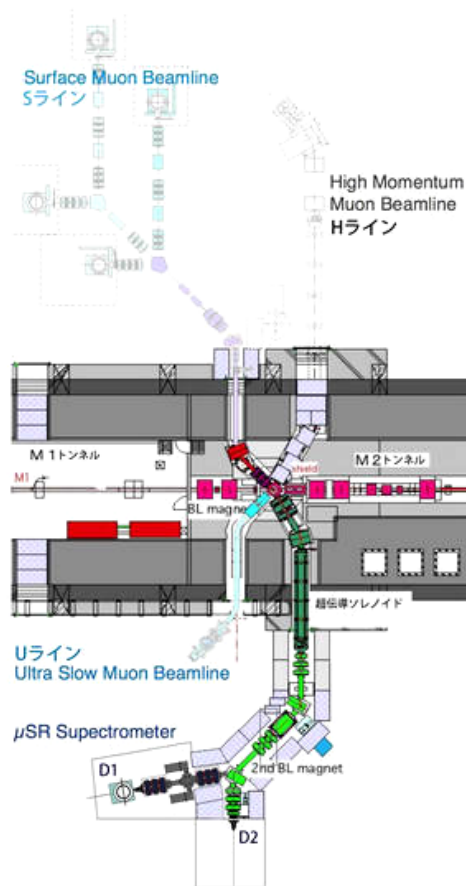


図 2.2: MLF 内のミュオン実験装置群 MUSE [26] .

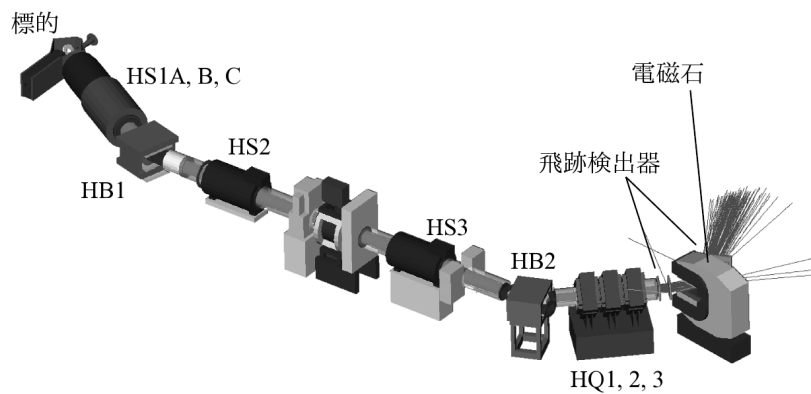


図 2.3: G4beamline によって描かれた H ラインと磁気スペクトロメーター [31] .

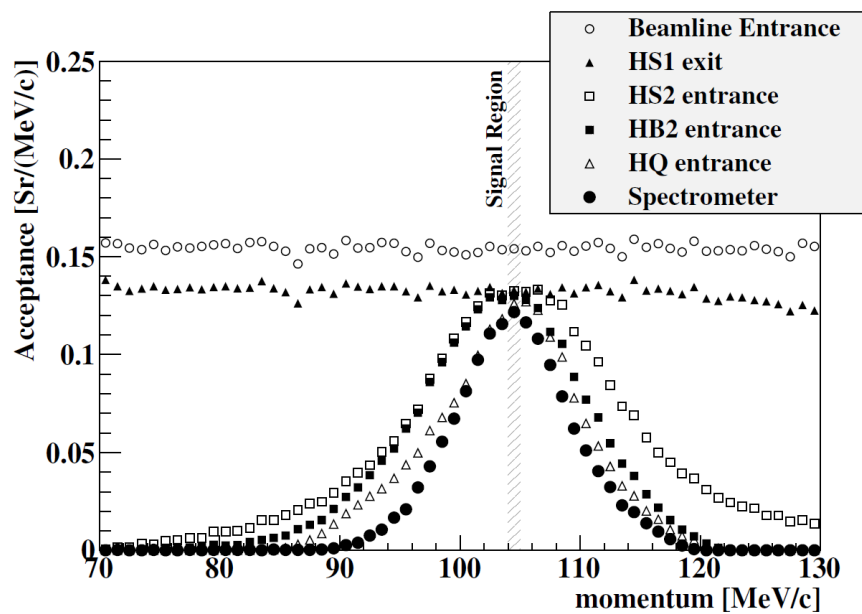


図 2.4: 電子の運動量と H ラインの各電磁石のアクセプタンスとの関係 (from Y. Nakatsugawa [31]) .

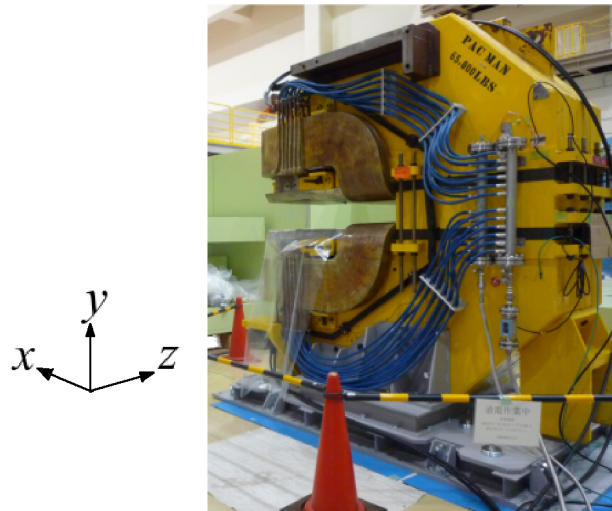


図 2.5: DeeMe 実験に用いられる双極電磁石 PACMAN .

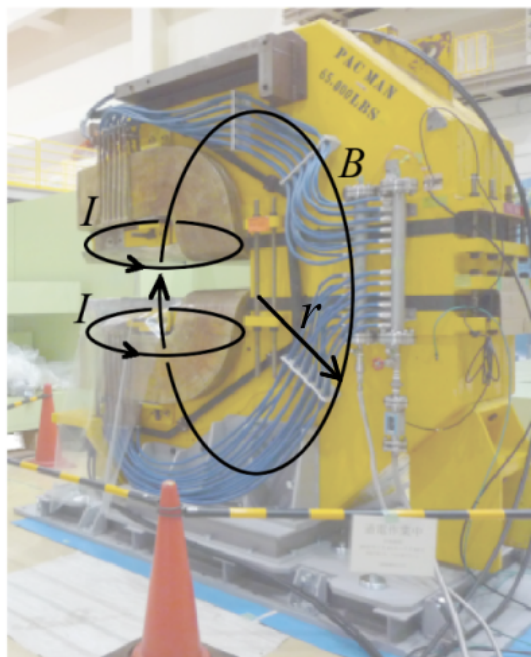


図 2.6: 双極電磁石の磁場の計算 .

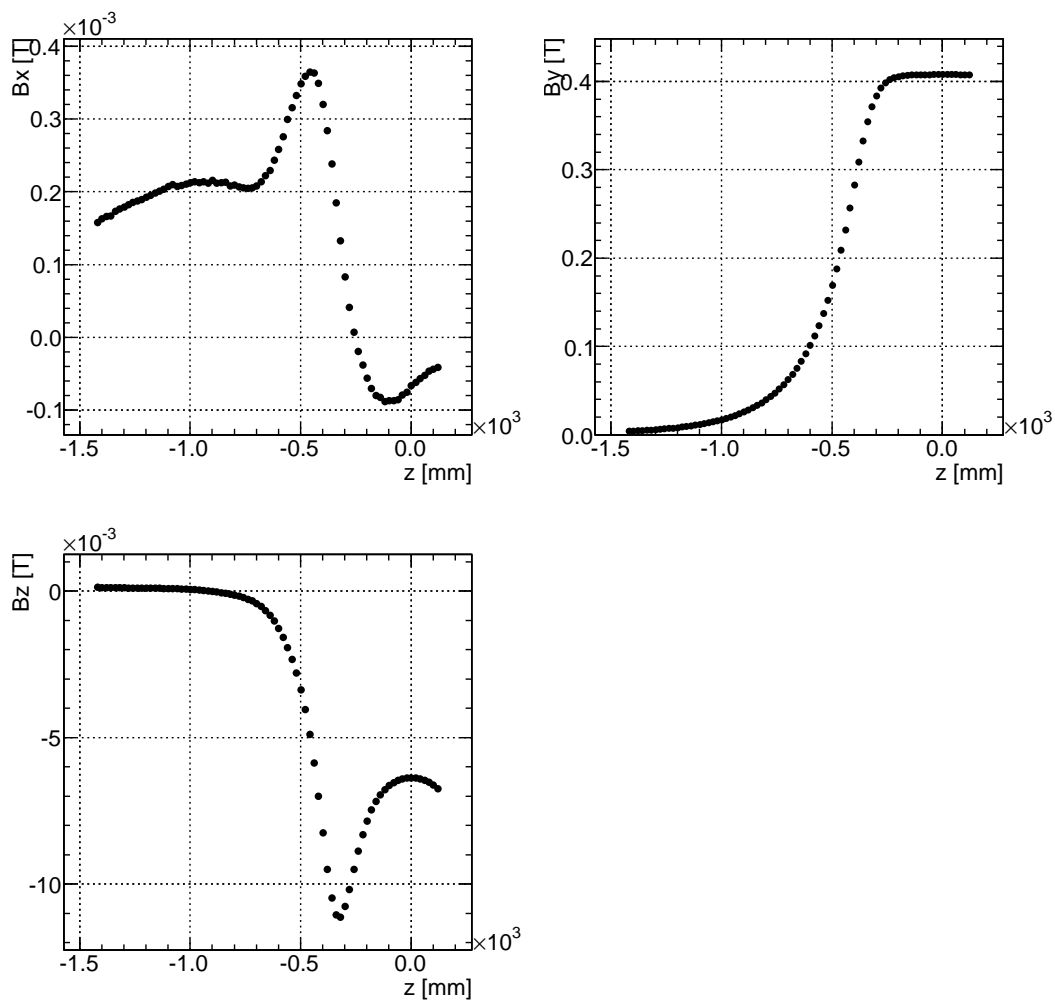


図 2.7: 磁極中心からの z 軸方向の距離と、磁場の強さの各成分の実測値の関係。

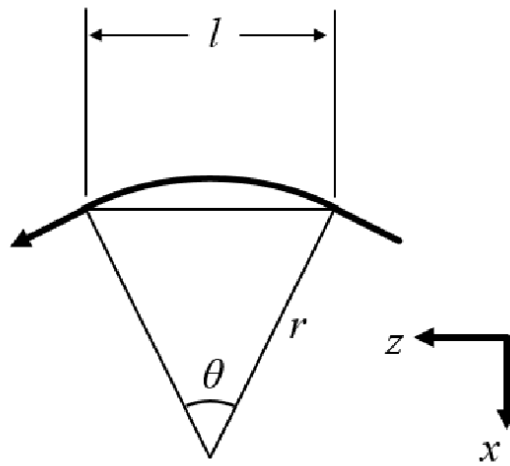


図 2.8: 上から見た荷電粒子の軌道 .

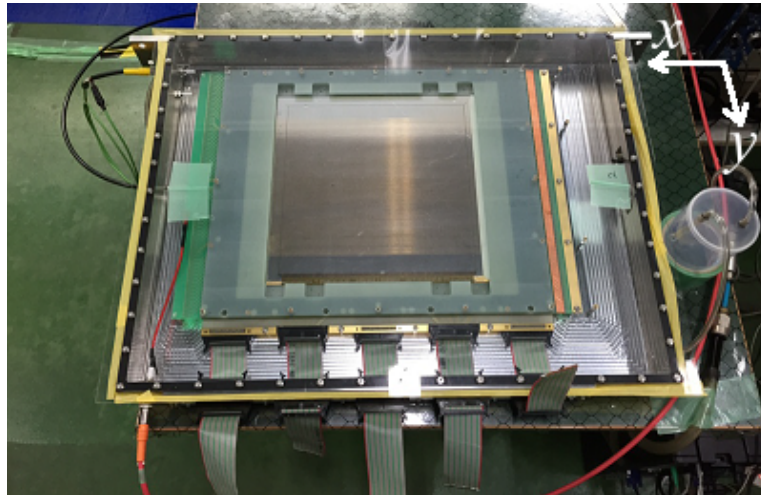


図 2.9: DeeMe 本番実験用の MWPC の写真 .

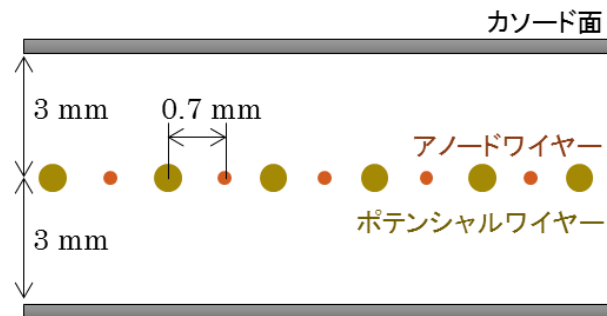


図 2.10: DeeMe 実験のための MWPC の断面図 .



図 2.11: MWPC にガスを送るためのガス・システムの写真 .

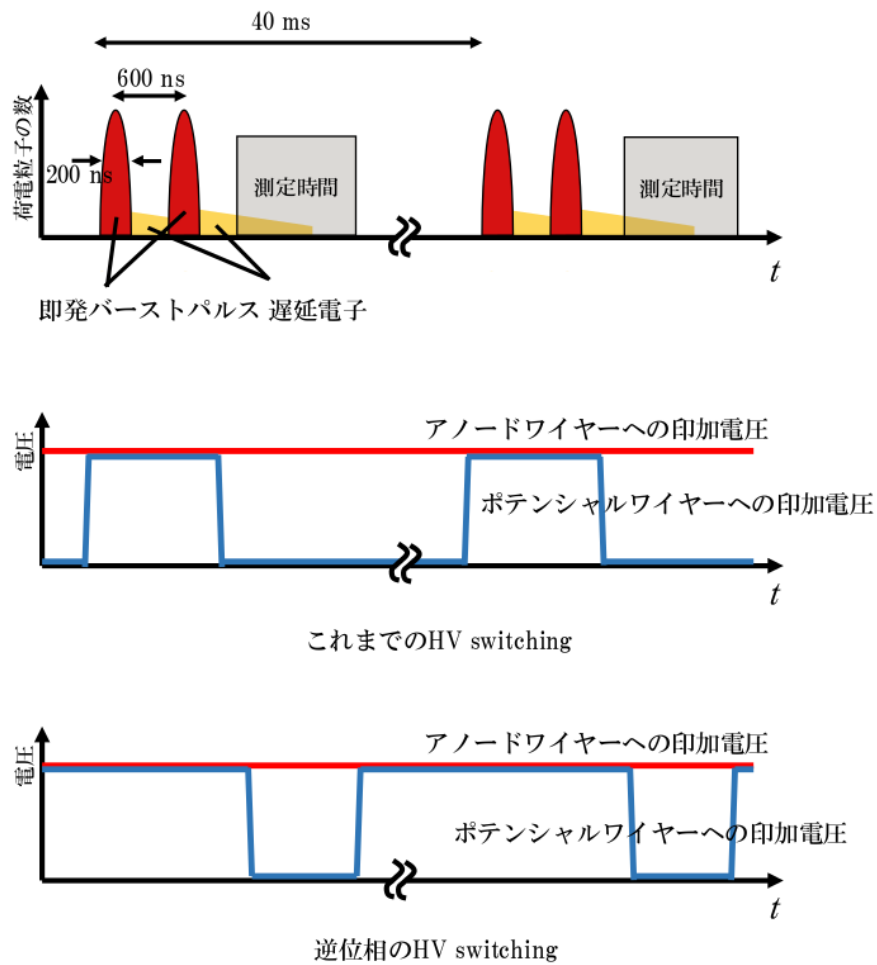


図 2.12: 予想される MWPC が受ける荷電粒子と，印加電圧の揺らし方．

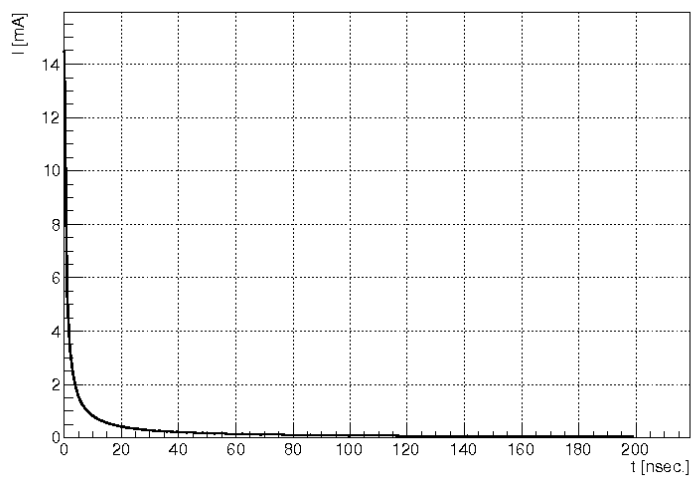


図 2.13: 1つの即発バーストパルスが検出器を通過するとき、3 mm 幅のストリップ 1 本に流れる電流 $I(t)$ 。

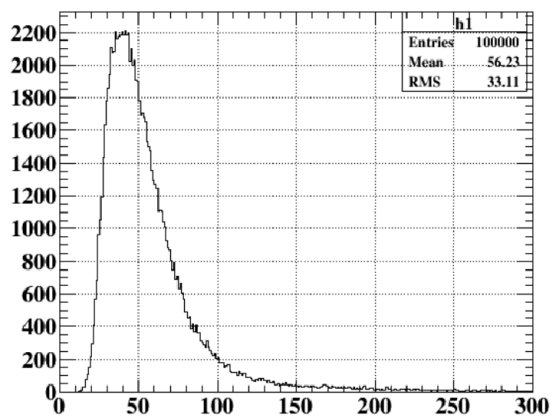


図 2.14: 105 MeV の電子が、本実験の MWPC の厚み 6 mm を通過したときに生成するイオン対の GARFIELD++ 計算 (from *H. Natori*)。

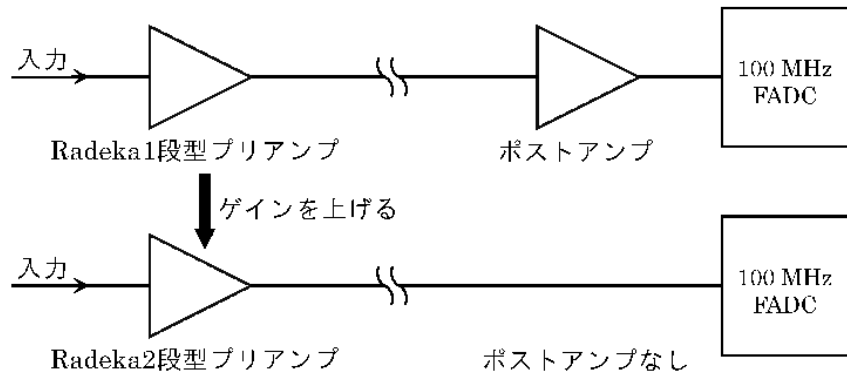


図 2.15: 本実験での Radeka2 段型アンプの開発の動機 .

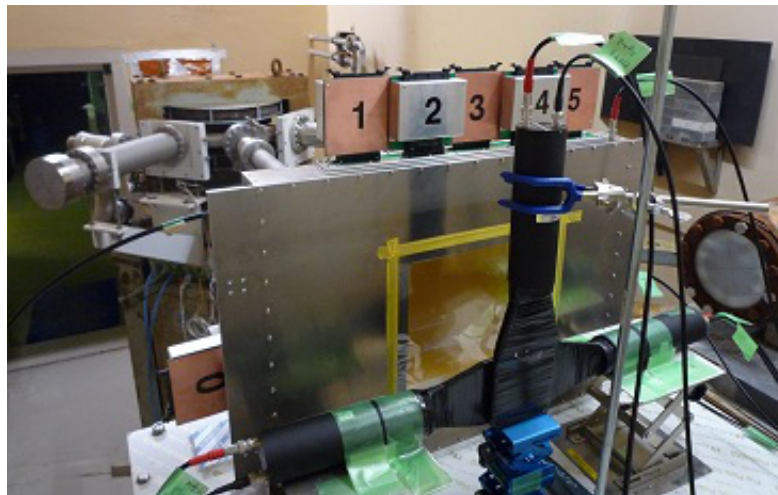


図 2.16: 本実験のための MWPC に Radeka2 段型アンプが取り付けられている様子 .



図 2.17: FADC の写真 .



図 2.18: 読み出しエレクトロニクスの写真 .

3 DeeMe 実験のための読み出しアンプの開発

3.1 DeeMe 実験のための読み出しアンプの構成

アノード読み出し用とカソード読みだし用の Radeka2 段型アンプの回路図を図 3.10, 3.44 にそれぞれ示す。これらの回路は入力側から、保護回路、テストパルス入力、Radeka 型 1 段目、ポール・ゼロ・キャンセレーション回路、Radeka 型 2 段目で構成される。

以下にアンプの構成についてまとめる [39, 40]。

3.1.1 保護回路

2 組 4 つのダイオード (Panasonic 製の型番 MA3X157A) と 1 つの抵抗からなる。4 つのダイオードのうち、2 つのダイオードのカソードが GND に、残りの 2 つのダイオードのアノードが VD (約 -7.1 V) に繋がられる。MA3X157A の順方向降下電圧 V_F は 1.2 V である。

入力 (IN) の電位が 0 V + $V_F = 1.2$ V を超えると、または -7.1 V - $V_F = -8.3$ V を下回ると入力側の 2 つのダイオードに電流が流れる。入力電流の全てはダイオードに流れず、一部が抵抗に流れる。抵抗は電圧降下を起こして過電圧を保護する。抵抗を通ったあとも電位が 1.2 V より高いか -8.3 V より低ければ、あとのダイオードに電流が流れて過電流を保護する。

3.1.2 テストパルス入力

カソード読み出し用のアンプにはテストパルス入力の機能がある。カソード読み出し用アンプの回路図を図 3.44 と図 3.45 に示す。

テストパルスの機能を用いるとき、図 3.45 に配置番号 IC01 で示されたビデオアンプ (TEXAS INSTRUMENTS 製の型番 TL592BP) の 4 番ピンから H ロジックが約 $+2.6$ V、L ロジックが約 $+0.9$ V の矩形波が出る。そのあと、 0.1 μ F のコンデンサー C7 と 1 k Ω の抵抗 R7 を通り、アンプ 16 チャンネルの TEST ピンは、時定数 τ が、

$$\tau = C7 \times (R5 + R1) \quad (3.1)$$

$$= 0.1 \mu\text{F} \times (1 \text{ k}\Omega + 51 \Omega) \quad (3.2)$$

$$\simeq 100 \mu\text{sec.} \quad (3.3)$$

波高 V_0 が、

$$V_0 = (\text{high} - \text{low}) \times C7 \div \tau \times R1 \quad (3.4)$$

$$= (2.6 \text{ V} - 0.9 \text{ V}) \times 0.1 \mu\text{F} \div 100 \mu\text{sec.} \times 51 \Omega \quad (3.5)$$

$$\simeq 80 \text{ mV} \quad (3.6)$$

の指数関数型の電位となる。図 3.44 の 1 pF のコンデンサー C1 を通り、 80 mV \times 1 pF = 0.08 pC の電荷がテストパルスの入力電荷として入力される。

3.1.3 1 段目

ベース接地

NPN 型バイポーラ・トランジスタ $Q1$ のエミッター電圧は -720 mV 付近で動作される．抵抗 $R2$ の下部には -12 V がかけられる． $Q1$ のエミッター電流は常に $(-0.72$ V + 12 V) \div 36 k $\Omega \simeq 0.31$ mA の電流が下向きに流れる (コレクターにもこれとおよそ等しい直流電流が流れる)．ここに，電流変化分として i_{in} が入る．入力電流による $Q1$ のエミッター電圧の変化分は，電流変化分 i_{in} にエミッター抵抗をかけたものとなる．エミッター抵抗はおよそ 90 Ω である．

電荷が瞬間的に入力する場合を考える (時間幅をもたない電流 i_{in} が入力する)．このバイポーラ・トランジスタの電流増幅率を β_1 とすると，エミッター電流，ベース電流，コレクター電流の変化分の大きさは，それぞれおよそ i_{in} ， i_{in}/β_1 ， $(1 - 1/\beta_1)i_{in} \simeq i_{in}$ となる．

$Q1$ のコレクターの電位の直流成分は，抵抗 $R1$ の上部にかかる $+12$ V から $R1$ の電圧降下分を引いた電位となる．入力電流による抵抗 $R1$ に流れる電流の変化分と $Q1$ のコレクターの電位の変化分をそれぞれ $i_{R1}(t)$ ， $v_{out}(t)$ とする．入力電荷を q_{in} ，バイポーラ・トランジスタ $Q1$ の出力容量とバイポーラ・トランジスタ $Q2$ の入力容量，配線の浮遊容量の和を C とすると，

$$i_{R1}(t) = \frac{q_{in}}{C \cdot R1} \exp\left(-\frac{t}{C \cdot R1}\right) \quad (3.7)$$

$$v_{out}(t) = \frac{q_{in}}{C} \exp\left(-\frac{t}{C \cdot R1}\right) \quad (3.8)$$

となる．1 段目のベース接地の電圧変化分は C が小さいほど高くなる．

1 段目のベース接地の出力のダイナミック・レンジはおよそ -0.6 V から 6.5 V，動作点中心は 3.3 V となっている．

1 つめのエミッター・フォロワー

バイポーラ・トランジスタ $Q2$ のベース電流 i_{in} が電流増幅率 β_2 で増幅され，エミッター電流は $i_{in}\beta_2$ となる．ベースとエミッターの電位差は常におよそ 0.7 V であり，ベースの電圧変化分とエミッターの電圧変化分はほぼ等しい．エミッター・フォロワーで，出力インピーダンスを入力インピーダンスの β_2 分の 1 倍に変換する．

ツェナーダイオードを用いて， $+12$ V から $+6$ V を得ている．元の回路では，ツェナーダイオードの降伏状態を保つためにツェナーダイオード (ルネサス製の HZK6CL) に流す推奨逆電流は 0.5 μ A である．抵抗 $R4$ には直流電流およそ 0.3 mA と信号による変化分の電流が流れる．ツェナーダイオードのつくる電位はバイポーラ・トランジスタ $Q2$ のベース電圧のレンジの上限を決め，レンジの範囲での増幅率を一定にする．

2 つめのエミッター・フォロワー

1 つめのエミッター・フォロワーと同様に，バイポーラ・トランジスタ $Q3$ のエミッターへの出力インピーダンスを，ベースからの入力インピーダンスの β_3 分の 1 倍に変換する (ここで， β_3 を $Q3$ の電流増幅率とする)．あとのコンデンサー $C2$ で直流成分を取り除き，信号 (電圧変化分) のみを通す．

3.1.4 ポール・ゼロ・キャンセレーション回路

1 段目と 2 段目の間にポール・ゼロ・キャンセレーション回路 (図 3.3) を挟む．速い入力電圧の成分のみを通す，電流型のポール・ゼロ・キャンセレーション回路である．

入力電圧 V_{in} と出力電流 I_{out} の関係は，角周波数 ω [rad./sec.] の次元をもつ複素数 s を用いて，次のように表される．

$$\frac{I_{out}}{V_{in}} = \frac{1}{R29 + \frac{1}{s \cdot C17}} + \frac{1}{R9} \quad (3.9)$$

$$= \frac{1}{R9} \frac{R9 + R29 + \frac{1}{s \cdot C17}}{R29 + \frac{1}{s \cdot C17}} \quad (3.10)$$

$$= \frac{1}{R9} \frac{s \cdot C17 \cdot (R9 + R29) + 1}{s \cdot C17 \cdot R29 + 1} \quad (3.11)$$

上式は伝達関数と呼ばれる．周波数特性を調べるために s に $j\omega$ を代入する．ここで， j は虚数単位， ω は角周波数である．

$$\text{(式 (3.11))} = \frac{1}{R9} \frac{j\omega \cdot C17 \cdot (R9 + R29) + 1}{j\omega \cdot C17 \cdot R29 + 1} \quad (3.12)$$

$$= \frac{1}{R9} \frac{\{j\omega \cdot C17 \cdot (R9 + R29) + 1\} \times (-j\omega \cdot C17 \cdot R29 + 1)}{(j\omega \cdot C17 \cdot R29 + 1) \times (-j\omega \cdot C17 \cdot R29 + 1)} \quad (3.13)$$

$$= \frac{1}{R9} \frac{C17^2 \cdot \omega^2 \cdot R29 \cdot (R9 + R29) + 1 + j\omega \cdot C17 \cdot R9}{1 + (\omega \cdot C17 \cdot R29)^2} \quad (3.14)$$

I_{out}/V_{in} の絶対値は，

$$\left| \frac{I_{out}}{V_{in}} \right| = \frac{1}{R9} \frac{\sqrt{(C17^2 \cdot \omega^2 \cdot R29 \cdot (R9 + R29) + 1)^2 + (\omega \cdot C17 \cdot R9)^2}}{1 + (\omega \cdot C17 \cdot R29)^2} \quad (3.15)$$

となる．図 3.4 と図 3.5 に横軸を周波数 $f = \omega/2\pi$ として描いたインピーダンス $[\Omega]$ とアドミタンス $[1/\Omega]$ を示す．式 (3.11) の分母が 0 になる s と分子が 0 になる s は，それぞれポール (極) とゼロ点と呼ばれる．ポールとなる実数の周波数 $1/(C17 \cdot R29 \times 2\pi) = 1/(270 \text{ pF} \times 100 \text{ } \Omega \times 2\pi) \simeq 5.9 \text{ MHz}$ と，ゼロ点となる実数の周波数 ($R9$ が $5 \text{ k}\Omega$ の場合) $1/\{C17 \cdot (R9 + R29) \times 2\pi\} = 1/\{270 \text{ pF} \times (100 \text{ } \Omega + 5 \text{ k}\Omega) \times 2\pi\} \simeq 0.12 \text{ MHz}$ を境にして，インピーダンスとアドミタンスの周波数特性が変化する．この周波数特性を用いて，即発荷電粒子の長いテールから速い信号を分離する．

3.1.5 2 段目

ベース接地

2 段目のベース接地には，1 段目からの式 (3.8) (時定数およそ $27 \text{ k}\Omega \times 2 \text{ pF} \simeq 50 \text{ nsec}$. をもつ) で表される信号がポール・ゼロ・キャンセレーション回路のコンデンサー $C17$ と

抵抗 R_{27} によって微分された電流が入力する。

バイポーラ・トランジスタ Q_4 のコレクターとエミッターに流れる電流の直流成分は約 2 mA である。抵抗 R_{10} とコンデンサー C_3 は時定数 $200 \mu\text{sec}$ をもつローパスフィルタで、数十ナノ秒の幅の信号が入力しても R_{10} の下部の電圧は固定される。その電圧は、12 V から R_{10} の電圧降下を引いた約 +7.6 V となる。

出力信号は R_{11} を流れる電流変化分による電圧降下で決まるので、 R_{11} を大きくすれば出力電圧は大きくなる。しかし、これには限界があり、 R_{11} とバイポーラ・トランジスタ Q_4 、 Q_5 の接合容量がもつ時定数が入力信号の時間幅よりも大きくなると、電流が R_{11} でなくバイポーラ・トランジスタ Q_5 の方へ流れる。入力信号の時間幅が約 50 nsec、 Q_4 と Q_5 の接合容量が数 pF なので、抵抗 R_{11} の値は 10 k Ω 程度が限界となる。

元の設計 ($R_{10} = 2 \text{ k}\Omega$, $R_{11} = 1 \text{ k}\Omega$, $R_{12} = 5.6 \text{ k}\Omega$) では、ベース接地の出力のレンジは +3.5 V から +7.5 V となっている。DeeMe 実験アノード読み出し用の設計 ($R_{10} = 20 \text{ k}\Omega$, $R_{11} = 10 \text{ k}\Omega$, $R_{12} = 56 \text{ k}\Omega$) では、ベース接地の出力のレンジは -0.7 V から +7.2 V、DeeMe 実験カソード読み出し用の設計 ($R_{10} = 10 \text{ k}\Omega$, $R_{11} = 8.2 \text{ k}\Omega$, $R_{12} = 27 \text{ k}\Omega$) では、ベース接地の出力のレンジは -0.7 V から +7.4 V となる。

2つのエミッター・フォロワー

1 段目にある 2つのエミッター・フォロワーと同様に、出力インピーダンスを下げる役割をしている。

2 段目の 2つめのエミッター・フォロワーについて、アノード読み出し用では PNP 型バイポーラ・トランジスタが、カソード読み出し用では NPN 型バイポーラ・トランジスタが用いられている。

2 段目のエミッター・フォロワーでは、エミッター電圧に 0 V が用いられている。このため、アノード読み出し用アンプでは、1つめのエミッター・フォロワーで前の段のベース接地からの出力レンジの下限が、2つめのエミッター・フォロワーで1つめのエミッター・フォロワーからの出力レンジの上限が削がれる。カソード読み出し用アンプでは、2つのエミッター・フォロワーで前の段のベース接地からの出力レンジの下限が削がれる。図 3.7 と図 3.8 にベース接地、2つのエミッター・フォロワーのそれぞれの出力電圧の LTspice シミュレーション結果を示す。2つのエミッター・フォロワーを通ったあと、コンデンサー C_{41} で直流成分が切られる。DeeMe 実験のための Radeka2 段型アンプが FADC へ送る出力電圧のレンジのシミュレーション計算は、アノード用はおよそ -1.5 V から +0.4 V、カソード用はおよそ -150 mV から +1.7 V となっている。

3.2 アノード読みだし用 Radeka2 段型アンプ

3.2.1 LTspice によるシミュレーション

LTspice [41, 42] を使ったシミュレーションについてまとめる。

MWPC の等価回路

図 3.9 にアノード読み出し用アンプの回路設計のため LTspice に描いた MWPC プロトタイプ等の等価回路を示す。アノードワイヤー 1 本の抵抗の値は、アノードワイヤーの半径

表 3.1: 即発バーストパルスの電流の時間発達のパラメーター .

q	65 pC
C	12 pF/m
ϵ	8.86 pF/m
a	7.5 μ m
μ	$1.5 \times 10^{-4} \text{ m}^2/(\text{V} \cdot \text{sec.})$
V_0	1100 V

7.5 μ m とタングステンの抵抗率 52.8 n Ω · m を用いて ,

$$\frac{52.8 \text{ n}\Omega \cdot \text{m} \times 300 \text{ mm}}{(7.5 \mu\text{m})^2 \times \pi} \simeq 90 \Omega, \quad (3.16)$$

インダクタンスを 600 nH として 7 等分して描く [43] . ポテンシャルワイヤーの抵抗とインダクタンスは無視する . アノードワイヤー 1 本とポテンシャルワイヤー 1 本間の静電容量は , 式 (2.20) と同様に , MWPC プロトタイプワイヤーピッチが 0.5 mm , ワイヤーの長さを 0.3 m として , およそ

$$\frac{\pi \times 8.86 \text{ pF/m}}{\ln(0.5 \text{ mm}/7.5 \mu\text{m})} \times 0.3 \text{ m} \simeq 2 \text{ pF} \quad (3.17)$$

を 8 等分して描く .

アノードワイヤーの電源供給側に 2 M Ω の抵抗器が , 読み出し側に 2.2 pF のコンデンサーが取り付けられている .

アノードワイヤーには DC1100 V , ポテンシャルワイヤーには 0 V-1 kV の HV switching 電圧 (図 3.11 の $V(vpo)$) がそれぞれ印加される .

入力信号

図 3.9 の電流源 I_1 に荷電粒子の入射による信号を , I_2 と I_3 に即発バーストパルスの信号をそれぞれ入力する . 荷電粒子の入射による入力は , 式 (2.47) より 0.1 pC を半値幅が 10 nsec. の 10 μ A の電流とする . 即発バーストパルスの信号は , 式 (2.42) に表 3.1 の値を入れた電流とする .

シミュレーション結果

図 3.11 から図 3.19 に LTspice を用いて計算されたシミュレーション結果を示す . $+I(I1)+I(I2)+I(I3)$ は即発バーストパルスと荷電粒子の入射による信号の和 , $I(I1)$ は荷電粒子の入射による信号 , $V(vpo)$ はポテンシャルワイヤーに印加される電圧 , $V(n026)$ は Radeka2 段型アンプの 1 段目の DC カットコンデンサーのあとの電位 , $V(n014) - V(n015)$ はアンプの出力電圧である .

元の設計 (図 3.10 の $R10$, $R11$, $R12$ がそれぞれ 2 k Ω , 1 k Ω , 5.6 k Ω) から $R10$, $R11$, $R12$ を 20 k Ω , 10 k Ω , 56 k Ω にそれぞれ変更すると , ゲインは 1.6 V/pC から 6.5 V/pC になる (図 3.11 , 図 3.12) .

ポール・ゼロ・キャンセレーション回路なし (図 3.10 の緑枠の部分を 100 Ω の抵抗器に置

き換えた場合)では,図 3.13 のように,即発バーストパルスの長いテールでアンプの出力が飽和する.また,テールをもつ即発バーストパルスを入力する場合(図 3.14)ではアンプの出力は飽和するが,即発バーストパルス相当(65 pC)の三角波を入力する場合(図 3.15)ではアンプが飽和しない.

ポール・ゼロ・キャンセレーション回路を入れて抵抗 R_9 の値を変化させると,アンプの出力波形は図 3.16 から図 3.19 となる. HV switching 後のベースラインのずれが小さいので, $R_9 = 1.5 \text{ k}\Omega$ のアンプが試作された.ポール・ゼロ・キャンセレーション回路付きの場合,シミュレーション計算によるゲインは 5.5 V/pC である.

他にも, HV switching 後のベースラインを抑えるために 1 段目と 2 段目のあとの DC カットコンデンサの値を元の設計の $0.1 \mu\text{F}$ から $1 \mu\text{F}$ に変更し,アンプが試作された(あとの節参照).

部品の絶対最大定格超え

- 保護回路のダイオード (Panasonic 製の MA3X157A) の repetitive peak forward current の絶対最大定格は series で 145 mA であるが,シミュレーションでは HV switching がオフになる瞬間に図 3.10 のダイオード D1B におよそ 400 mA が流れる.
- NPN バイポーラ・トランジスタ Q_1 (ルネサス製の 2SC3585) のコレクター電流の絶対最大定格は 35 mA であるが,シミュレーションでは HV switching がオフになる瞬間に 37 mA 流れる.
- NPN バイポーラ・トランジスタ Q_1 の全損失の絶対最大定格は 200 mW であるが,シミュレーションでは HV switching がオフになる瞬間に 470 mW の消費となる.

アノード読み出し用アンプの試作と同じ時期に HV switching の波形が緩やかになるよう HV switching モジュールが改良された.

3.2.2 製作

図 3.20 に試作されたアノード読み出し用アンプの写真を示す.部品について, $1/4 \text{ W}$ 炭素皮膜抵抗器, 20Ω で 5 W の保護回路の酸化金属皮膜抵抗器,コンデンサー,ユニバーサル基板,六角スペーサー,リード線,銅箔テープ,端子台,遮蔽アルミケース,保護回路のダイオード D_1, D_2 に Panasonic 製の MA3X157A,バイポーラ・トランジスタ Q_1 にルネサス製の 2SC3585, Q_2 から Q_5 に NXP 製の BSV52, Q_6 に NEC 製の 2SA1462,三端子レギュレーター LM337L (TEXAS INSTRUMENTS 製),三端子レギュレーター用放熱板,入力コネクタに HONDA 製の MFC-34LFD+,出力コネクタにヒロセ電機製の HIF3BA-40PA-2.54DS が用いられた.

図 3.20 で見えている方の基板には,保護回路のダイオードとバイポーラ・トランジスタが取り付けられている.図 3.21 に基板の裏面の写真を示す.裏面には残りの部品が取り付けられている.図 3.20 の遮蔽アルミケースの左下にある小さな基板に三端子レギュレーターとそれに必要な部品が載っており,外から供給される -12 V から -7 V をつくり,保護回路に使われる.

遮蔽アルミケースにつくバナナケーブル用チップジャックを通して +12 V, -12 V, GND を外から供給する．図 3.22 に全体の回路図を示す．

3.2.3 ビーム試験

図 3.23 に試作アンプが MWPC プロトタイプに取り付けられている様子を示す．このプロトタイプはアノードワイヤー-ポテンシャルワイヤー間の間隔が 0.5 mm に張られたアノード読み出しのみの MWPC である．張られているワイヤー 16 本のうち，写真の上から数えて 10 本めのアノードワイヤーの信号を読み出した．

2014 年 8 月 16 日に動作試験が行われた．このときの検出器の状態は，アルゴン 19.91 cc/min. , エタン 13.28 cc/min. のガスフローで，アノードワイヤーへの印加電圧は 1100 V であった．

アンプは ± 12 V が供給される設計であったが，発振が起こったため， ± 3.5 V が供給された．アンプの出力は，図 3.24 のように 100 Ω の抵抗器にかかる電圧をオシロスコープを用いて読み出された．100 Ω のあとの 51 Ω は図 3.22 の R_5 に対応しており，アンプの回路の中にある．検出器におよそ 60 個/pulse の電子ビームをあてて，アンプの動作が確認された (図 3.25 の 2 μ sec. から 8 μ sec. に RF ノイズ，9 μ sec. 付近に信号が見られる) ．

そのあと，ポテンシャルワイヤーに 1000 V の HV switching がかけられ，FADC を用いて波形が取られた．図 3.26 に出力波形を示す．電子のメインパルスが 76500 ns にピークが来るようにあてられた．HV switching のゲートは 2 μ sec. であった．最終的に，およそ 8×10^7 個/pulse (アノードワイヤー 1 本あたり 4×10^6 個) の電子ビームにあてられ，ポテンシャルワイヤー 1000 V の HV switching 動作の中で，アンプの動作が確認された (図 3.26 の 77000 nsec. あたりまでに HV switching による飽和，78500 nsec. に加速管の壁から強電場によって飛び出す field emission 電子による信号が見られる．FADC は 1 カウント 2 mV である) ．

3.3 カソード読みだし用 Radeka2 段型アンプ

3.3.1 LTspice によるシミュレーション

MWPC の等価回路

図 3.27 と図 3.28 にカソード読み出し用アンプの回路設計のため LTspice に描いた本番実験用の MWPC の等価回路を示す．アノード読み出し用のアンプの回路設計のときに用いた MWPC の等価回路に，それぞれ X 軸読み出しカソードストリップ (図 3.27) と Y 軸読み出しカソードストリップ (図 3.28) を加える．ワイヤーについて，1 個の入射荷電粒子の信号が当たったカソードストリップ付近のワイヤーのみを描く．

本番実験用の MWPC のアノードワイヤーとポテンシャルワイヤーの間の距離は 0.7 mm である．式 (3.17) と同様に，アノードワイヤーとポテンシャルワイヤーの間の静電容量

$$\frac{\pi \times 8.86 \text{ pF/m}}{\ln(0.7 \text{ mm}/7.5 \text{ }\mu\text{m})} \times 0.3 \text{ m} \simeq 2 \text{ pF} \quad (3.18)$$

を 8 等分して描く．

X 軸読み出しのカソードストリップを，アルミの抵抗率 28.2 n Ω ·m を用い，幅 3 mm，

厚み 15 μm , 長さ 250 mm として ,

$$\frac{28.2 \text{ n}\Omega \cdot \text{m} \times 250 \text{ mm}}{3 \text{ mm} \times 15 \mu\text{m}} \simeq 0.19 \Omega, \quad (3.19)$$

同様に , Y 軸読み出しのストリップを , 幅 15 mm , 厚み 15 μm , 長さ 250 mm として ,

$$\frac{28.2 \text{ n}\Omega \cdot \text{m} \times 250 \text{ mm}}{15 \text{ mm} \times 15 \mu\text{m}} \simeq 0.031 \Omega, \quad (3.20)$$

の抵抗で描く .

ワイヤーとカソードの間の静電容量は , X 軸読み出しの 3 mm 幅ストリップの場合 ,

$$4 \text{ pF/m} \times 3 \text{ mm} = 12 \text{ fF} \quad (3.21)$$

を 2 等分して , アノードワイヤーとポテンシャルワイヤーにそれぞれ 6 fF で繋げる . Y 軸読み出しの 15 mm ストリップの場合は 30 fF をそれぞれ繋げる .

アノードワイヤーの電源供給側に 2 M Ω の抵抗器が , 反対側に 10 pF のコンデンサーが取り付けられている .

アノードワイヤーに DC1450 V , ポテンシャルワイヤーに 0 V-1450 V の HV switching 電圧 (図 3.11 の $V(vpo)$) をそれぞれ印加し , シミュレーションする .

入力信号

荷電粒子の入射による信号は , 片側のカソード面へおよそ 3 分の 1 が誘導され , 更にその 3 分の 1 が最も信号が大きいストリップへ誘導される (3 分の 2 は両隣のストリップに誘導される) . 式 (2.47) を 10 で割った 0.01 pC が 1 本のストリップに誘導されるとして , 半値幅 10 nsec. , ピーク 1 μA の三角波で電流源 $I(I1)$ より入力する .

即発バーストパルスの信号は図 2.13 に示された電流を電流源 $I(I2)$ と $I(I3)$ より入力する . また , 200 nsec. の幅をもたせた (1 nsec. ごとの式 (2.42) の波形に $\sigma = 100 \text{ nsec.}$ のガウス分布をかけて , 足し合わせたもの) 場合を図 3.39 と図 3.40 で入力している .

シミュレーション結果

図 3.29 から図 3.40 に LTspice でのシミュレーション結果を示す . $+I(I1) + I(I2) + I(I3)$ は即発バーストパルスと荷電粒子の入射による信号の和 , $I(I1)$ は荷電粒子の入射による信号 , $V(vpo)$ はポテンシャルワイヤーに印加される電圧 , $V(vse)$ はアノードワイヤーに印加される電圧 , $V(n030)$ は Radeka2 段型アンプの 1 段目の DC カットコンデンサーのあとの電位 , $V(n034) - V(n035)$ (図 3.29 , 3.30 , 3.31) または $V(n035) - V(n036)$ (図 3.32 , 3.33 , 3.34 , 3.39) , $V(n038) - V(n039)$ (図 3.35 , 3.36 , 3.37 , 3.38 , 3.40) はアンプの出力電圧である .

元の設計 (図 3.44 の $R10$, $R11$, $R12$ がそれぞれ 2 k Ω , 1 k Ω , 5.6 k Ω) から $R10$, $R11$, $R12$ を 10 k Ω , 8.2 k Ω , 27 k Ω にそれぞれ変更すると , ゲインはおよそ 1.5 V/pC から 6.0 V/pC になる (図 3.29 , 図 3.30) .

即発バーストパルスの信号を入力すると , ポール・ゼロ・キャンセレーション回路なしでは飽和する (図 3.31) . ポール・ゼロ・キャンセレーション回路を入れて $R9$ の抵抗の値を変化させた X 軸読み出しストリップのシミュレーションを図 3.32 から図 3.34 に示す . 抵抗の値が小さすぎるとベースラインが 0 V より正側にずれ , 抵抗の値が大きすぎるとレンジの負側にずれて信号がつぶれる . X 軸読み出しでは $R9 = 5 \text{ k}\Omega$ 程度が適している . 同様

に、Y 軸読み出しのストリップのシミュレーション (図 3.35 から図 3.38) では、 $R9 = 7 \text{ k}\Omega$ 程度が適している。ポール・ゼロ・キャンセレーション回路を入れたあとのシミュレーション計算によるゲインはおよそ 5.2 V/pC である。

回路の変更点については、1 段目と 2 段目のあとの DC カットコンデンサーの値が元の設計の $0.1 \mu\text{F}$ から $1 \mu\text{F}$ に、電源まわりのコンデンサー (図 3.44 の $C4$, $C5$, $C6$) の値が元の設計の $0.1 \mu\text{F}$ から $1 \mu\text{F}$ に変更された。

部品の絶対最大定格超え

より多くの電流が流れると予想される Y 軸方向読み出しストリップのシミュレーションで調べた。保護回路のダイオード $D1$ と $D2$ の forward current, 抵抗 $R30$ の消費電力, バイポーラ・トランジスタ $Q1$ から $Q6$ のコレクター・ベース間電圧, コレクター・エミッター間電圧, エミッター・ベース間電圧, コレクター電流, 全損失については、絶対最大定格を超えていない。

3.3.2 製作, 寸法の制限

カソード読み出し用アンプの製作を基板製造業者に依頼した。図 3.44 に Radeka2 段型アンプ 1 チャンネルの回路図を示す。アンプ 1 チャンネルはハイブリッド IC 基板 (図 3.41) に実装される。図 3.42 にハイブリッド IC 基板 16 チャンネルが 1 枚のマザー基板に載っている写真を示す。マザー基板全体の回路図は図 3.45 である。

ハイブリッド IC 基板の抵抗 $R9$ は、ポール・ゼロ・キャンセレーションの最適化をするために、可変抵抗とした。マザー基板には、ハイブリッド IC 基板の他に、入出力コネクタとテストパルスの IC, 保護回路に使われる三端子レギュレーターが載る。基板配置図面と部品表はあとの節にまとめる。

基板製作にあたり留意した点をまとめる：

- ハイブリッド IC 基板の高さは 20 mm 以内とする。
- ハイブリッド IC 基板の裏面については、広く GND が占めるようにする。
- ハイブリッド IC 基板のピン (TEST, VD, IN, OUT, GND, $\pm 12 \text{ V}$) とマザー基板の IC ソケットは電氣的に繋がりをもつようにする。
- 入力コネクタからハイブリッド IC 基板までは出来るだけ近くする。
- バイポーラ・トランジスタ $Q1$ から $Q3$ は出来るだけ近くに置く。
- X 軸読み出し用アンプが取り付けられる本番実験用 MWPC のコネクタの図面を図 3.43 に示す。アンプはこれらのコネクタに表裏交互に取り付けられる。マザー基板の裏面から 2.65 mm より小さい厚みに抑える必要がある。
- マザー基板の幅 (図 3.42 の奥から手前までの基板の大きさ) が 100 mm とすると、2 枚のハイブリッド IC 基板の間の距離は 6 mm 程度となる。薄い可変抵抗器を使う必要がある。
- マザー基板上のハイブリッド IC 基板のすき間にバイパスコンデンサー (図 3.45 の $C2$, $C3$, $C8$, $C9$) を置く。

3.3.3 ゲインを上げる, アンプの発振

式 (3.8) より, 接合容量の小さいバイポーラ・トランジスターを使うほど, 出力波高は高くなる. 図 3.46 に 2 種類のアンプに時間幅の小さい 0.01 pC を入力したシミュレーション結果を示す. $V(n036) - V(n037)$ と $V(n043) - V(n044)$ は, バイポーラ・トランジスター $Q2, Q3, Q4, Q5$ にそれぞれ NXP 製の BSV52 と Infineon technologies 製の BFR92 を用いた場合の出力電圧である (データシートによると, BSV52 のコレクター・ベース静電容量は 4.0 pF , エミッター・ベース静電容量は 4.5 pF , BFR92 のフィードバック静電容量は 0.4 pF). ゲインは BSV52 を用いる場合 6.2 V/pC , BFR92 を用いる場合 8.3 V/pC となる. $Q2, Q3, Q4, Q5$ を変えると, ゲインはおよそ 1.3 倍になる.

バイポーラ・トランジスター $Q2, Q3, Q4, Q5$ を NXP 製の BSV52 から Infineon technologies 製の BFR92 に変えたアンプを 2 チャンネル試作した. 図 3.47, 図 3.48 にそれぞれのアンプのテストパルス出力を示す. このときマザー基板にはバイポーラ・トランジスター変更前のアンプ 14 チャンネルと変更後のアンプ 2 チャンネルが載せられていた. テストパルスの出力波形は, バイポーラ・トランジスター変更前は約 520 mV であるのに対し, 変更後は約 780 mV となっており, ゲインはおよそ 1.5 倍になっている.

そのあと, バイポーラ・トランジスターを変更したアンプを 16 チャンネル (1 台) 製作した. マザー基板にバイポーラ・トランジスター変更後のアンプ 16 チャンネルを載せた状態でテストパルスにより動作試験を行うと, 全てのアンプが発振した. そのときの出力を図 3.49 に示す. アンプの量産機については, $Q2, Q3, Q4, Q5$ に BSV52 を用いて行った.

3.4 電源供給基板 (PS board) v1.0

図 3.50, 図 3.51, 図 3.52 に電源供給基板の回路図を示す.

電源ライン

クレートのバックプレーンから $\pm 12 \text{ V}$ の電源をとる. ヒューズと EMI フィルターを通ったあと (図 3.50), 図 3.51 のコネクタ $P2$ の 35 番ピンから $+12 \text{ V}$ が, 37 番ピンから -12 V がアンプに供給される. 電源が供給されているときは, 青色ダイオード $D1(+12 \text{ V})$ と緑色ダイオード $D2(-12 \text{ V})$ が点灯する.

信号線

アンプの出力信号は図 3.51 のコネクタ $P2$ の 1 番ピンから 32 番ピンを通り, コネクタ $P3$ を通って FADC へと向かう. 用いられるツイストペア・フラットケーブルの特性インピーダンスに合わせて, 信号線のインピーダンスは 100Ω となる必要がある. 100Ω のインピーダンス・コントロールのために, 図 3.51 の 2 つのコネクタの間の信号線について, 4 層基板 (ガラスエポキシ基板, 比誘電率およそ 4.7) の L2 と L3 の GND 面までの距離を 0.38 mm , トレースの幅を 0.121 mm , トレースの厚みを 0.035 mm , 2 本のトレースの間の距離を 0.514 mm とする.

テストパルスのための IC

図 3.52 のトリプル・ライン・レシーバー $U2$ (ON Semiconductor 製, 型番 MC10114L) と図 3.45 のビデオアンプ $IC01$ (TEXAS INSTRUMENTS 製, 型番 TL592B) はアンプに

表 3.2: MC10114L の真理値表 .

入力		出力	
4 番ピン (\overline{IN})	5 番ピン (IN)	2 番ピン (\overline{OUT})	3 番ピン (OUT)
L	L	L	H
H	L	H	L

テストパルスを送る .

MC10114L は三端子レギュレーター $U3$ から 8 番ピンに -6 V , 5 番ピンに -400 mV の電圧がそれぞれ加えられる . 4 番ピンの \overline{IN} はおよそ -420 mV より電圧が低いと L ロジックとなり , -420 mV より高いと H ロジックとなる . MC10114L は 4 番ピンと 5 番ピンの OR を取り , 2 番ピンと 3 番ピンから電圧を出力する . 表 3.2 に MC10114L の真理値表を示す . 出力の H ロジックは約 -0.8 V , L ロジックは約 -1.9 V でそれぞれ表される .

2 番ピンと 3 番ピンの出力は反転しているため , 抵抗 $R10$ には常に約 4.4 mA の電流が流れる . 2 つのバイポーラ・トランジスタ $Q3$ と $Q4$ のエミッター電圧は約 -1.6 V となる . したがって , MC10114L ピンの 2 番ピンが L (3 番ピンが H) のとき , $Q3$ には電流が流れない ($Q4$ のベースに約 $44\text{ }\mu\text{A}$, コレクターに約 4.4 mA が流れる) . 2 番ピンが H (3 番ピンが L) のときは , $Q3$ のベースに約 $44\text{ }\mu\text{A}$, コレクターに約 4.4 mA が流れる ($Q4$ には電流が流れない) . バイポーラ・トランジスタ $Q3$ と $Q4$ からの電流は 15 m のフラットケーブルを通り , 図 3.45 のコネクタ $FLAT40$ の 1 番ピンと 2 番ピンからビデオアンプ $IC01$ (TEXAS INSTRUMENTS 製 , 型番 TL592B) へ入る . $R11$ と $R12$ の抵抗の値は $51\text{ }\Omega$ であり , MC10114L の 4 番ピンが L (H) のとき , TL592B の 1 番ピン $IN+$ と 8 番ピン $IN-$ はそれぞれ 0 V (約 -200 mV) と約 -200 mV (0 V) になる .

TL592B の 3 番ピン $VCC-$ と 6 番ピン $VCC+$ にはそれぞれ -7 V と $+5\text{ V}$ の電圧が加えられる . 2 番ピン $GAIN\ ADJ\ A$ と 7 番ピン $GAIN\ ADJ\ B$ に取り付けられた抵抗 $R7$ の値が $1.5\text{ k}\Omega$ の場合 , 4 番ピン $OUT+$ と 5 番ピン $OUT-$ からの出力電圧をそれぞれ V_{OUT+} と V_{OUT-} とすると ,

$$V_{OUT+} = 1.95\text{ V} + (IN+ - IN-) \times 4.25 \quad (3.22)$$

$$V_{OUT-} = 1.95\text{ V} + (IN - -IN+) \times 4.25 \quad (3.23)$$

となる . 今の場合 , MC10114L の 4 番ピンが L (H) のとき , V_{OUT+} はおよそ 2.6 V (0.9 V) となる . そのあと , 3.1.2 章のようにして , テストパルスとしてアンプに入力される .

バス・トランシーバーと TTL-NIM 変換回路

バス・トランシーバー $U3$ (TEXAS INSTRUMENTS 製 , 型番 SN74ALS245A-1N) はテストパルスボードから TTL 信号を高い入力インピーダンスで受ける . SN74ALS245A-1N の 1 番ピン DIR が H ロジック , 19 番ピン $OE\text{bar}$ が L ロジックとなっており , この場合 , 2 番ピン $A1$ の TTL のロジックを 18 番ピン $B1$ へ送る . SN74ALS245A-1N の 18 番ピンは , L のとき約 0 V , H のとき約 3.7 V をそれぞれ出力する .

TTL-NIM 変換回路は PNP 型バイポーラ・トランジスタ $Q1$ と NPN 型バイポーラ・トランジスタ $Q2$, 抵抗器 $R11$, $R12$, $R13$, $R5$ から成る . SN74ALS245A-1N の 18 番

ピンが L(0 V) のとき, 2 つのバイポーラ・トランジスタには電流が流れず, MC10114L の 4 番ピンは H ロジック (0 V) となる. 18 番ピンが H(3.7 V) のとき, 抵抗 R_{11} にはおよそ $(3.7 \text{ V} - 0.8 \text{ V}) \div 560 \Omega \simeq 5.2 \text{ mA}$ の電流が流れる. バイポーラ・トランジスタ Q_1 のコネクタに流れる電流もおよそ 5.2 mA となる. そのあと, 抵抗 R_{12} に流れる電流を $I_{R_{12}}$ (右向きが正), バイポーラ・トランジスタ Q_2 のベースに流れる電流を $I_{Q_{2b}}$ (上向きが正), Q_2 の電流増幅率を β , 抵抗 R_{13} に流れる電流を $I_{R_{13}}$ (下向きが正) とすると,

$$I_{R_{12}} + I_{Q_{2b}} = 5.2 \text{ mA} \quad (3.24)$$

$$390 \Omega \times I_{R_{12}} = 51 \Omega \times \beta I_{Q_{2b}} + 0.8 \text{ V} \quad (3.25)$$

を満たすような電流が流れる. $\beta = 100$ とすると, $I_{R_{12}} = 4.95 \text{ mA}$, $I_{Q_{2b}} = 0.25 \text{ mA}$ となる. Q_2 のコレクターに流れる電流は R_{13} に流れる電流 ($\beta I_{Q_{2b}} = 100 \times 0.25 \text{ mA} = 25 \text{ mA}$) とほぼ等しい. 25 mA が 51 Ω の抵抗 R_5 に上向きに流れて, 約 -1.2 V が L ロジックとして MC10114L の 4 番ピンに入る.

ピン P_1 から NIM 信号を入れるとき, バイポーラ・トランジスタ Q_2 に過電流が流れないことが確かめられた. また, P_1 に 50 Ω の終端抵抗が入れられているときは, L ロジックのときの Q_2 のコレクターにかかる電圧が -0.6 V となるが, MC10114L の 4 番ピンのしきい値 (約 -0.42 V) を下回って L ロジックとして動作する.

汎用ロジック IC について

駆動能力をあげるために汎用ロジック IC (SN74ALS245A-1N) が用いられた. 汎用ロジック IC7400 シリーズは TEXAS INSTRUMENTS が開発した TTL 標準ロジック IC として有名である. 74 スタANDARD と比べて 74ALS は速度性能が改善されている. 他にも, 消費電流を減らした CMOS の汎用ロジックなどがある.

近年では, ワンチップマイコン, ASIC やユーザーが書き換えることができるプログラマブル・ロジック・デバイス (PLD, FPGA) などの普及により汎用ロジック IC が使われることは少なくなってきた. 一方, 多数のチャンネルに大きな電流を駆動する場合や, 多数のチャンネルの電圧レベルを変換する場合に, 汎用ロジックが使用される.

3.5 テストパルス基板 (TP board) v1.0

図 3.53 と図 3.54 にテストパルス基板の回路図を示す.

電源ライン

テストパルス基板の電源ラインは電源供給基板と同じものである.

NIM-TTL 変換回路

NIM-TTL 変換回路は NPN 型バイポーラ・トランジスタ Q_1 と PNP 型バイポーラ・トランジスタ Q_2 , 抵抗 R_3, R_4, R_5, R_6 から成る. ピン P_1 から L ロジックとして -750 mV (H ロジックとして 0 V) を入力すると, 出力は H ロジックの +6 V (L ロジックの 0 V) となり, バス・トランシーバ U_1 (TEXAS INSTRUMENTS 製, 型番 SN74ALS245A-1N) の 2 番ピンと 3 番ピンへ入る. バス・トランシーバ U_1 への入力が約 +1.8 V より大

きい電位するとき H ロジックとなる． $U1$ が H ロジックとなるための $P1$ への L ロジックのしきい値は約 -540 mV である．

バス・トランシーバー

テストパルス基板には，電源供給基板に載っているものと同じバス・トランシーバー SN74ALS245A-1N が実装されている．図 3.54 の $U1$ の 2 番ピンと 3 番ピンから入る TTL 信号を，18 番ピンと 17 番ピンからそれぞれ出力する．18 番ピンは複数枚の電源供給基板に向かう．データシートによると，SN74ALS245A-1N の H ロジック入力電流 I_{IH} と L ロジック入力電流 I_{IL} ，H ロジック出力電流 I_{OH} ，L ロジック出力電流 I_{OL} はそれぞれ $20 \mu\text{A}$ ， -0.1 mA， -15 mA， 24 mA である．1 枚のテストパルス基板は，

$$\left| \frac{I_{OL}}{I_{IL}} \right| = \frac{24 \text{ mA}}{0.1 \text{ mA}} \quad (3.26)$$

$$= 240 \quad (3.27)$$

枚の電源供給基板を駆動できる．

テストパルス LED

テストパルス基板が電源供給基板にテストパルスを送っているときに黄色の LED $D3$ を点灯させるために，タイマー $U3$ (TEXAS INSTRUMENTS 製，型番 LM555CN) と，インバーター $U4$ (TEXAS INSTRUMENTS 製，型番 SN74LS04N)，抵抗 $R9$ ， $R10$ ， $R11$ ，コンデンサー $C4$ ， $C5$ が使われている．

SN74ALS245A-1N の 17 番ピンからの TTL 信号はインバーター SN74LS04N の 1 番ピンに入り，その NOT の信号が 2 番ピンから出力される．

デジタルパルスの幅が狭いかつ周波数が低いときには，LED は光らない．タイマー LM555CN はデジタルパルスの幅を引き延ばす役割をする．LM555CN のトリガー (2 番ピン) は 2 番ピンが 0 V になったときトリガーされる．トリガーされると，3 番ピンから 3 V が出力され，LED $D3$ (2 V， 30 mA) を光らせる．トリガーされたタイミングからタンタルコンデンサー $C5$ の充電が始まり，LM555CN の 6 番ピンの電位が上がっていく．6 番ピンの電位がしきい値を超えると LM555CN の 3 番ピンからの出力が終わり，コンデンサー $C5$ にたまっていた電荷は 7 番ピンから放電される．LED が点灯する時間は $R9 \times C5 \times 1.1 = 1 \text{ M}\Omega \times 0.1 \mu\text{F} \times 1.1 \simeq 0.11$ 秒となる．テストパルスは本実験で RCS からのパルス陽子ビーム運転 (40 ミリ秒ごと) に合わせて使用されるので，テストパルスを送るとき LED は常に点灯する．

3.6 量産とシリアルナンバー

- アンプについて，試作機 (v0.9) が 1 台 16 チャンネル (その内，2 チャンネルは発振する部品に変えられたアンプ)，発振するアンプが 1 台 16 チャンネルある．量産機 (v1.0) は全部で 24 台 384 チャンネル (シリアルナンバー 0 番から 23 番) ある．シリアルナンバーはマザー基板とシールドケースに書かれている．
- 電源供給基板については，試作機が 1 枚，量産機 (v1.0) が 24 枚 (シリアルナンバー 0 番から 23 番) ある．シリアルナンバーはフロントパネルの下のハンドルに書かれている．

- テストパルス基板は全部で 3 枚 (シリアルナンバー 0 番から 2 番) ある . シリアルナンバーはフロントパネルの下のハンドルに書かれている .

3.7 フラットケーブル

Radeka2 段型アンプと電源供給基板の間は 15 m 程度の長さのツイストペア・フラットケーブルで繋がれる . 図 3.55 にフラットケーブルの写真を示す . フラットケーブルはシールド膜で覆われ , 更にもう一つ , 摩擦や圧力からフラットケーブルを保護するための塩化ビニール製のジャケットで覆われている . シールド膜につけられた単線ケーブルは , Radeka2 段型アンプ側はアンプのシールドケースと , 電源供給基板側はクレーン持ち手近くの GND と接続される . 表 3.3 に実験に用いられるフラットケーブルについてまとめる .

高い周波数の信号について , 電流が導体の表面近くにしか流れなくなる効果 (表面効果) により伝送線の抵抗が高まり , 長いケーブルでは信号の減衰が問題となる . 28 AWG (直径 0.32 mm) のケーブルを 1 MHz の信号が通過するとき , 減衰量はおおよそ 70 dB/km であるので [44] , 15 m のケーブルでは減衰量は 1 dB となる . 始めの電圧を V_0 , 減衰後の電圧を V_1 とすると , dB の定義

$$\text{dB value} = 20 \log_{10} \frac{V_1}{V_0} \quad (3.28)$$

より ,

$$-1 = 20 \log_{10} \frac{V_1}{V_0} \quad (3.29)$$

$$\frac{V_1}{V_0} = 10^{-\frac{1}{20}} \quad (3.30)$$

$$\simeq 0.89. \quad (3.31)$$

1 MHz の信号が 15 m のケーブルを通過すると電圧の波高は 1 割程度低くなる .

減衰量 dB [dB/m] はおおよそ信号の周波数 f [Hz] の平方根に比例する . このことから , 信号の他の周波数成分のおおよその減衰量が計算できる .

$$dB \propto \sqrt{f} \quad (3.32)$$

立ち上がる時間が 50 nsec. の信号を 5 MHz の信号と考えると , 減衰量は ,

$$-1 \text{ dB} \times \sqrt{5 \text{ MHz} \div 1 \text{ MHz}} \simeq -2.2 \text{ dB} \quad (3.33)$$

$$\frac{V_1}{V_0} \simeq 0.77 \quad (3.34)$$

となる .

表 3.3: Radeka2 段型アンプ-電源供給基板間のツイストペア・フラットケーブルの特性 .

メーカー	3M
ピンの数	40 (20 ペア)
型番	1785/40
ケーブル線の断面積	28 AWG (直径 0.32 mm)
ケーブル線の構造	7 × 36 AWG (7 × ϕ 0.127 mm)
絶対最大定格電圧 USA/EU	150/ < 50 V
静電容量 unbalanced/balanced	81.0/45.3 pF/m
インダクタンス unbalanced/balanced	0.36/0.62 μ H/m
特性インピーダンス unbalanced/balanced	67/118 Ω
伝播速度 unbalanced/balanced	62/62%
温度定格	-20°C to +80°C

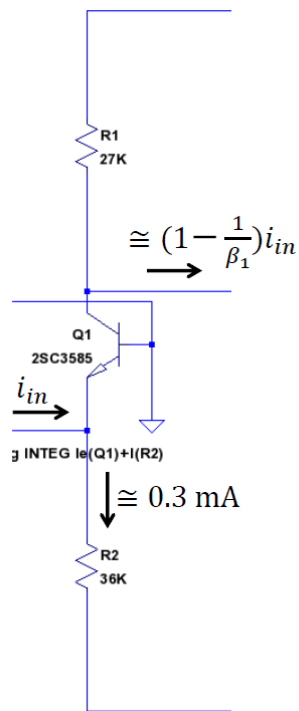


図 3.1: 1 段目のベース接地 .

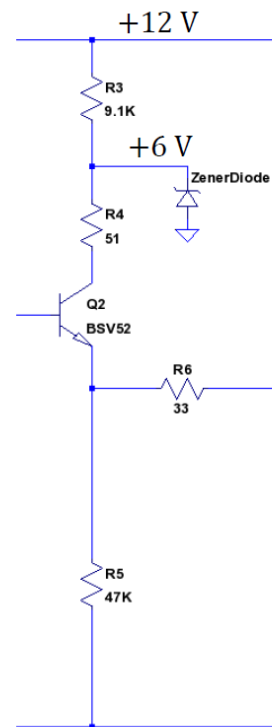


図 3.2: 1 つめのエミッター・フォロワー .

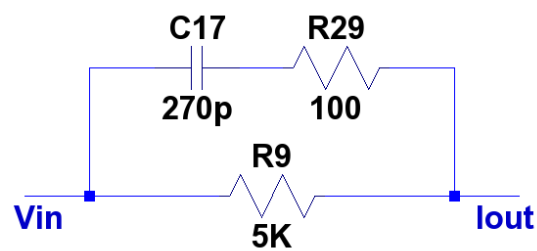


図 3.3: 1 段目と 2 段目の間のポール・ゼロ・キャンセレーション回路 .

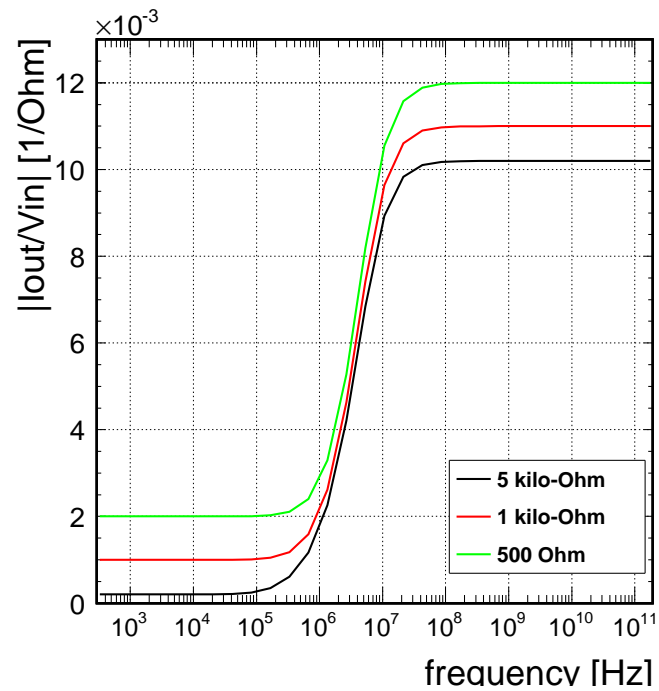


図 3.4: 周波数 [Hz] とポール・ゼロ・キャンセレーション回路のアドミタンス [$1/\Omega$] の関係．黒，赤，緑はそれぞれ $R9 = 5 \text{ k}\Omega$ ， $1 \text{ k}\Omega$ ， 500Ω の場合を表す．

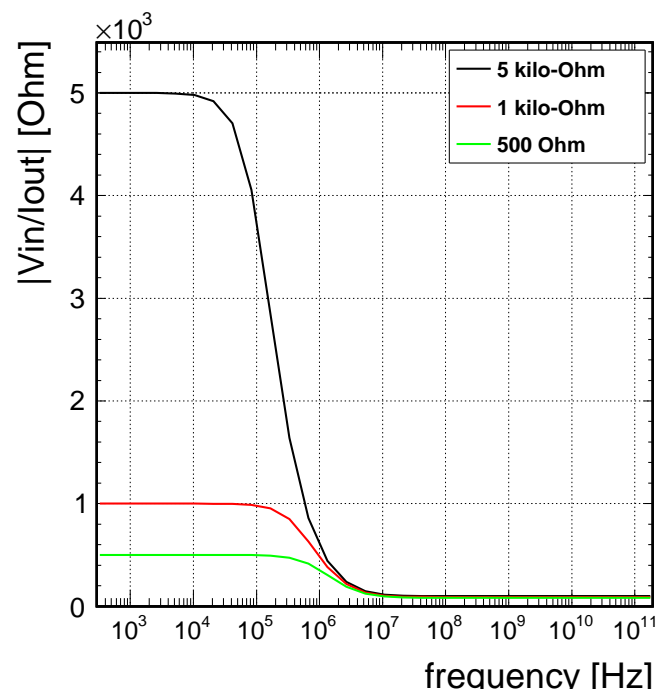


図 3.5: 周波数 [Hz] とポール・ゼロ・キャンセレーション回路のインピーダンス [Ω] の関係．黒，赤，緑はそれぞれ $R9 = 5 \text{ k}\Omega$ ， $1 \text{ k}\Omega$ ， 500Ω の場合を表す．

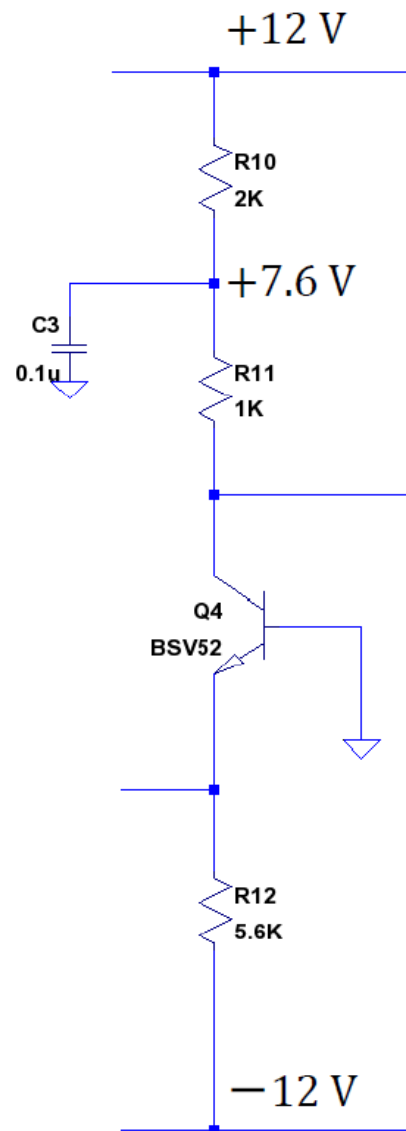


図 3.6: 2 段目のベース接地 .

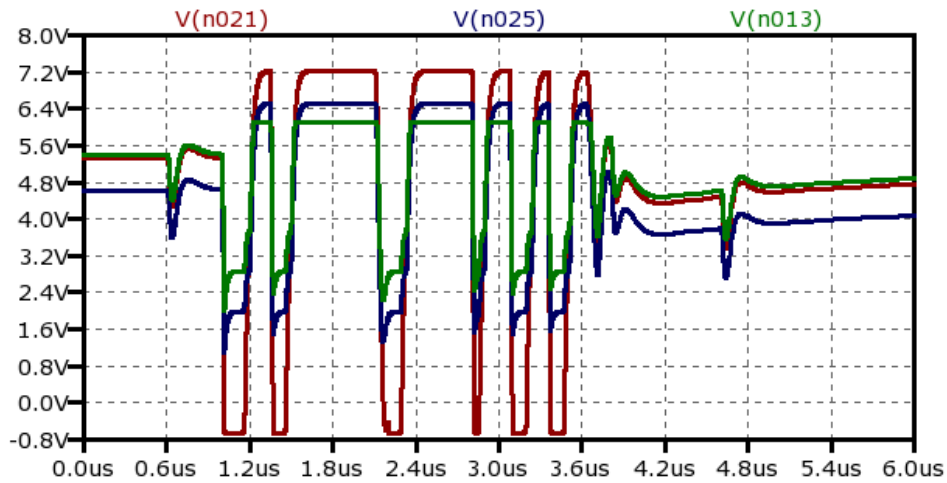


図 3.7: アノード読み出し用アンプの 2 段目のベース接地の出力電圧 $V(n021)$ と 1 つめのエミッター・フォロワーの出力電圧 $V(n025)$ と 2 つめのエミッター・フォロワーの出力電圧 $V(n013)$.

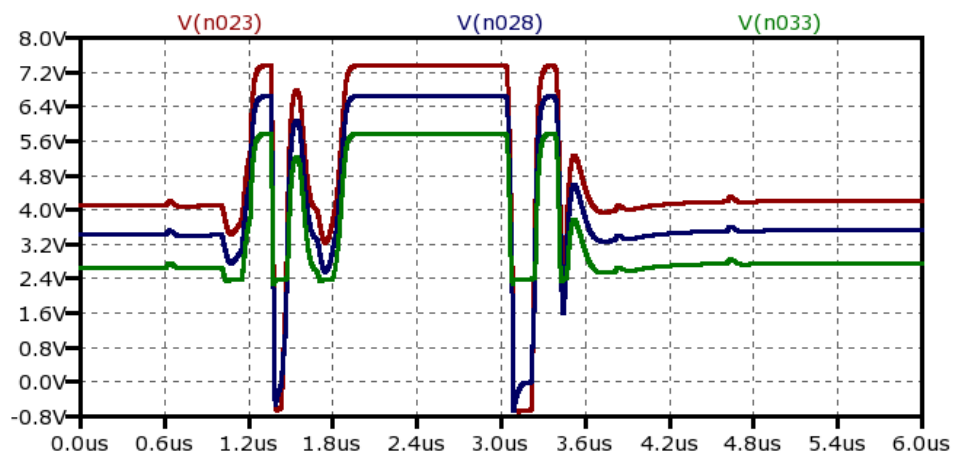


図 3.8: カソード読みだし用アンプの 2 段目のベース接地の出力電圧 $V(n023)$ と 1 つめのエミッター・フォロワーの出力電圧 $V(n028)$ と 2 つめのエミッター・フォロワーの出力電圧 $V(n033)$.

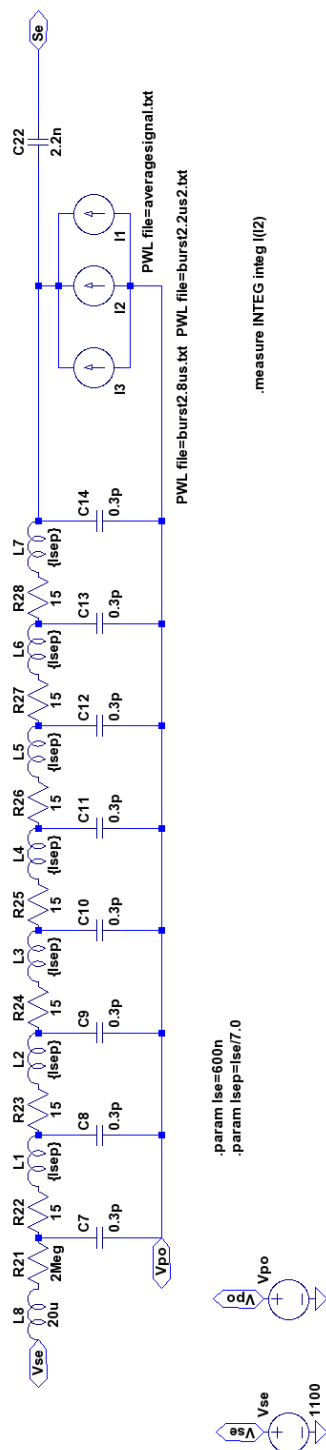


図 3.9: アノード読み出し用アンプの回路設計のための MWPC の等価回路。

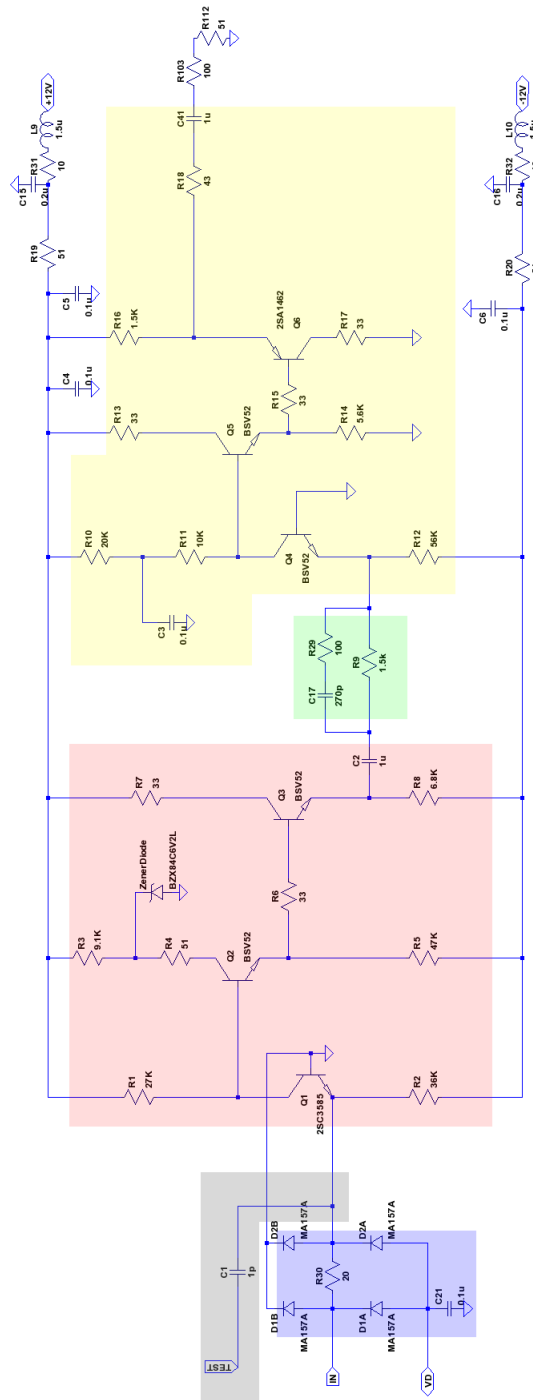


図 3.10: アノード読み出し用に試作された Radeka2 段型アンプの回路図。

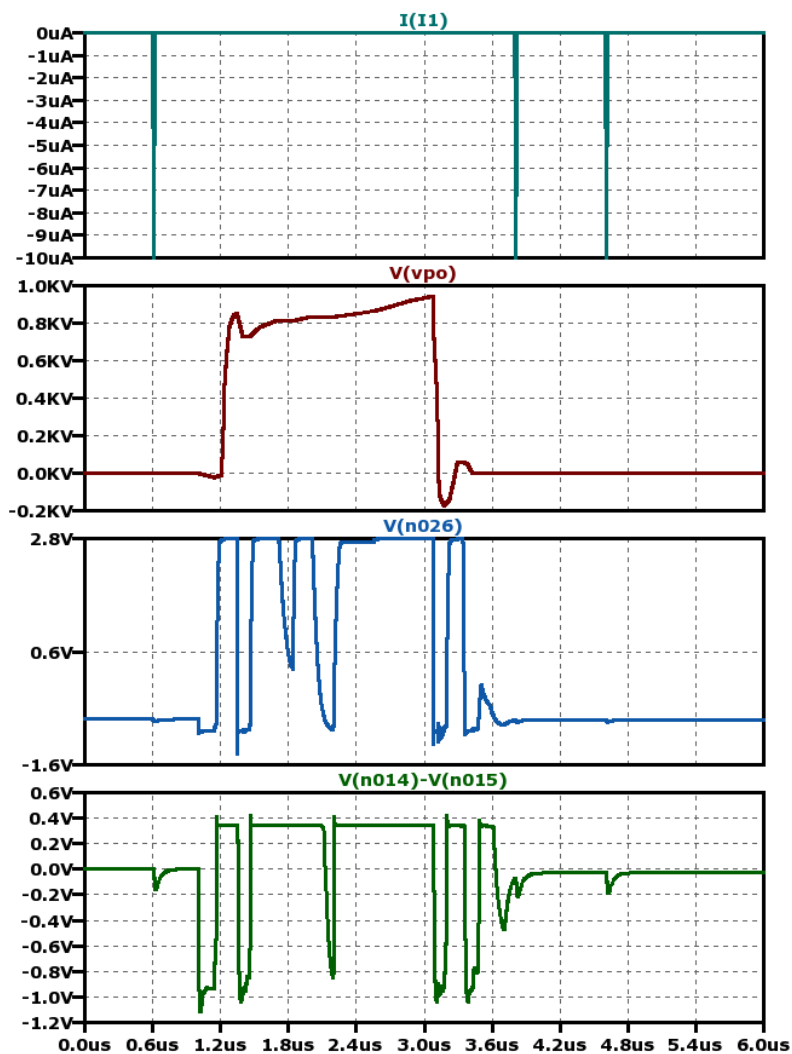


図 3.11: $R_{10} = 2 \text{ k}\Omega$, $R_{11} = 1 \text{ k}\Omega$, $R_{12} = 5.6 \text{ k}\Omega$ で即発パーストパルスの信号を入力しない場合 .

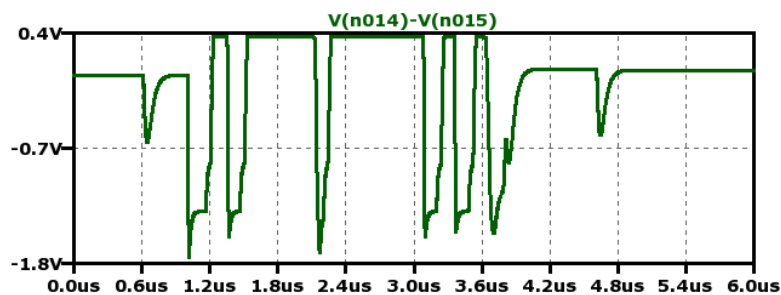


図 3.12: $R_{10} = 20 \text{ k}\Omega$, $R_{11} = 10 \text{ k}\Omega$, $R_{12} = 56 \text{ k}\Omega$ で即発パーストパルスの信号を入力しない場合 .

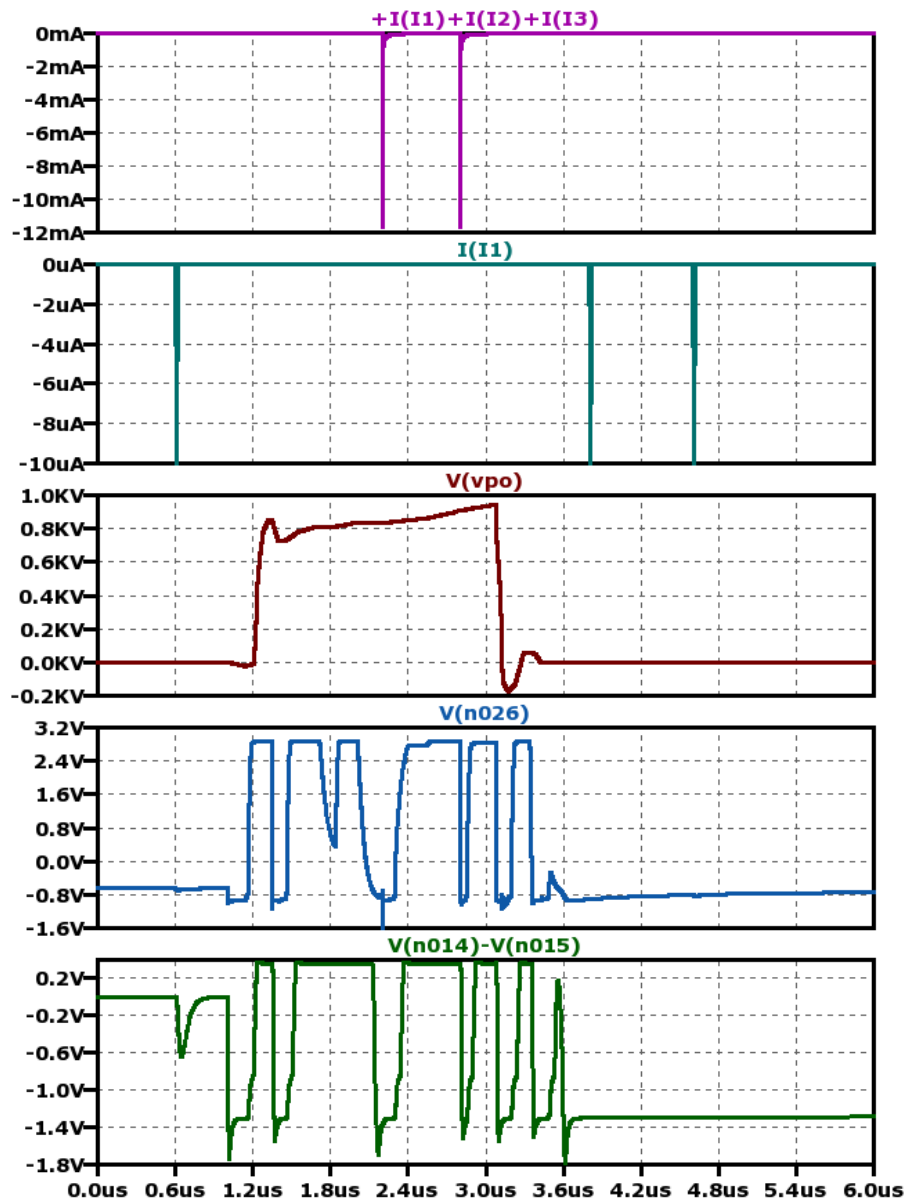


図 3.13: ポール・ゼロ・キャンセレーション回路なしで即発バーストパルスの信号を入力する場合 .

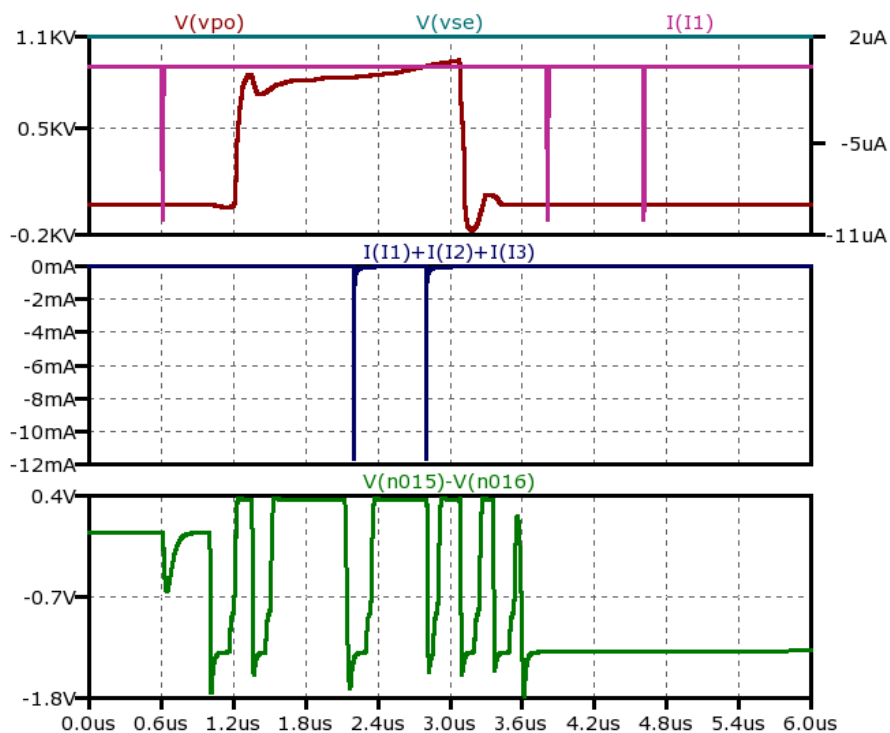


図 3.14: ポール・ゼロ・キャンセレーション回路なしでテールをもつ即発バーストパルスを入力する場合 .

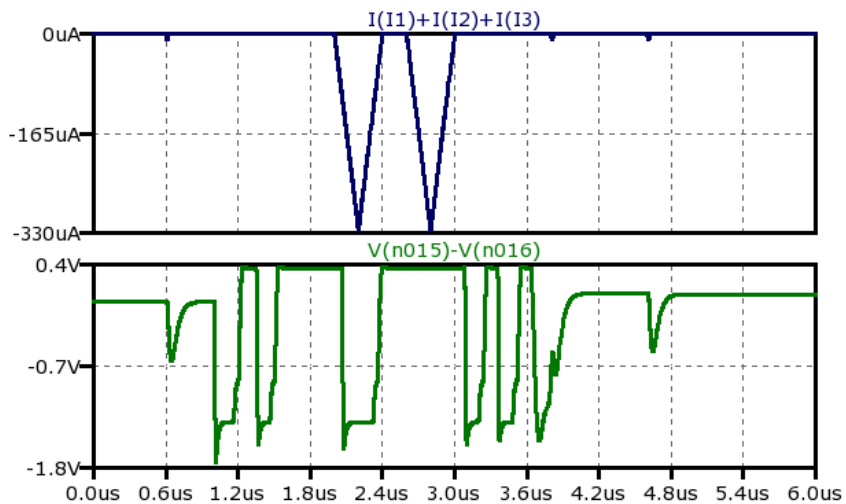


図 3.15: ポール・ゼロ・キャンセレーション回路なしで即発バーストパルス相当の電荷量の三角波を入力する場合 .

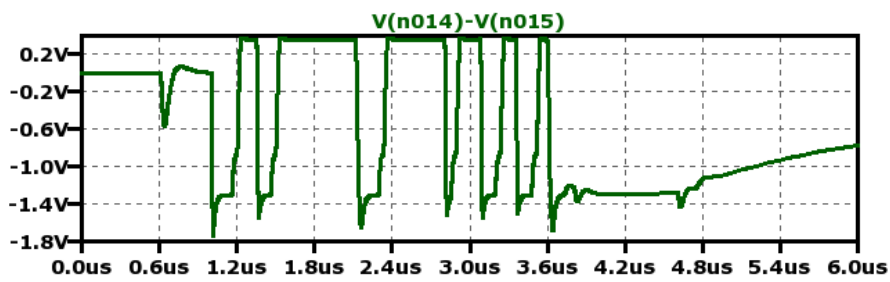


図 3.16: 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.10 の $R_9 = 500 \Omega$) の場合 .

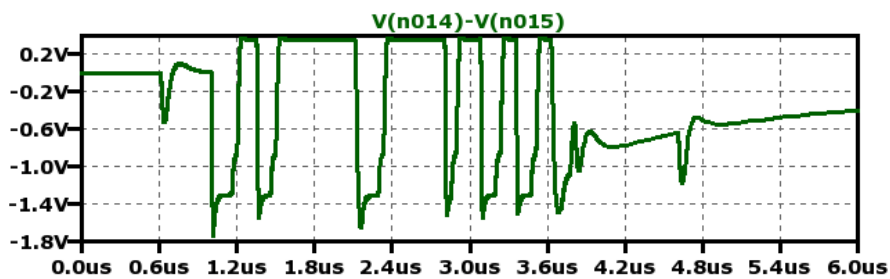


図 3.17: 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.10 の $R_9 = 1 \text{ k}\Omega$) の場合 .

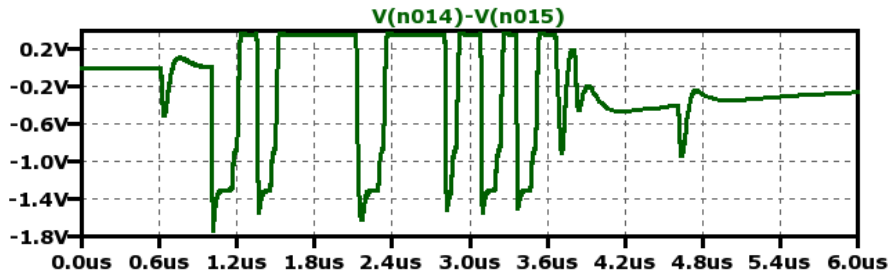


図 3.18: 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.10 の $R_9 = 1.5 \text{ k}\Omega$) の場合 .

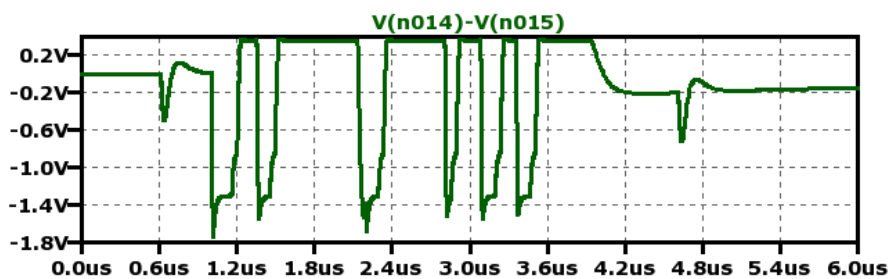


図 3.19: 即発バーストパルスの信号を入力し, ポール・ゼロ・キャンセレーション回路あり (図 3.10 の $R_9 = 2 \text{ k}\Omega$) の場合 .

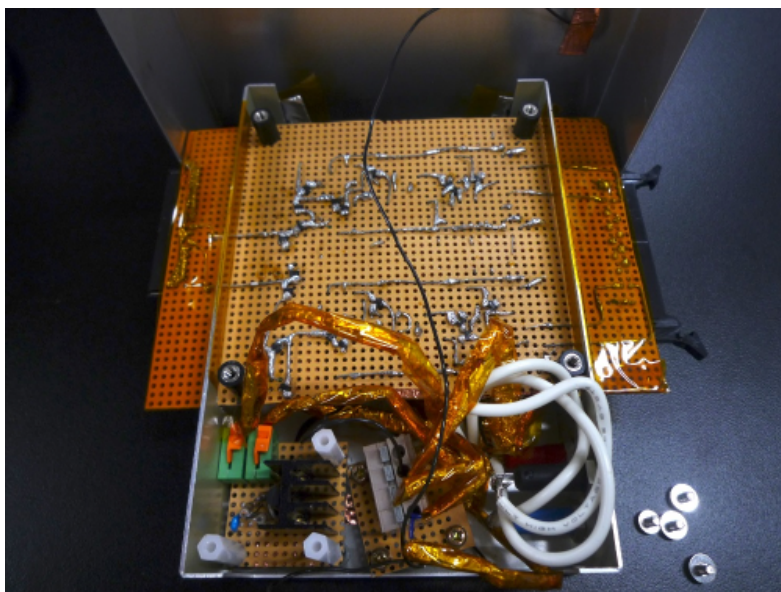


図 3.20: アノード読み出し用アンプ .

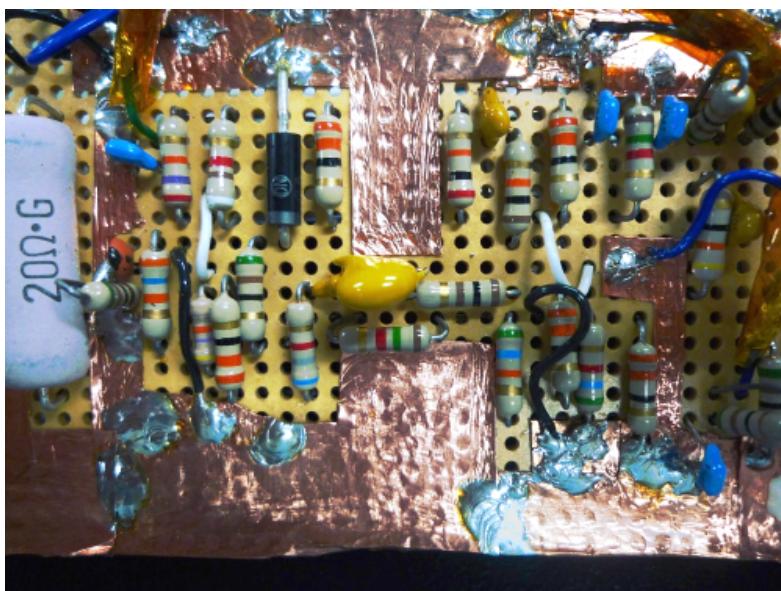


図 3.21: 基板の裏の写真 .

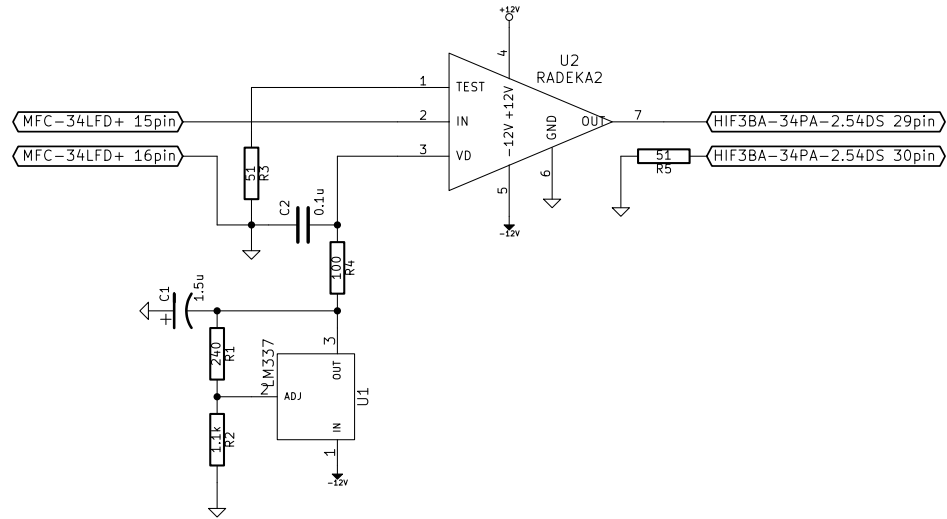


図 3.22: 全体の回路図 . 図 3.10 の 2 段目の DC カットコンデンサー $C41$ の直後がこの図の OUT と繋がる .

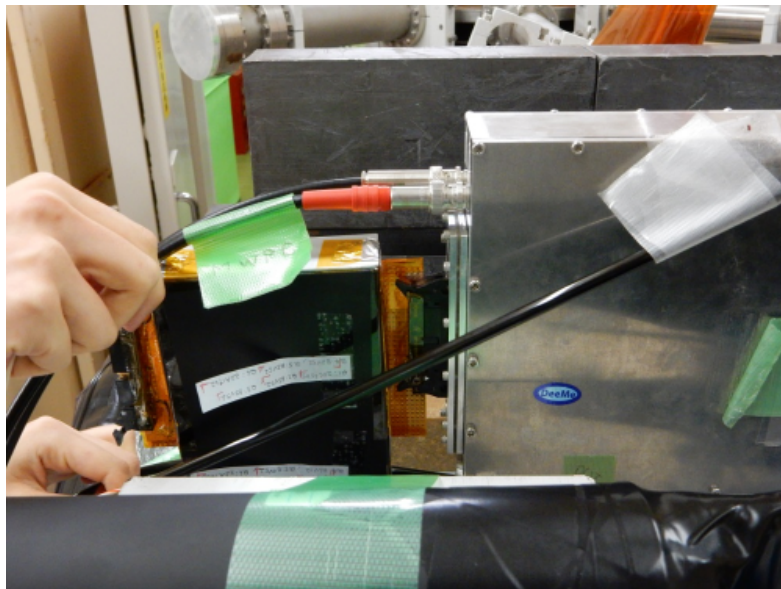


図 3.23: MWPC プロトタイプにアンプが取り付けられている様子 .

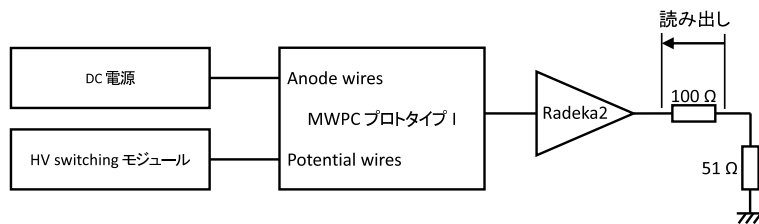


図 3.24: ビーム試験でのセッティング .

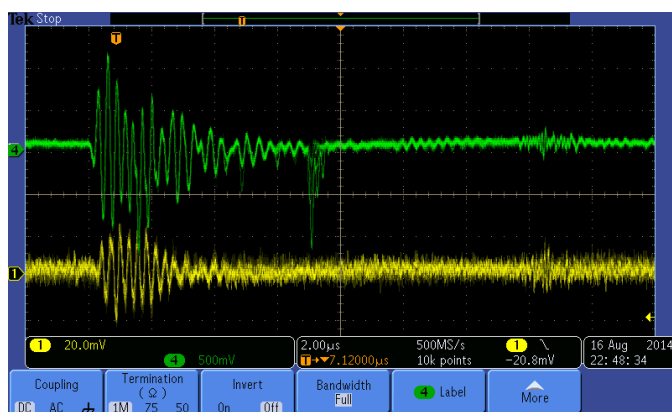


図 3.25: オシロスコープで取られた HV switching なしのアンプの出力波形 (緑) とケーブルにのった RF ノイズ (黄) .

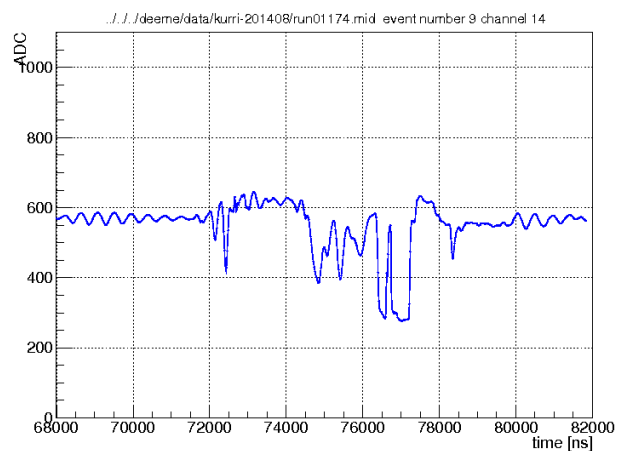


図 3.26: FADC で取られた HV switching ありのアンプの出力波形 .

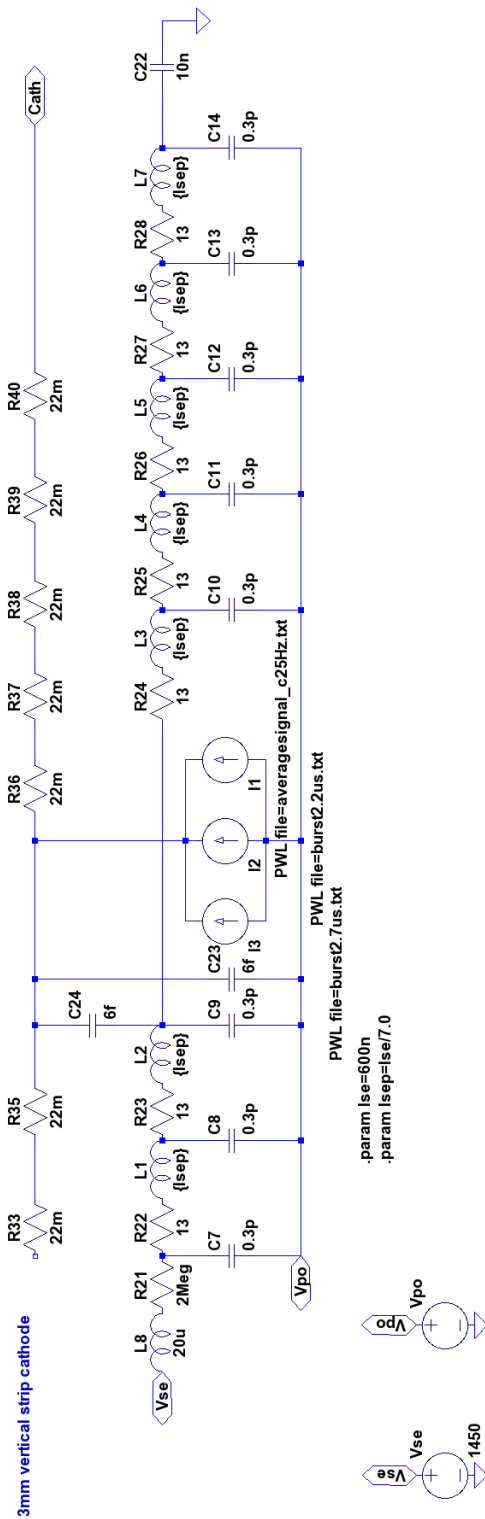


図 3.27: X 軸カソードストリップ読み出し用アンプの回路設計のための MWPC の等価回路。

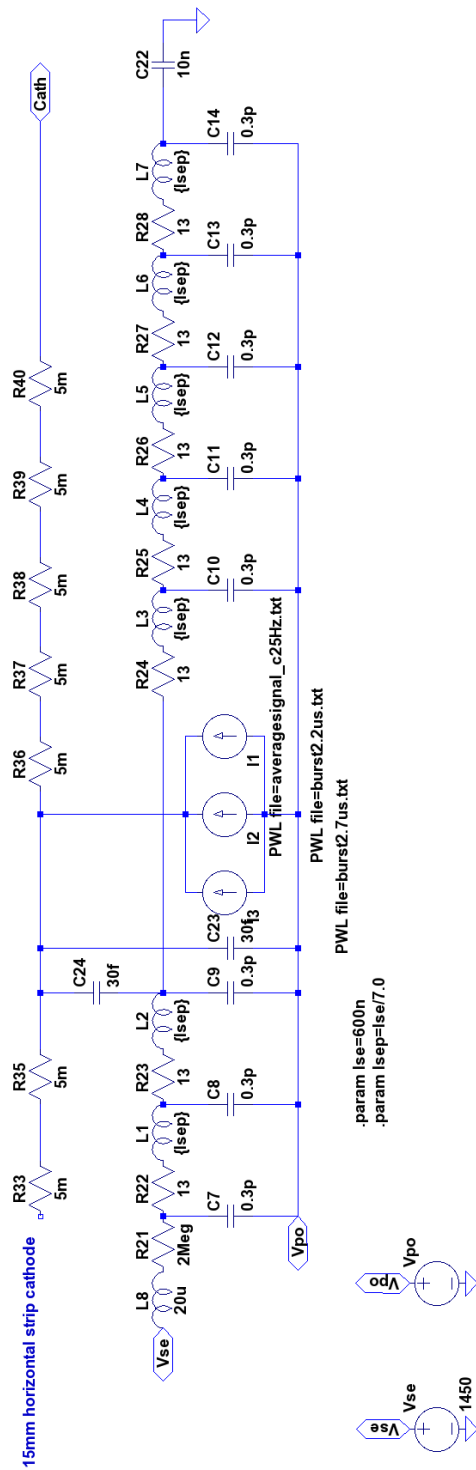


図 3.28: Y 軸カソードストリップ読み出し用アンプの回路設計のための MWPC の等価回路。

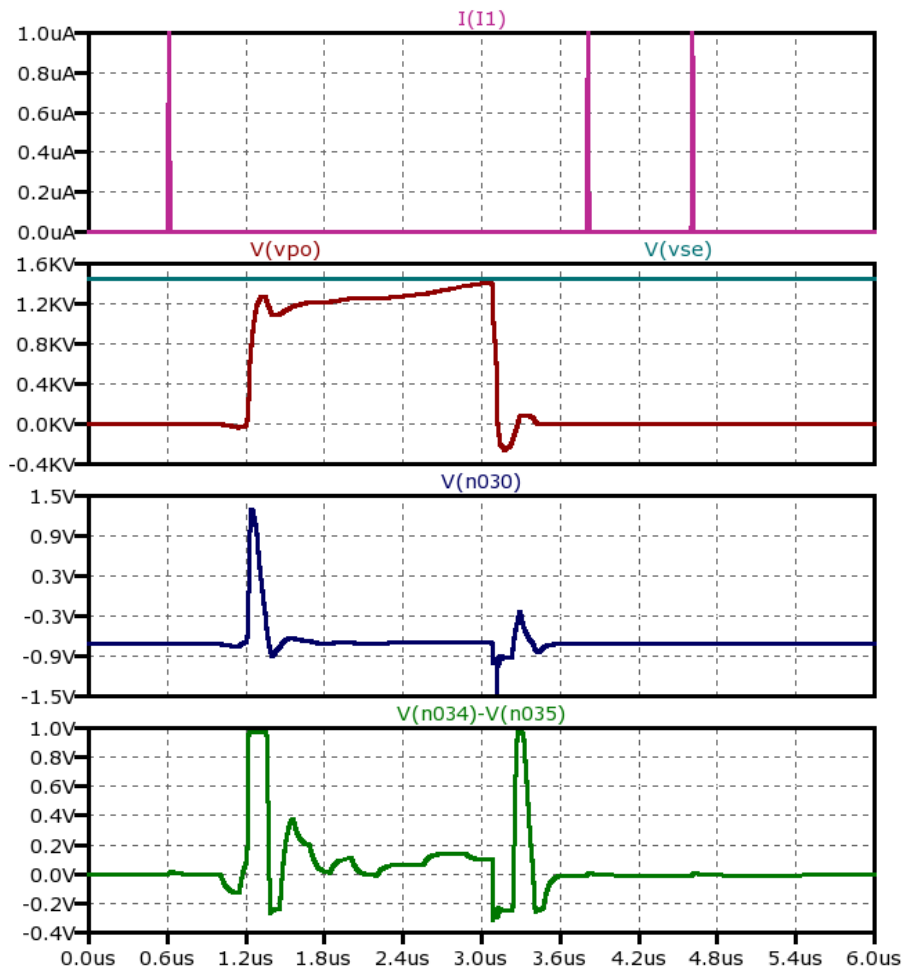


図 3.29: $R_{10} = 2 \text{ k}\Omega$, $R_{11} = 1 \text{ k}\Omega$, $R_{12} = 5.6 \text{ k}\Omega$ で即発パーストパルスの信号を入力しない場合 .

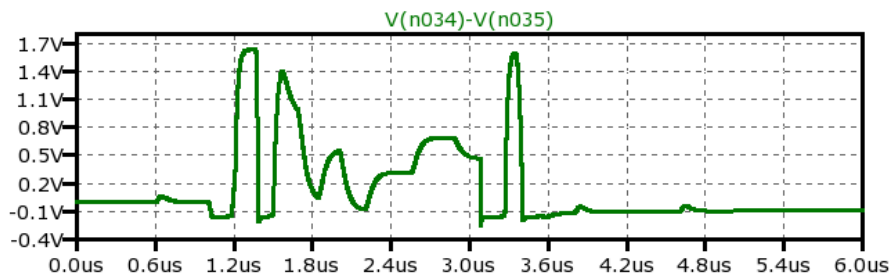


図 3.30: $R_{10} = 10 \text{ k}\Omega$, $R_{11} = 8.2 \text{ k}\Omega$, $R_{12} = 27 \text{ k}\Omega$ で即発パーストパルスの信号を入力しない場合 .

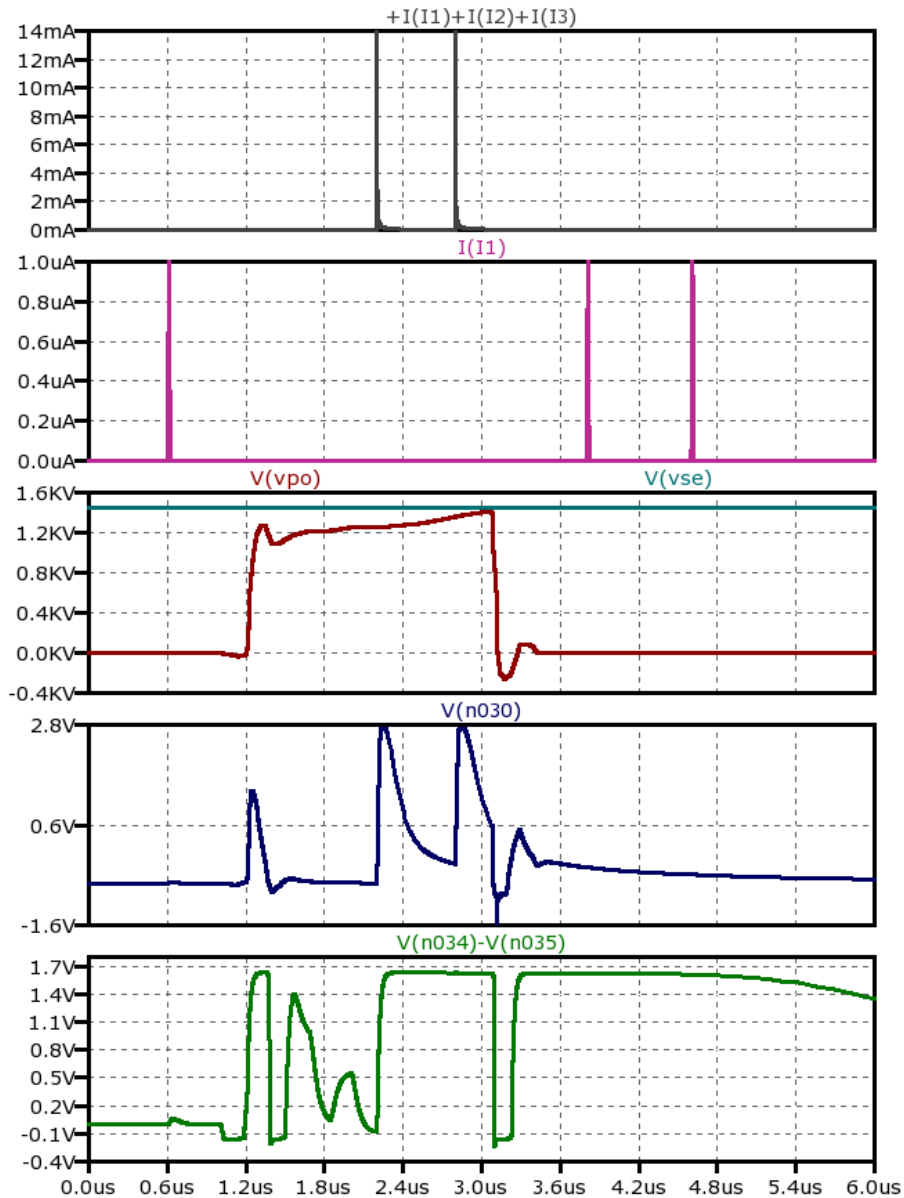


図 3.31: X 軸方向読み出しストリップのシミュレーション．ポール・ゼロ・キャンセレーション回路なしで即発バーストパルスの信号を入力する場合．

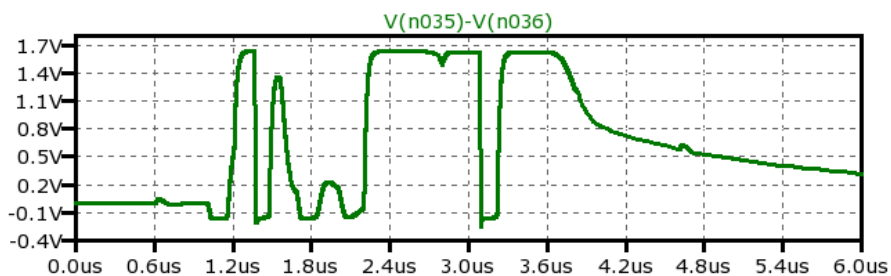


図 3.32: X 軸方向読み出しストリップのシミュレーション．即発バーストパルスの信号を入力し，ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 1 \text{ k}\Omega$) の場合．

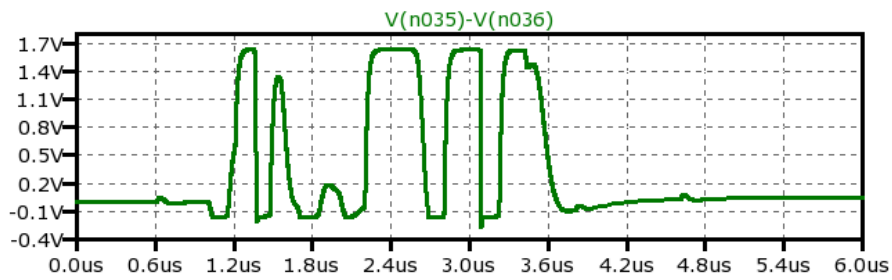


図 3.33: X 軸方向読み出しストリップのシミュレーション．即発バーストパルスの信号を入力し，ポール・ゼロ・キャンセレーション回路あり（図 3.44 の $R9 = 5 \text{ k}\Omega$ ）の場合．

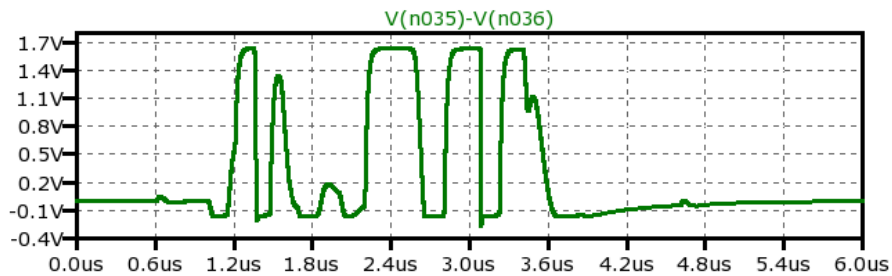


図 3.34: X 軸方向読み出しストリップのシミュレーション．即発バーストパルスの信号を入力し，ポール・ゼロ・キャンセレーション回路あり（図 3.44 の $R9 = 10 \text{ k}\Omega$ ）の場合．

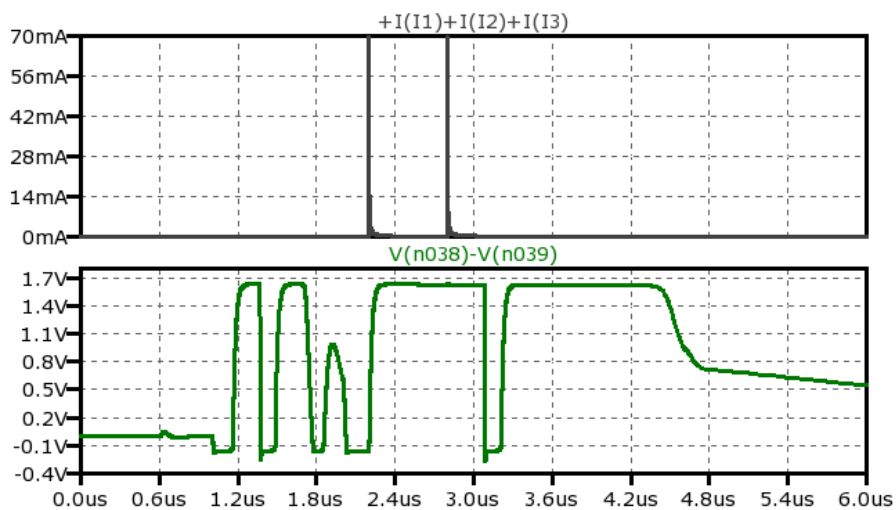


図 3.35: Y 軸方向読み出しストリップのシミュレーション．即発バーストパルスの信号を入力し，ポール・ゼロ・キャンセレーション回路あり（図 3.44 の $R9 = 3 \text{ k}\Omega$ ）の場合．

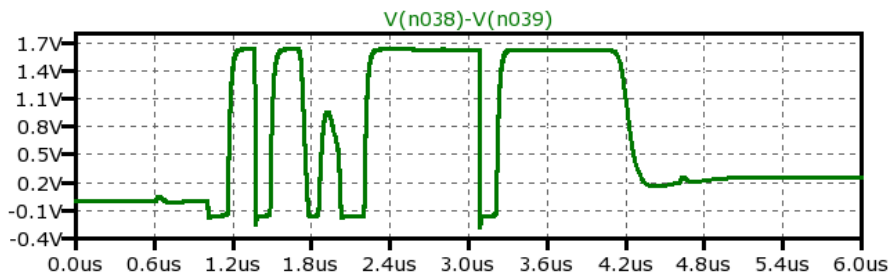


図 3.36: Y 軸方向読み出しストリップのシミュレーション．即発バーストパルスの信号を入力し，ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 5 \text{ k}\Omega$) の場合．

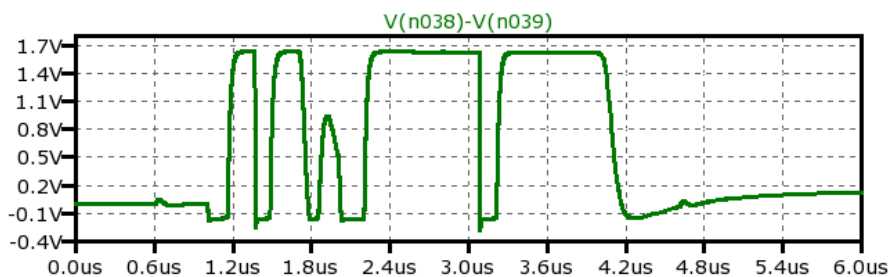


図 3.37: Y 軸方向読み出しストリップのシミュレーション．即発バーストパルスの信号を入力し，ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 7 \text{ k}\Omega$) の場合．

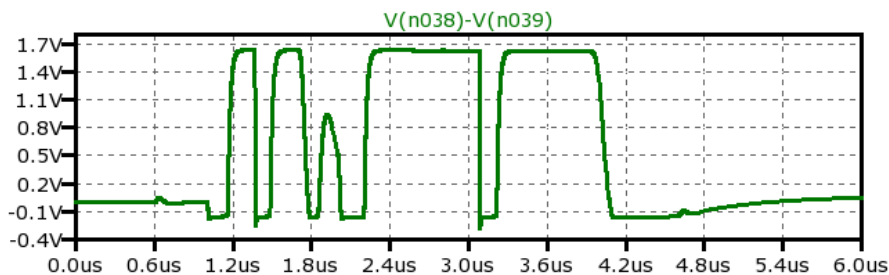


図 3.38: Y 軸方向読み出しストリップのシミュレーション．即発バーストパルスの信号を入力し，ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R_9 = 9 \text{ k}\Omega$) の場合．

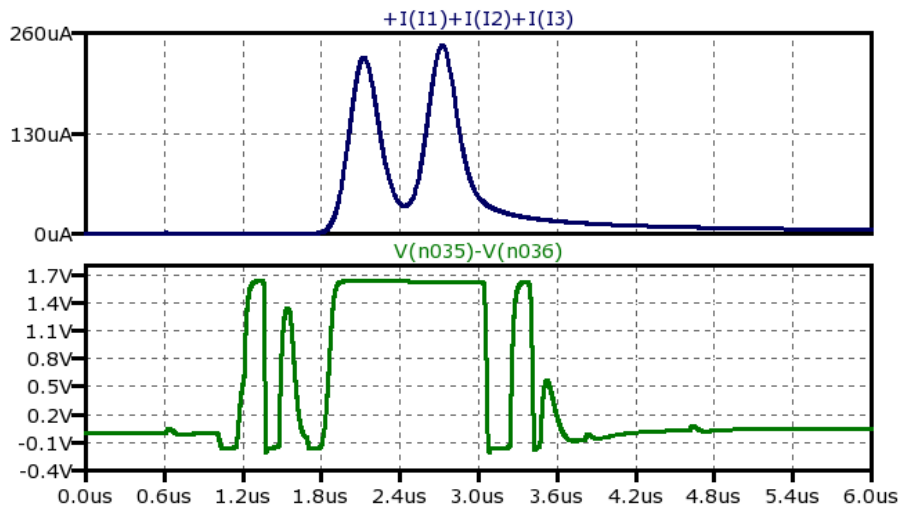


図 3.39: X 軸方向読み出しストリップのシミュレーション . 200 nsec. の幅の即発バーストパルスの信号を入力し , ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R9 = 5 \text{ k}\Omega$) の場合 .

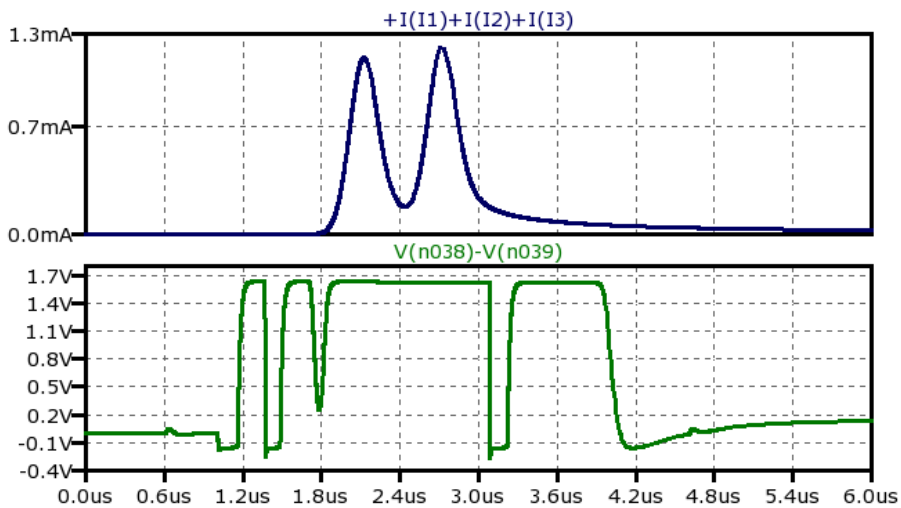


図 3.40: Y 軸方向読み出しストリップのシミュレーション . 200 nsec. の幅の即発バーストパルスの信号を入力し , ポール・ゼロ・キャンセレーション回路あり (図 3.44 の $R9 = 7 \text{ k}\Omega$) の場合 .



図 3.41: ハイブリッド IC 基板の写真 .

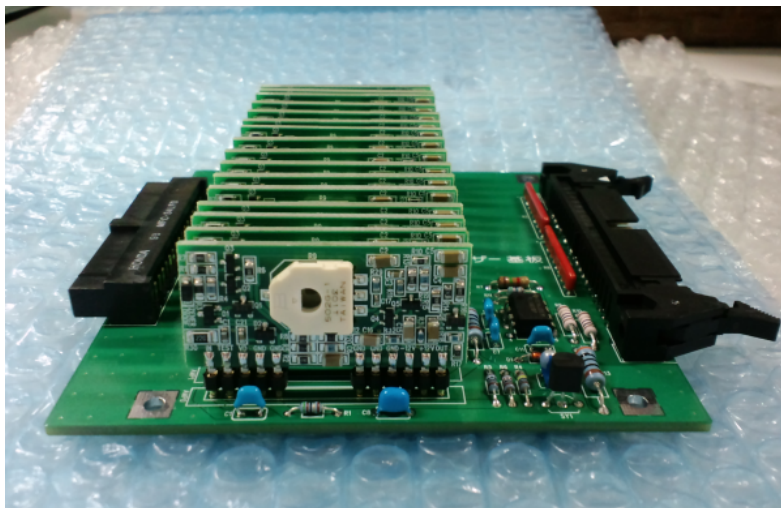


図 3.42: カソード読み出し用アンプ試作機 .

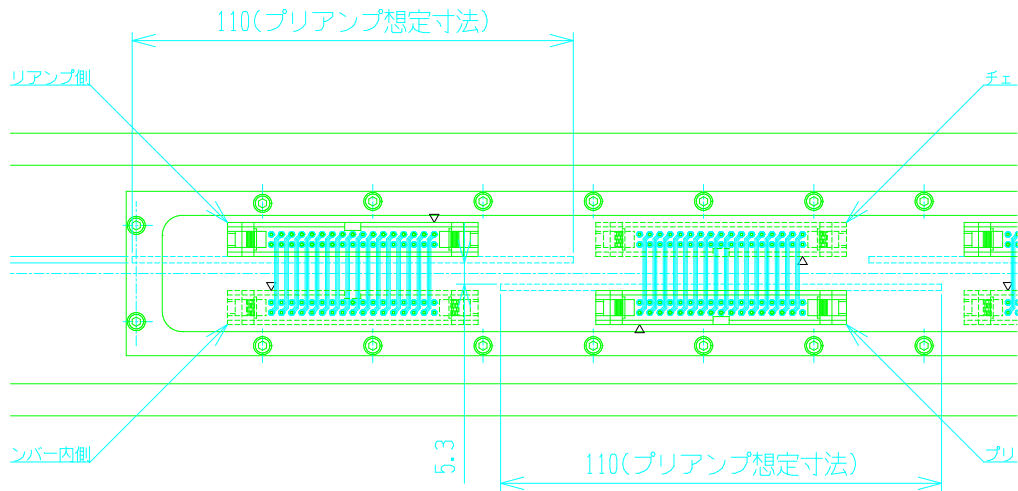


図 3.43: X 軸読み出し用アンプが取り付けられる本番実験用 MWPC のコネクタ . マザー基板の寸法の制限を決める .

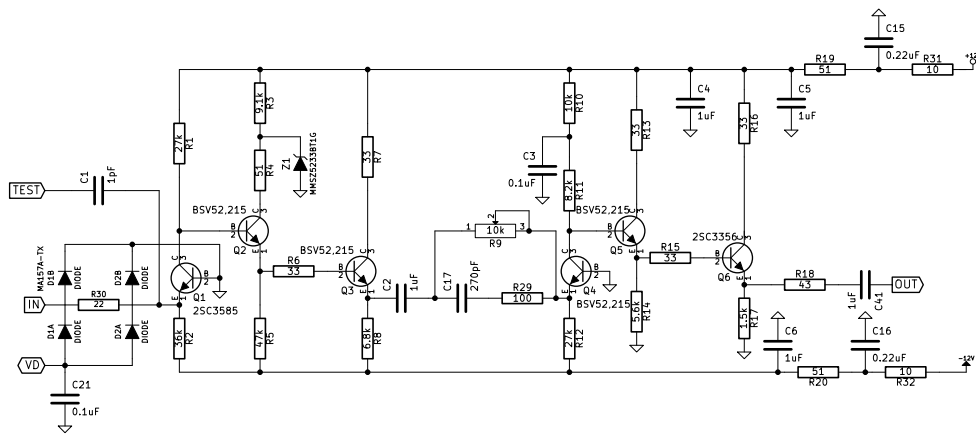


図 3.44: ハイブリッド IC 基板に載るカソード読み出し用 Radeka2 段型アンプ 1 チャンネルの回路図 .

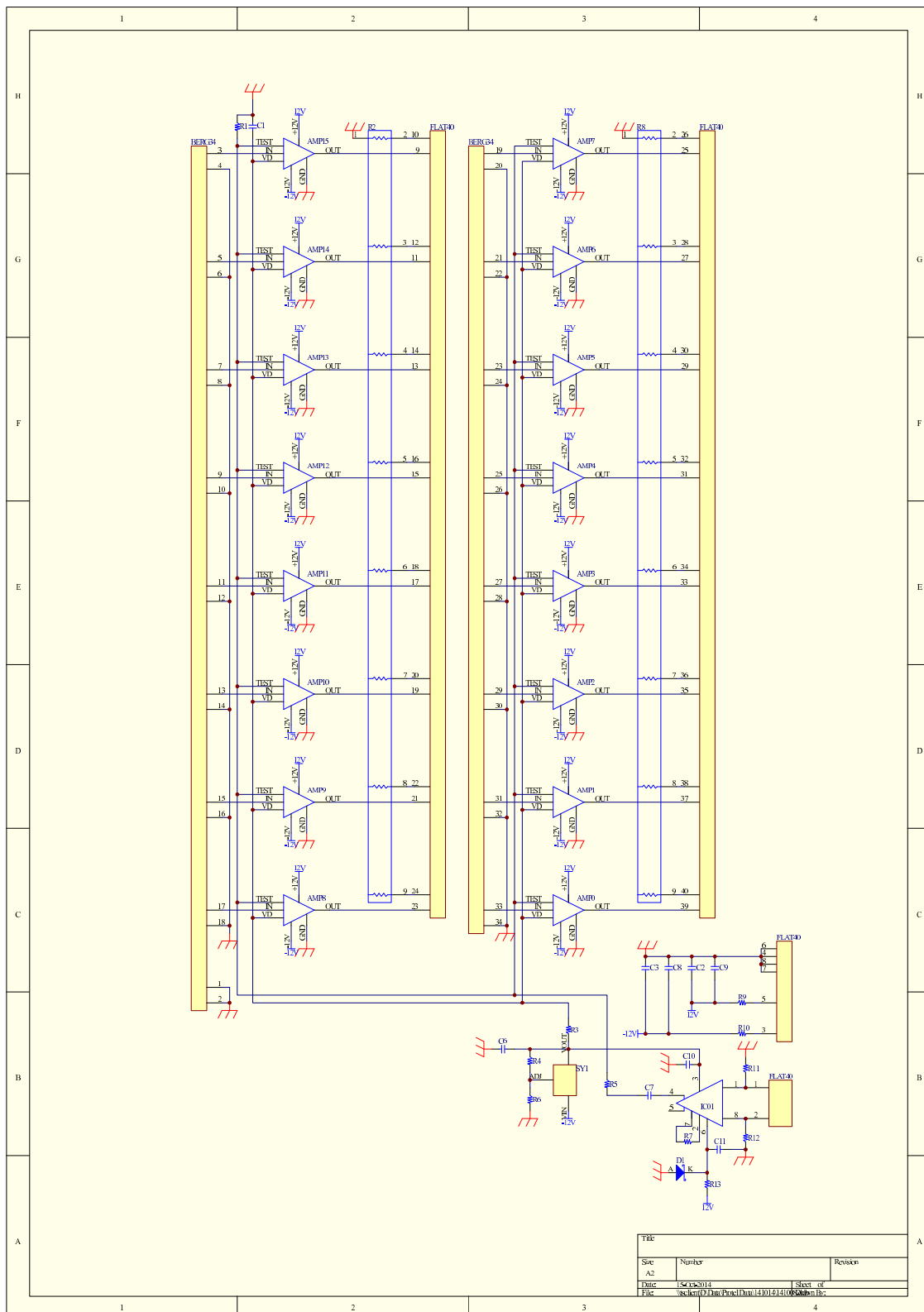


図 3.45: マザー基板の回路図 . タンタルコンデンサー C6 について , GND 側が正となるように実装する .

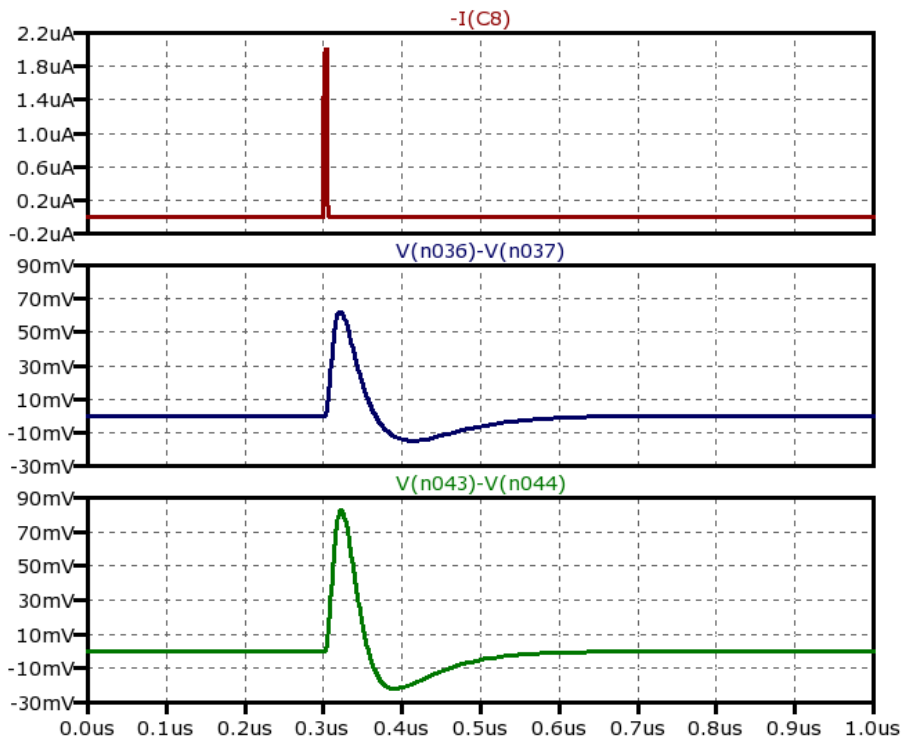


図 3.46: バイポーラ・トランジスタ $Q2, Q3, Q4, Q5$ を変えた場合の比較.



図 3.47: バイポーラ・トランジスタ $Q2, Q3, Q4, Q5$ に NXP 製の BSV52 を用いた場合のテストパルス出力。

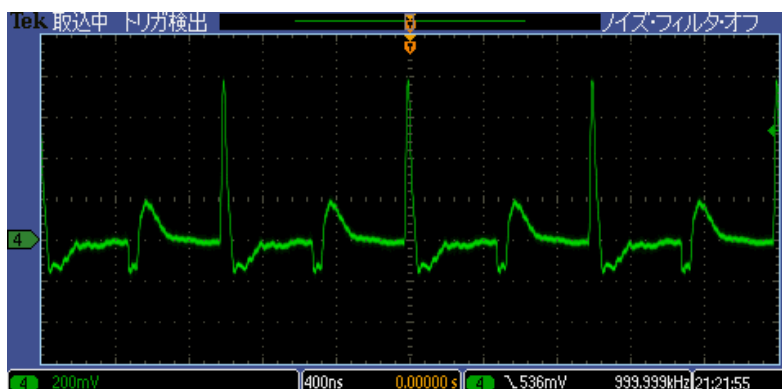


図 3.48: バイポーラ・トランジスタ $Q2, Q3, Q4, Q5$ に Infineon technologies 製の BFR92 を用いた場合のテストパルス出力。

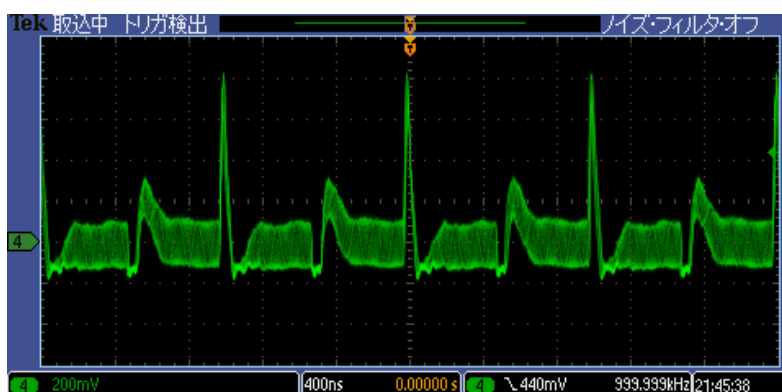


図 3.49: バイポーラ・トランジスタ $Q2, Q3, Q4, Q5$ に Infineon technologies 製の BFR92 を用いた場合のテストパルス出力。発振している。

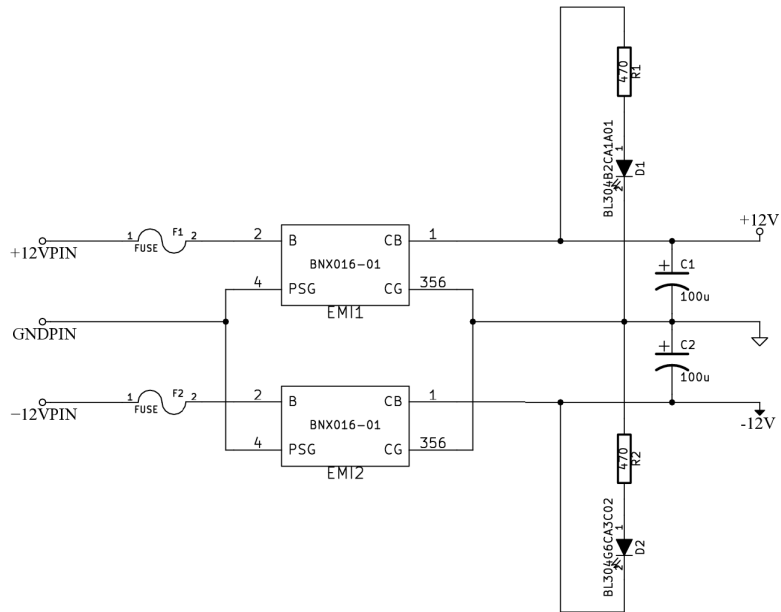


図 3.50: 電源供給基板の回路図 . 電源ライン .

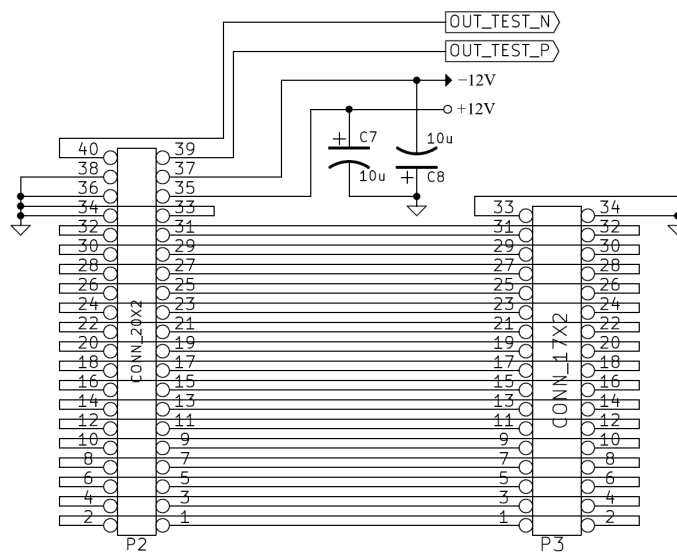


図 3.51: 電源供給基板の回路図 . 信号線 .

<J1 pin assignment>
 +12VPIN :31c
 -12VPIN :31a
 GNDPIN :09a, 09c, 11a, 15a, 17a, 19a, 20b, 23b
 TTLPIN :15c
 残りのJ1コネクタースピンは浮いている.

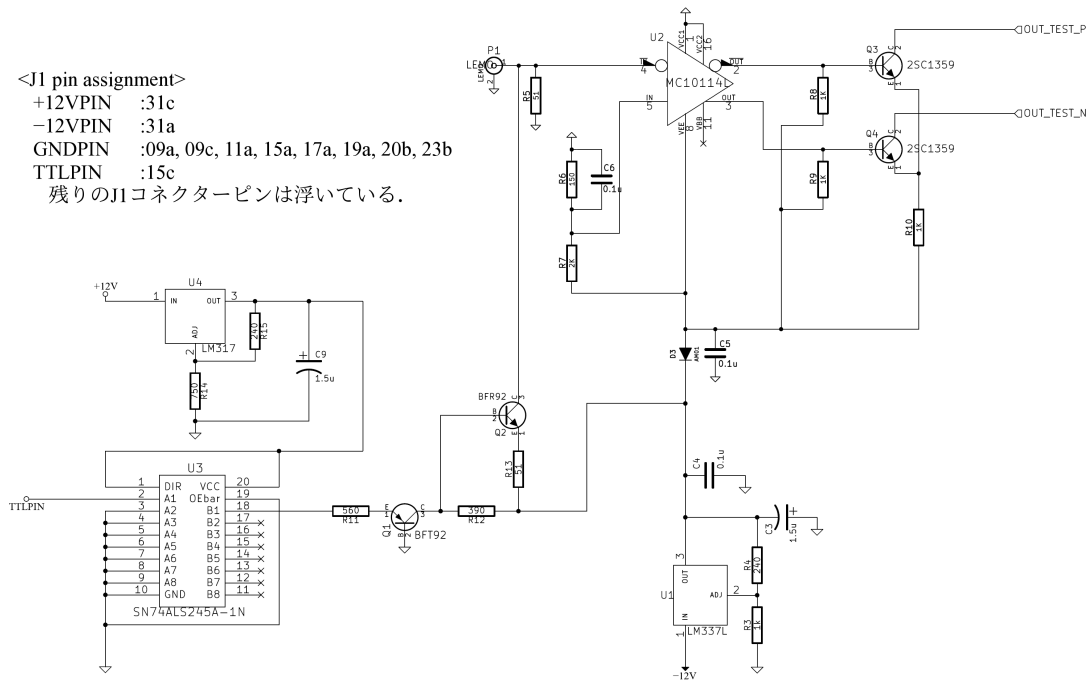


図 3.52: 電源供給基板の回路図 . テストパルスのための回路 .

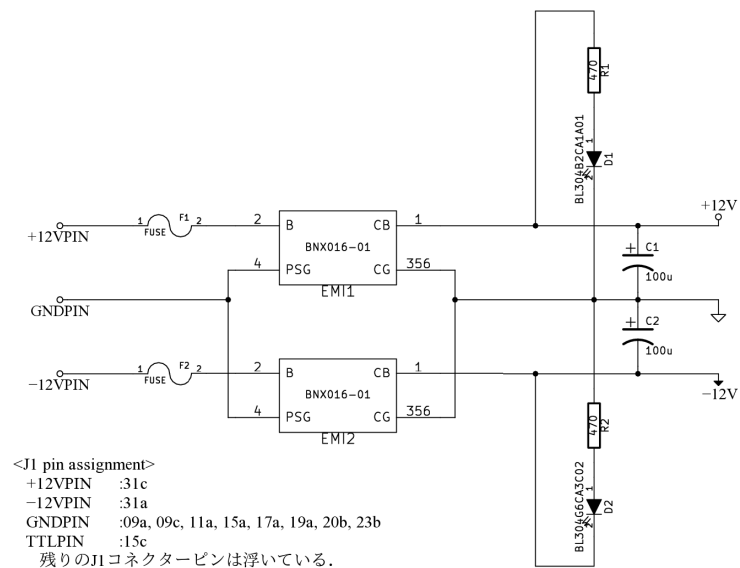


図 3.53: テストパルス基板の回路図 . 電源ライン .

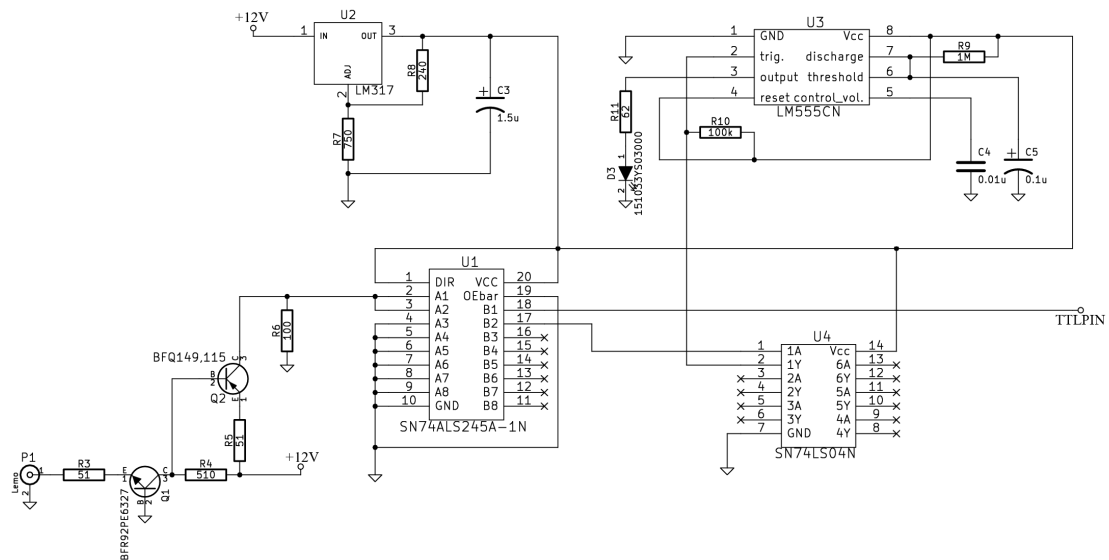


図 3.54: テストパルス基板の回路図 .



図 3.55: Radeka2 段型アンプ-電源供給基板間のフラットケーブルの写真 .

4 性能評価

4.1 Radeka2 段型アンプ単体について

Radeka2 段型アンプ単体の性能を調べる．図 4.1 にゲインとダイナミックレンジを測定した際のセッティングを示す．ファンクションジェネレーター（ケースレイインスツルメンツ製，3390 型 50MHz 任意波形/ファンクションジェネレーター）のパルスモードで，パルス幅 10 μsec ，edge time 5 nsec，周波数 1 kHz，L ロジック 0V に設定する．H ロジックの出力電圧を 10 mV(設定できる最小の値) から 2 V まで変化させてアンプに入力する電荷の量を調整する．図 4.2 にファンクションジェネレーターからの出力電圧を示す．

アンプへの入力電荷 q_{in} は，

$$q_{\text{in}}[\text{pC}] \simeq (\text{H の電圧} [\text{V}] - \text{L の電圧} [\text{V}]) \times 1 \text{ pF} \quad (4.1)$$

となる．

クレートに挿された電源供給基板からアンプに電源を供給する．電源供給基板-アンプ間とアンプ-100 Ω 抵抗間には，50 cm 程度の長さのフラットケーブルが使われた．Radeka2 段型アンプ量産機のシリアルナンバー 10，チャンネル 15 のゲインとダイナミックレンジを調べた．

4.1.1 ゲイン

図 4.3 に入力電荷とアンプからの出力電圧の関係を示す．黒点で実測の，赤線で LTspice シミュレーション計算でのアンプの出力電圧を示す．入力電荷 q_{in} とアンプからの出力電圧 V_{out} の関係は，

$$V_{\text{out}} [\text{V}] = 6.9 \times q_{\text{in}} [\text{pC}] \quad (4.2)$$

となる．

MWPC のカソードストリップからアンプへ入る電荷は，MWPC のガスゲインが 10^4 のとき，平均が 0.01 pC で，0.0016 pC から 0.05 pC 程度まで広がる分布になると計算されている．1 MIP が MWPC に入射したときのアンプの平均出力は，およそ 69 mV となる．

4.1.2 ダイナミックレンジ

図 4.4 にアンプが飽和するまで電荷を入力した場合の，入力電荷とアンプからの出力電圧の関係を示す．アンプの出力電圧は，下限が約 -150 mV ，上限が約 1.7 V である．

MWPC の信号はアンプで増幅されたあと，100 MHz の FADC を用いて波形が取られる．FADC の記録できるレンジはおよそ $\pm 1 \text{ V}$ である．HV スイッチングによるノイズの 1 V より大きな値のサンプル点は記録することは出来ない．約 1 V から 0 V 付近にまでベースラインが降りてくる間では，ピークを探すことが出来る．

4.2 MWPC と併せて

4.2.1 ノイズレベル

MWPC プロトタイプのカソードに Radeka2 段型アンプを取り付けて、ノイズレベルを調べる。MWPC にビームは当てられていない。使われた MWPC プロトタイプには、アノードワイヤーが図 4.5 のように所々に張られている (図 4.5 には描いていないが、ポテンシャルワイヤーはストリップがある領域全体に張られている)。アノードワイヤーへは 1400 V_{dc}、ポテンシャルワイヤーへは 0 V と 1400 V のスイッチング電圧がかけられている。アンプからの出力は約 15 m のフラットケーブルを通り、FADC で波形が取られる。

4244 つの波形について、各サンプル点 (10 ナノ秒ごとの全 8188 点) の平均を黒で、RMS を赤で描いたノイズの平均波形を図 4.6 から図 4.21 までに示す。縦軸の ADC count は 1 カウント = 2 mV である。

- ワイヤーが張られているストリップのノイズの方が、張られていないストリップのノイズより大きい。ワイヤーが張られているストリップのサンプル点の RMS はピークからピークまでで 5 カウント (10 mV) 程度となっている。
- 黒色で描かれた平均波形の上下の動きについて、HV スwitching のあとのの方が前よりも大きい。HV スwitching 後はベースラインの揺れが大きくなっている。
- 3 mm ストリップと 5 mm ストリップのノイズの大きさは同程度である。どちらもワイヤーが張られている場所は約 5 カウント (10 mV)、張られていない場所は約 3 カウント (6 mV) となっている。

フィッティングしながら求めたノイズ平均波形と RMS

以下の手順でフィッティングし、3 mm ストリップチャンネル 0 のノイズの平均波形を求める。

1. 1 つめの波形を 2 つめの波形にフィットする。
2. フィットした 1 つめの波形 1' と 2 つめの波形で平均波形をつくる。
3. 2. でつくった平均波形を 3 つめの波形にフィットする。
4. フィットした 2. の波形 2.' と 3 つめの波形で平均波形をつくる。

を繰り返す。図 4.22 にフィットをしている過程を示す。N+1 番目の波形の HV スwitching ノイズの前後と、FADC が飽和しているサンプル点とその前後の点は、フィットから外すために誤差を大きくしている。ある波形 f_N を、1 つあとの波形 f_{N+1} にフィットするのに、 f_N を次のように変形させている。

$$f'_N = ext \times f_N(x - xpar) + ypar \quad (4.3)$$

ここで、 ext は縦方向の引き延ばし、 $xpar$ は横軸方向の平行移動、 $ypar$ は縦軸方向の平行移動である。

次に、求めたノイズの平均波形に、イベントごとの波形をフィットし、フィットした波形で RMS を求めた。

図 4.23 にフィッティングしながら求めたノイズの平均波形に RMS をつけたものを示す。図 4.24, 図 4.25, 図 4.26 にそれぞれフィッティングパラメーター ext , $xpar$, $ypar$ のヒストグラムを示す。フィッティングしないで単純にサンプル点ごとに平均を取って求めた図 4.11 と比べて、平均波形は揺らいでいる。また、RMS の大きさは、フィットせず求めた場合は約 2.5 カウント (5 mV), フィットして求めた場合は約 2.25 カウント (4.5 mV) となっている (図 4.27, 図 4.28)。

4.2.2 テストパルスの波高の減衰について

オシロスコープ, FADC で得られたテストパルスの波形をそれぞれ図 4.29, 図 4.30 に示す。図 4.29 はシリアルナンバー 10 のチャンネル 15 のアンプのテストパルス出力が 50 cm 程度のフラットケーブルを通りオシロスコープで読まれている。約 420 mV で出力されている。図 4.30 はシリアルナンバー 1 のチャンネル 0 のアンプのテストパルス出力が約 15 m のフラットケーブルを通り FADC で読まれている。約 220 mV (110 カウント) で出力されている。

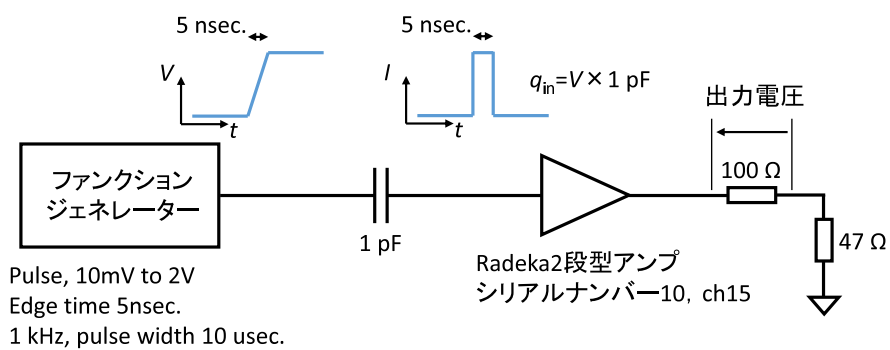


図 4.1: Radeka2 段型アンプのゲインとダイナミックレンジ測定のセッティング .

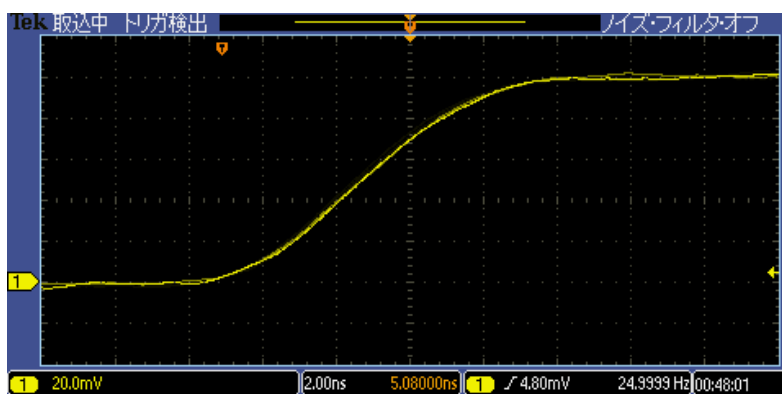


図 4.2: ファンクションジェネレーターの出力電圧 .

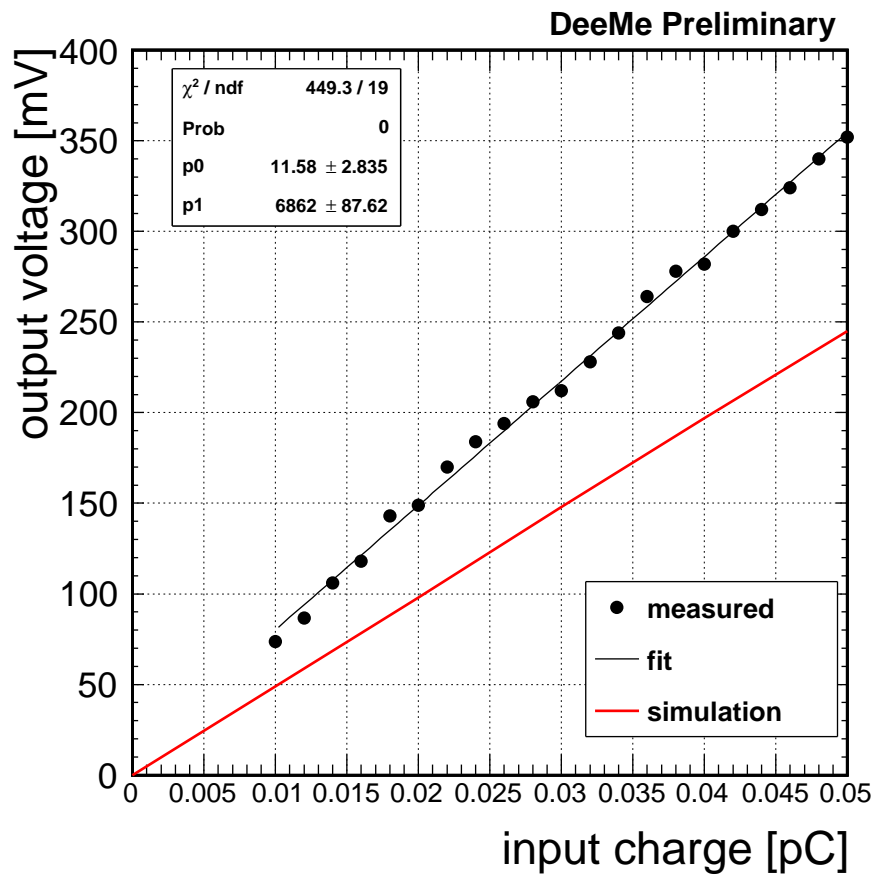


図 4.3: 入力電荷とアンプからの出力電圧の関係 (ゲイン) .

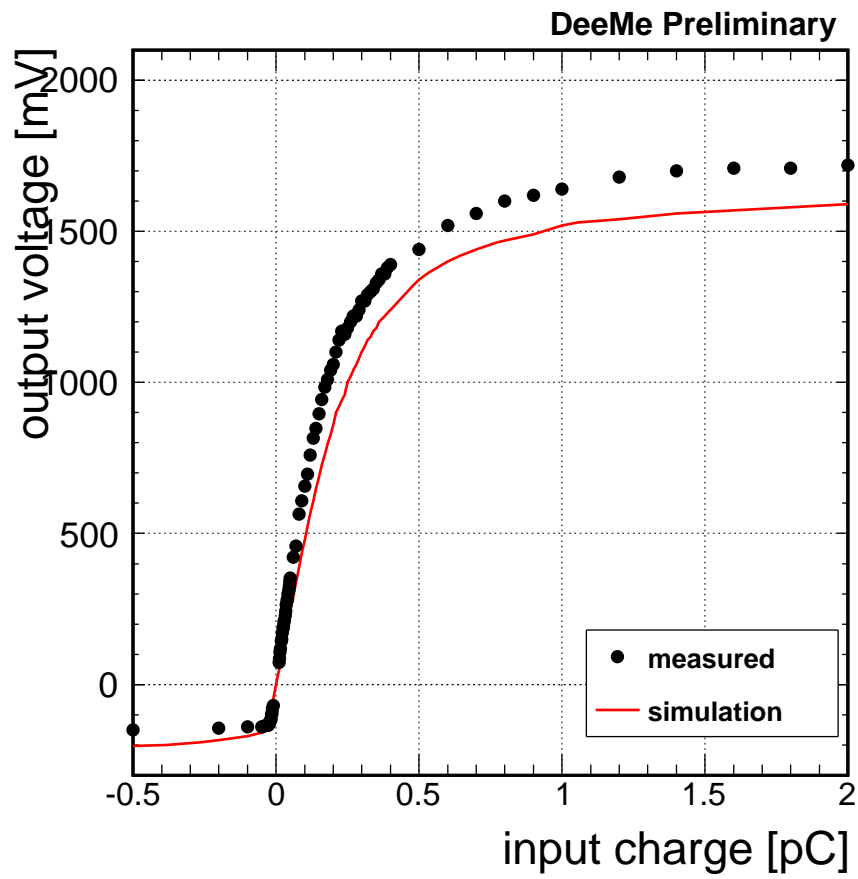


図 4.4: 入力電荷とアンプからの出力電圧の関係 (ダイナミックレンジ) .

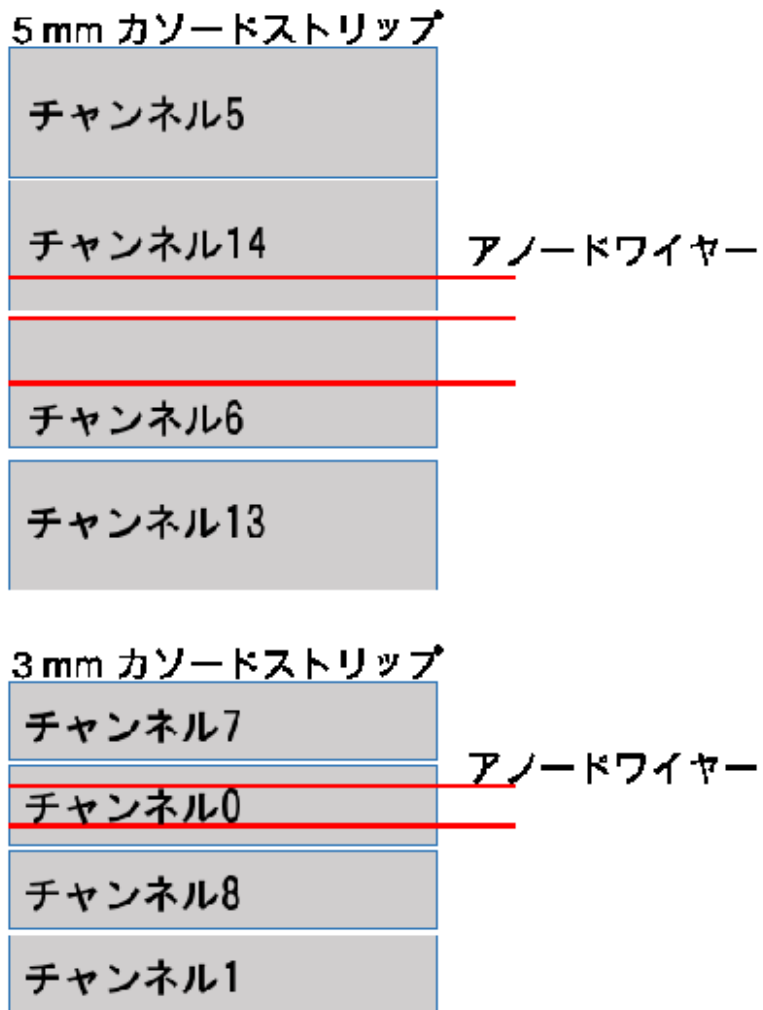


図 4.5: MWPC プロトタイプのアノードワイヤーの状態 (ポテンシャルワイヤーは描かれていない) .

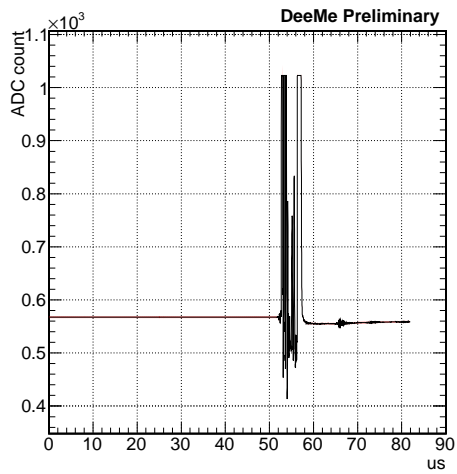


図 4.6: チャンネル 7 の波形 .

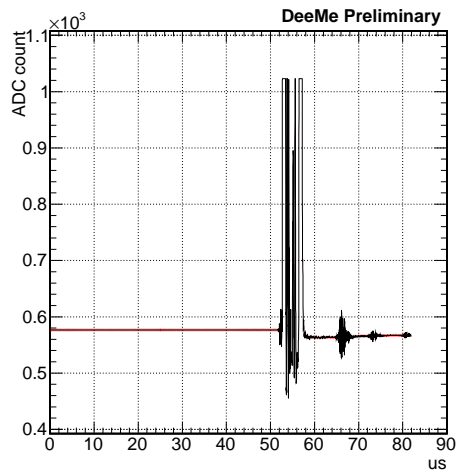


図 4.7: チャンネル 0 の波形 .

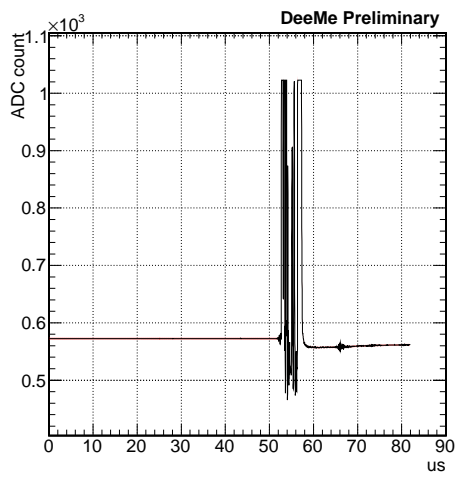


図 4.8: チャンネル 8 の波形 .

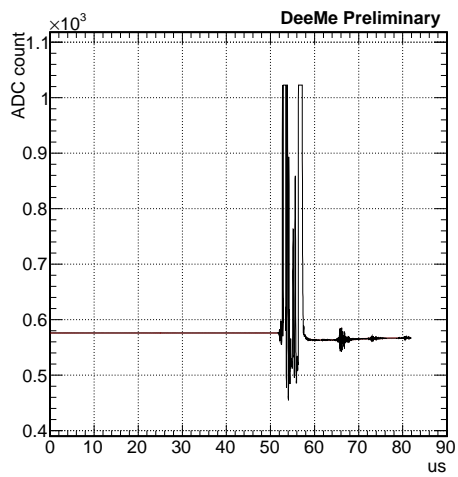


図 4.9: チャンネル 1 の波形 .

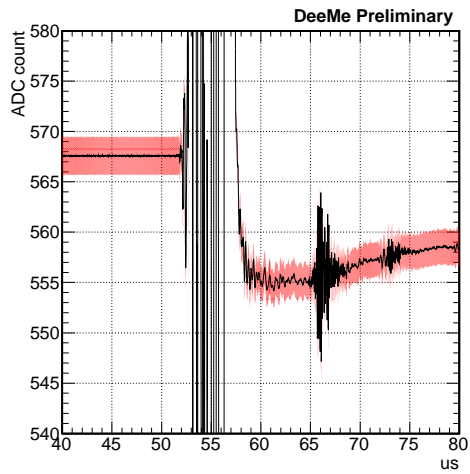


図 4.10: チャンネル 7 の波形 (拡大図) .

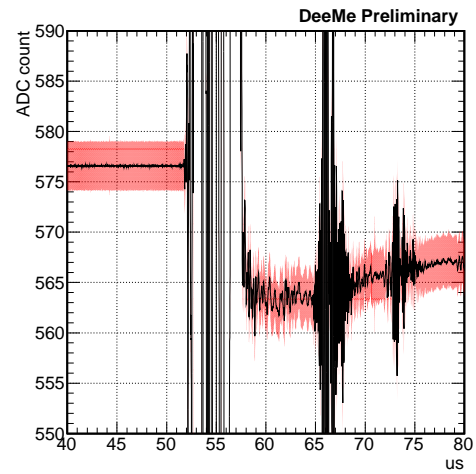


図 4.11: チャンネル 0 の波形 (拡大図) .

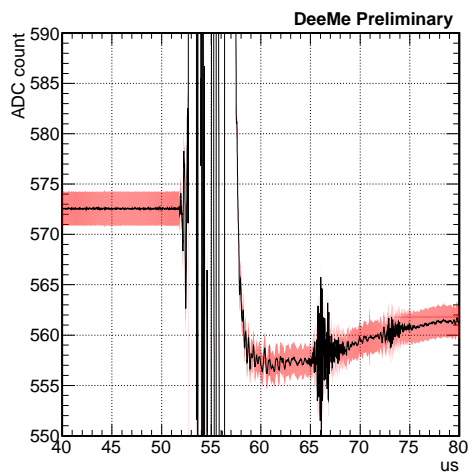


図 4.12: チャンネル 8 の波形 (拡大図) .

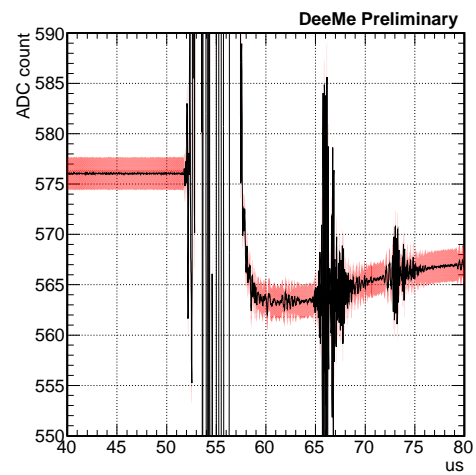


図 4.13: チャンネル 1 の波形 (拡大図) .

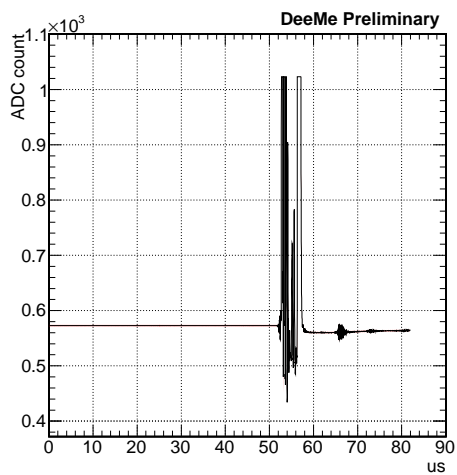


図 4.14: チャンネル 5 の波形 .

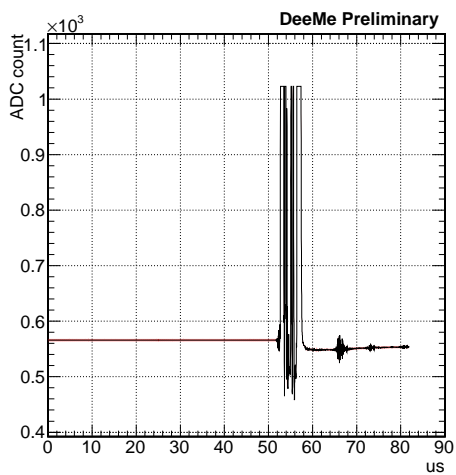


図 4.15: チャンネル 14 の波形 .

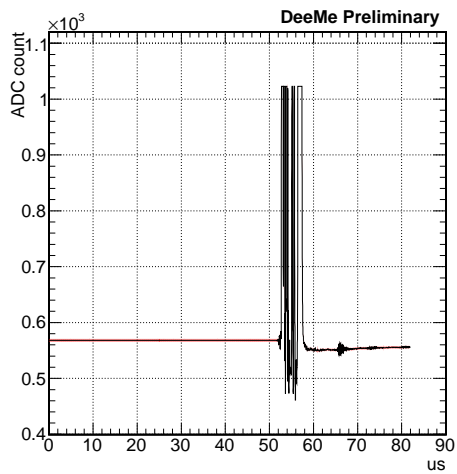


図 4.16: チャンネル 6 の波形 .

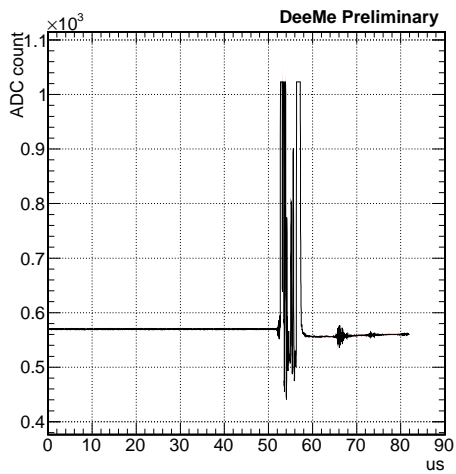


図 4.17: チャンネル 13 の波形 .

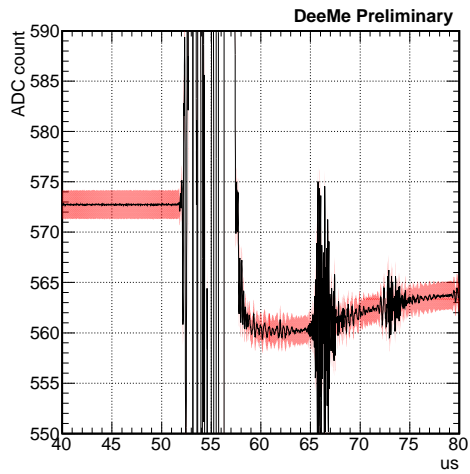


図 4.18: チャンネル 5 の波形 (拡大図) .

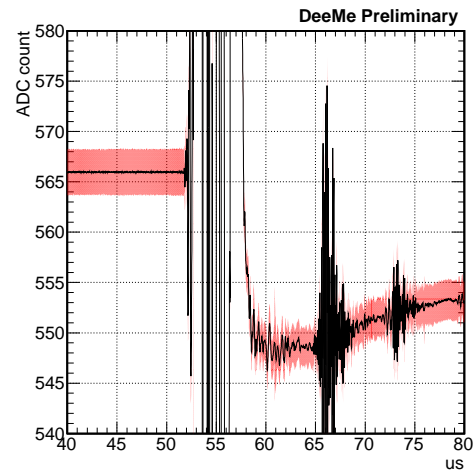


図 4.19: チャンネル 14 の波形 (拡大図) .

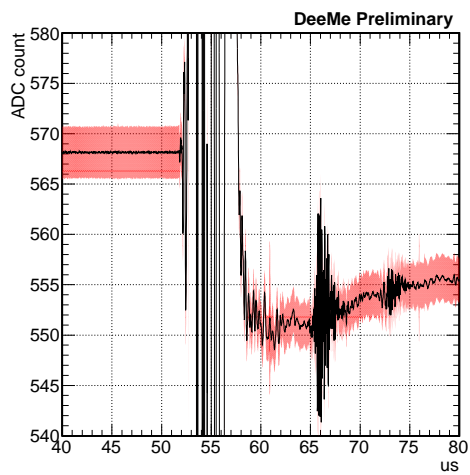


図 4.20: チャンネル 6 の波形 (拡大図) .

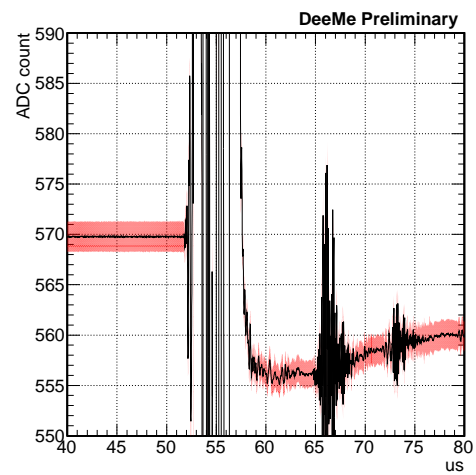


図 4.21: チャンネル 13 の波形 (拡大図) .

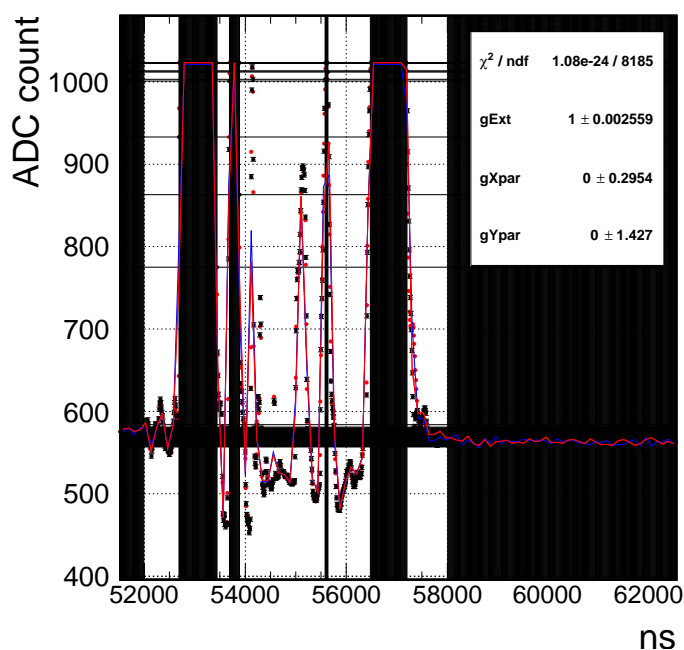


図 4.22: フィットをしている過程．赤点：N 番目までの平均波形，黒点：N+1 番目の波形，青線：N 番目までの平均波形を N+1 番目の波形にフィットしたもの，赤線：N+1 番目の波形を線で描いたもの．

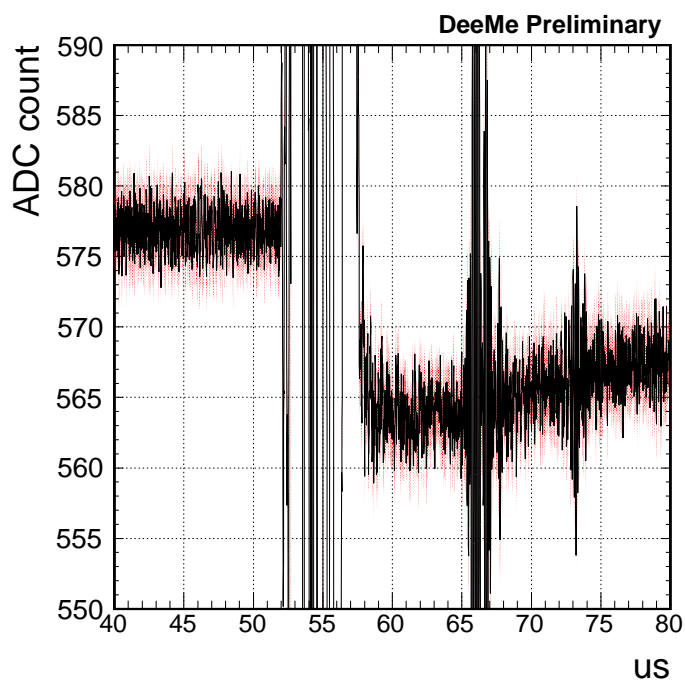


図 4.23: フィッティングしながら求めたノイズ平均波形 (黒) と RMS(赤) .

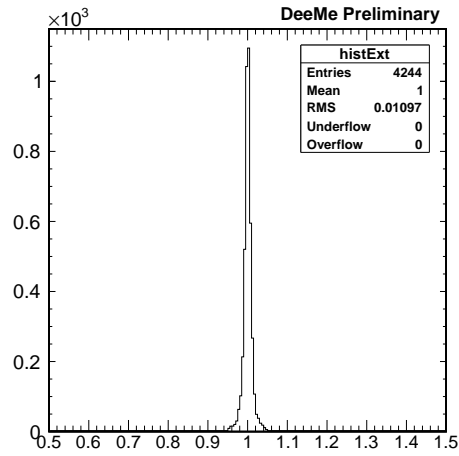


図 4.24: *ext* のヒストグラム .

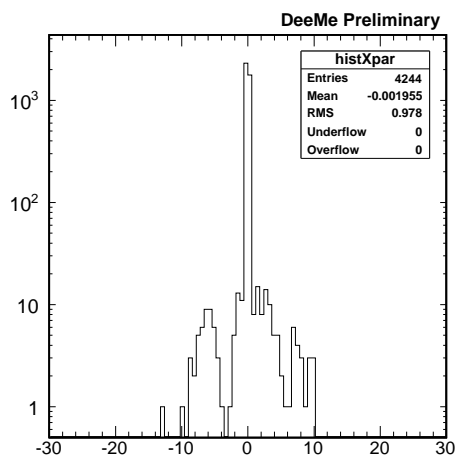


図 4.25: *xpar* のヒストグラム .

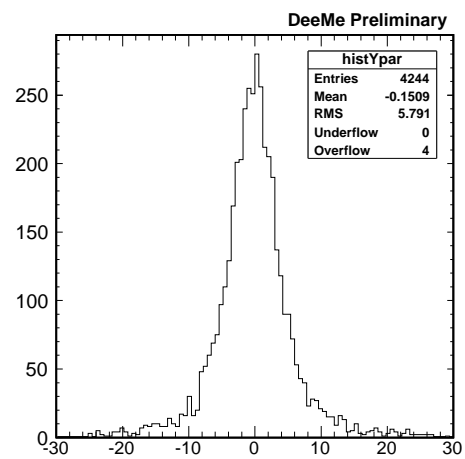


図 4.26: *ypar* のヒストグラム .

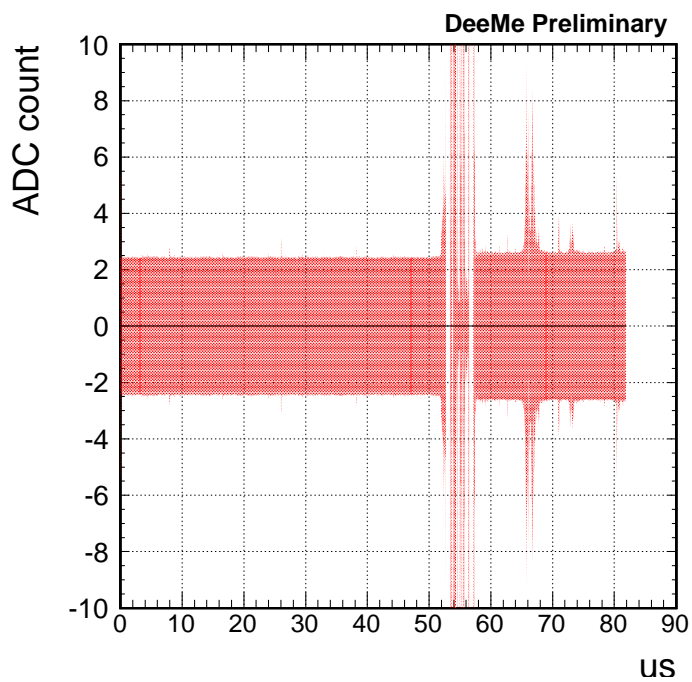


図 4.27: フィットせず求めた RMS .

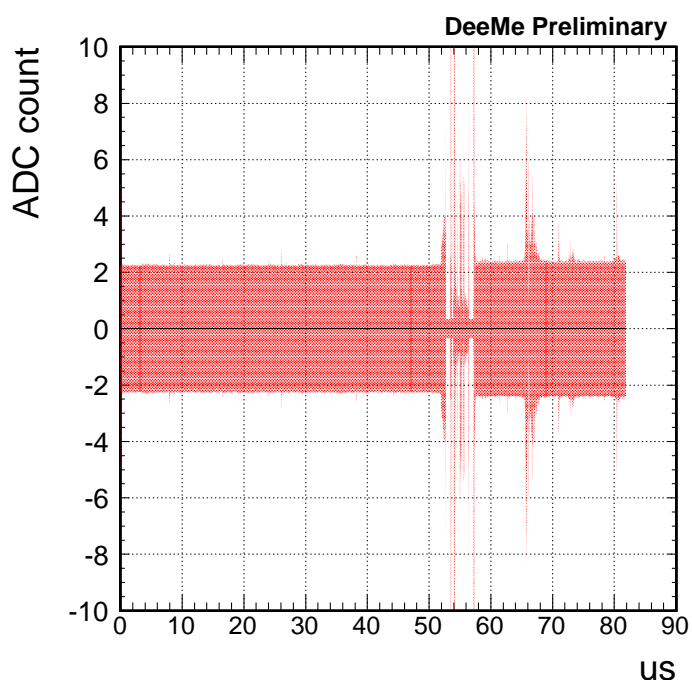


図 4.28: フィットして求めた RMS .

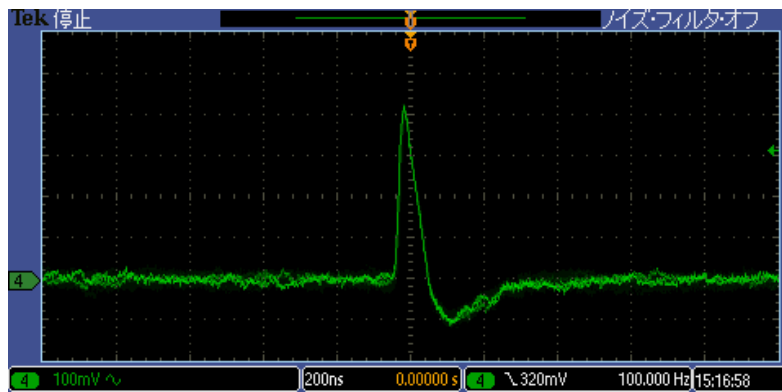


図 4.29: オシロスコープで見たテストパルスの波形 .

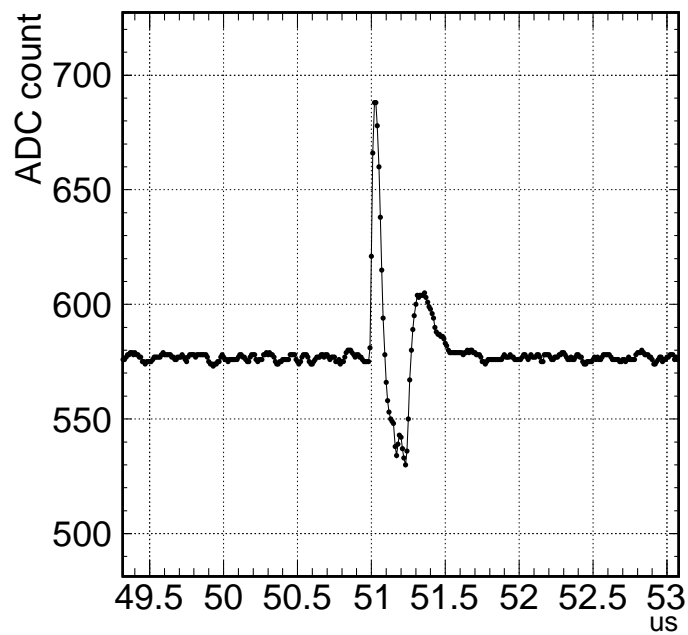


図 4.30: 15 m のフラットケーブルを通して FADC で得られたテストパルスの波形 .

5 結論

DeeMe 実験のための MWPC カソードストリップ読み出し用 Radeka2 段型アンプと、アンプに電源を供給し信号線を FADC まで送る電源供給基板，複数のアンプにテストパルスを送るテストパルス基板を開発した．FADC までの読み出しエレクトロニクスの構成を図 5.1 に示す．量産機のアンプは約 6.9 V/pC のゲインをもつ．MWPC プロトタイプを同位相の HV スイッチング (Artek 社製モジュール) で動作させたときのノイズは RMS で 5 mV であった．

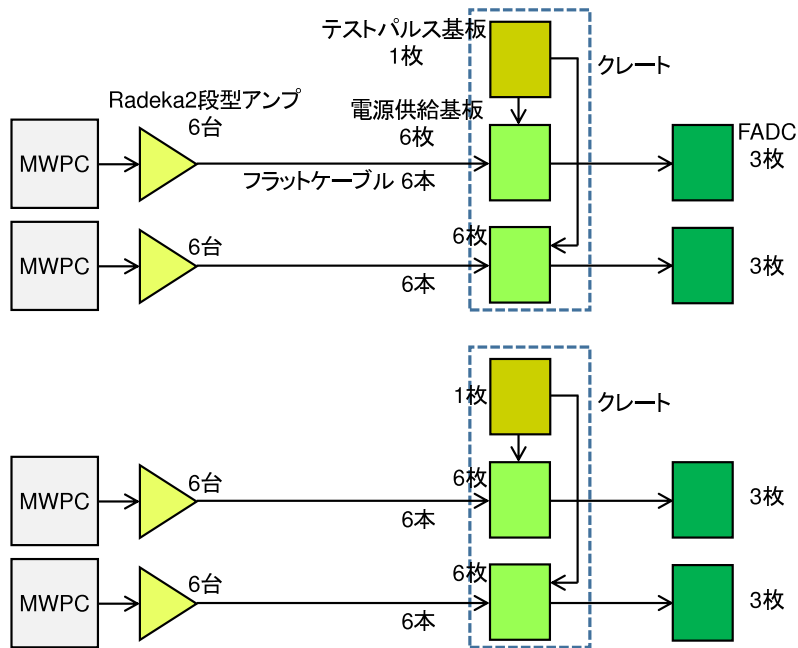


図 5.1: FADC までの読み出しエレクトロニクスの構成．

6 Behlke モジュールを用いた逆位相の HV スイッチングモジュールの製作

MWPC の連続放電を抑えるために，逆位相の HV スイッチングが考案された．逆位相の HV スイッチングでは，ビームが当たったあとの数 μ 秒の間のみアノードワイヤーとポテンシャルワイヤーの電位差を広げ，それ以外の時間はアノードワイヤーとポテンシャルワイヤーの電位差をなくす (図 2.12) ．

元々の同位相のスイッチング方式で用いられていた Artek 社製の HV スイッチングモジュールでは，逆位相のスイッチング電圧を出力することが出来ないため，Behlke モジュール [45] を用いて逆位相のスイッチングモジュールを試作し MWPC の逆位相 HV スイッチング動作を試すこととなった．

6.1 Behlke モジュールについて

Behlke モジュール [54] は外から供給する 2 種類の電圧を出力することができる．図 6.1 中の回路図のスイッチ A とスイッチ B が交互に開閉し，+HV2 と +HV1 を交互に出力する．

モジュール本体から出ている 5 色のケーブルからモジュールを制御する．ケーブルには，それぞれ

1. Yellow: control input (3 – 6 V)
2. Black: GND
3. Red: +5.0 V_{DC} in (+5% , max. 500 mA)
4. Orange: fault signal output (TTL)
5. Green: inhibit signal input (TTL)

が割り当てられている．1 番ピンについて，control input がある場合 +HV2 を出力し，control input がない (0 V) 場合 +HV1 を出力する．

Behlke モジュールがフォールトする条件として，(1) 温度が 75 度より高くなる，(2) 3 番ピンからの電源供給が 4.75 V より低くなる，(3) スイッチングの周波数が高すぎる，がある．

6.2 ワイヤースイッチング用の回路

6.2.1 回路の構成

図 6.2 に Behlke モジュールを用いた MWPC の HV スイッチングモジュールの回路図を示す．使われた電子部品はあとの節で表にまとめる．

外部からの電源のローパスフィルター

+HV2のためのローパスフィルター(抵抗 $R2$ とコンデンサー $C2$) と +HV1のためのローパスフィルター(抵抗 $R3$ とコンデンサー $C3$) には, MWPC の出力信号と比べて十分大きい時定数をもたせる.

$$(\text{ローパスフィルターの時定数}) = 10 \text{ k}\Omega \times 50 \text{ nF} \quad (6.1)$$

$$= 500 \text{ }\mu\text{sec.} \quad (6.2)$$

$$\gg (\text{信号幅数十ナノ秒}) \quad (6.3)$$

コンデンサー $C2$ と $C3$ については, 10 nF のコンデンサーを 5 つ並列に繋いで 50 nF としている.

Behlke モジュールの保護ダイオード

ショットキーバリアダイオード $D1$ と $D2$, ダイオード $D3$ と $D4$, 可変抵抗 $R4$ と $R5$ と $R6$ から成る. Behlke モジュールの出力につながる MWPC のワイヤーからの逆電流を防ぐ.

3 つの可変抵抗について, 抵抗の値を大きくするほど出力電圧の立ち上がり・立ち下がり時間は長くなる.

RC スナバー

コンデンサー $C4$ と抵抗 $R7$ から成る. 出力電圧の高い周波数の成分を取り除く. 図 6.3, 図 6.4 に RC スナバー ($C4 = 47 \text{ pF}$, $R7 = 6.8 \text{ }\Omega$ の場合) を取り付けない場合と取り付けた場合の Behlke モジュールの出力を示す.

6.2.2 流れる電流

アノードワイヤー 144 本とポテンシャルワイヤー 145 本の間静電容量はおおよそ 500 pF である. ポテンシャルワイヤーの電圧を 0 V から 1500 V までスイッチすると,

$$500 \text{ pF} \times 1500 \text{ V} \simeq 750 \text{ nC} \quad (6.4)$$

の電荷が動く. 立ち上がり・立ち下がり時間を 200 nsec. とすると, 瞬間的に,

$$750 \text{ nC} \div 200 \text{ nsec.} \simeq 4 \text{ A} \quad (6.5)$$

流れる. 25 Hz(40 msec.) の平均では,

$$750 \text{ nC} \times 25 \text{ Hz} \simeq 20 \text{ }\mu\text{A} \quad (6.6)$$

の電流が流れる.

抵抗 $R2$, $R3$ と可変抵抗 $R4$, $R5$, $R6$ には数ワットの定格の抵抗を使用する.

6.2.3 組み立てられた回路

図 6.5 に組み立てられた HV スイッチングモジュールの写真を示す. ピン $P1$, $P2$, $P3$, $P4$, $P5$ と可変抵抗 $R4$, $R5$, $R6$ はシールドケースに取り付けられている. Behlke モジュールとユニバーサル基板はカプトンテープでシールドケースに固定されている. シールドケースのふたの内側とねじ留めされた GND 端子はカプトンテープで絶縁されている.

6.2.4 保護信号

Behlke モジュール 4 番ピンから , Behlke モジュールがフォールトしたときに信号が出る . 4 番ピンは , 動作しているときは 5 V , フォールト状態のときは 0 V となる .

ポテンシャルワイヤーのスイッチングが止まり 0 V になると , アノードワイヤーとの電位差が大きくなり放電が起こりやすくなる . これを防ぐために , ポテンシャルワイヤーのスイッチングが止まると , アノードワイヤーとポテンシャルワイヤー両方の印加電圧が 0 V となるように , Behlke 信号 4 番ピンからの fault 信号を iseg 電源フロントパネルの inhibit D-sub コネクターへ送る (図 6.6) .

6.3 ビーム試験

6.3.1 セットアップ

2015 年 11 月に , MWPC を逆位相の HV スwitching で動作させる試験が行われた . ビーム試験は J-PARC の MLF MUSE D2 ビームラインで行われた .

図 6.7 に MWPC とその周辺機器の接続を示す . MWPC のアノードワイヤーへは iseg 電源から直流の高電圧 1450 V を印加する . MWPC のポテンシャルワイヤーへの印加電圧はスイッチさせる . iseg 電源からの電圧を Behlke HV スwitching 回路を通してポテンシャルワイヤーに 0 V と 1450 V のスイッチング電圧を印加する .

MWPC からの出力は Radeka2 段型カソード読みだし用アンプで増幅されたあと , FADC によって波形のデータが取られる .

ビーム試験の前のベンチテストで , Behlke HV スwitching モジュールと本番用 MWPC が繋がれ電圧印加試験が行われた . MWPC に繋がると , 可変抵抗 $R4$, $R5$, $R6$ の値が小さいと Behlke モジュールがフォールトし , 動作しない . ポテンシャルワイヤーの 1450 V スwitching するために , 3 つの可変抵抗の値はその可変抵抗の最大の 500 Ω が取られた . 3 つの可変抵抗が 500 Ω のときのポテンシャルワイヤー 100 V スwitching とカソード読み出し用 Radeka2 段型アンプの出力波形を図 6.8 に示す . HV スwitching の出力の立ち下がり時間がおよそ 1.4 μsec . , アンプからの出力波形が飽和から元のベースラインに戻るまでにおよそ 4 μsec . がかかっている .

MLF D2 エリアに装置を置いた写真を図 6.9 に示す . 写真奥の架台の上に本番実験用の MWPC が設置されている . MWPC の手前に Behlke HV スwitching 回路が置かれている . Behlke HV スwitching 回路は , 手前の架台の上に置かれた直流電源から +5 V が供給されている . iseg 電源はエリア外に置かれた NIM クレートに差されている .

ビームラインから 40 MeV 程度の正ミューオンが放たれる . 正ミューオンは MWPC を通過し , 下流側にある壁で止まり , 崩壊して生成された照り返しの陽電子を MWPC で検出する .

6.3.2 ビーム試験での動作

図 6.10 , 図 6.11 , 図 6.12 にビーム試験で得られた波形を示す . 51 μsec . にある信号はテストパルスである . 正ミューオンのメインパルスは 57.6 μsec . と 58.2 μsec . に当たっている . 逆位相の HV スwitching によりポテンシャルワイヤーの電圧は 58 μsec . から下がり

始めている。0 V になったあと、62 $\mu\text{sec.}$ から電圧が上がり始めている。

図 6.12 の 66 $\mu\text{sec.}$ に陽電子の信号が見えている。逆位相の HV スイッチングでは放電が抑えられ MWPC は安定に動作した。

2 つのメインパルスの内あとのパルス (58.2 $\mu\text{sec.}$) から、波形が飽和から 0 V 付近まで戻るまでおよそ 4 $\mu\text{sec.}$ の dead time がある。

6.3.3 まとめと今後

Behlke モジュールを用いた逆位相 HV スイッチング駆動回路を作り、MWPC を逆位相の HV スイッチングで動作する試験を行った。逆位相の HV スイッチング (ポテンシャルワイヤー 0 V と 1450 V のスイッチング) では MWPC は安定に動作したが、dead time がおよそ 4 $\mu\text{sec.}$ と長い。

Behlke HV スイッチングでの dead time が長いのは、出力電圧の立ち下がり時間が長いため ($\approx 4 \mu\text{sec.}$) である。元の同位相の HV スイッチングを行っていた Artek HV スイッチングモジュールでは、MWPC に繋いだときの出力電圧の立ち下がり時間は約 200 nsec.、dead time は約 1 $\mu\text{sec.}$ である。現在、Artek 社に逆位相の HV スイッチングを駆動できる回路の製作が依頼されている。

6.4 HV スイッチング方式による dead time シミュレーション

逆位相の HV スイッチングと、アノードワイヤーとポテンシャルワイヤーを両方スイッチングするシミュレーションを行った。アノードワイヤーとポテンシャルワイヤーを両方スイッチングする方法では、アノードワイヤーの両端についた 2 M Ω の抵抗と 10 nF のコンデンサーを取り外す。即発バーストパルスとして、X 軸読み出しストリップにあたる電荷量を入力している。信号として 0.6 $\mu\text{sec.}$ 、3.8 $\mu\text{sec.}$ 、4.6 $\mu\text{sec.}$ に 0.033 pC を入力する。印加電圧は、ポテンシャルワイヤーのみのスイッチングの場合、アノードワイヤー 1460 V_{dc} とポテンシャルワイヤー 0 V と 1460 V のスイッチングとする。アノードワイヤーとポテンシャルワイヤーを両方同時にスイッチングさせる場合、0 V と 730 V のスイッチングとする。電圧のスイッチングの立ち下がり時間は 200 nsec. 程度にしている。X 軸読み出しストリップから Radeka2 段型アンプを通したあとの出力電圧の dead time を調べる。

図 6.13, 図 6.14, 図 6.15 に逆位相の HV スイッチングのシミュレーション結果を示す。 $V(1460v)$, $V(vpo)$, $+I(I3) + I(I4) + I(I5)$, $V(n044) - V(n045)$ はそれぞれアノードワイヤーへの印加電圧, ポテンシャルワイヤーへの印加電圧, 即発バーストパルスと信号の電流入力, アンプからの出力電圧を表す。

dead time は、スイッチング電圧が下がりきってから 700 nsec. 程で、アンプの出力が飽和から元のベースラインに戻っている。

図 6.16, 図 6.17, 図 6.18 にアノードワイヤーとポテンシャルワイヤーの逆位相の HV スイッチングのシミュレーション結果を示す。 $V(vano)$, $V(vpo)$, $+I(I3) + I(I4) + I(I5)$, $V(n046) - V(n047)$ はそれぞれアノードワイヤーへの印加電圧, ポテンシャルワイヤーへの印加電圧, 即発バーストパルスと信号の電流入力, アンプからの出力電圧を表す。

dead time について、スイッチング電圧が下がりきってから 100 nsec. 程で、アンプの出力が飽和から元のベースラインに戻っている。

アノードワイヤーとポテンシャルワイヤーを同時にスイッチングさせる方法では，dead time を短くできる可能性がある．

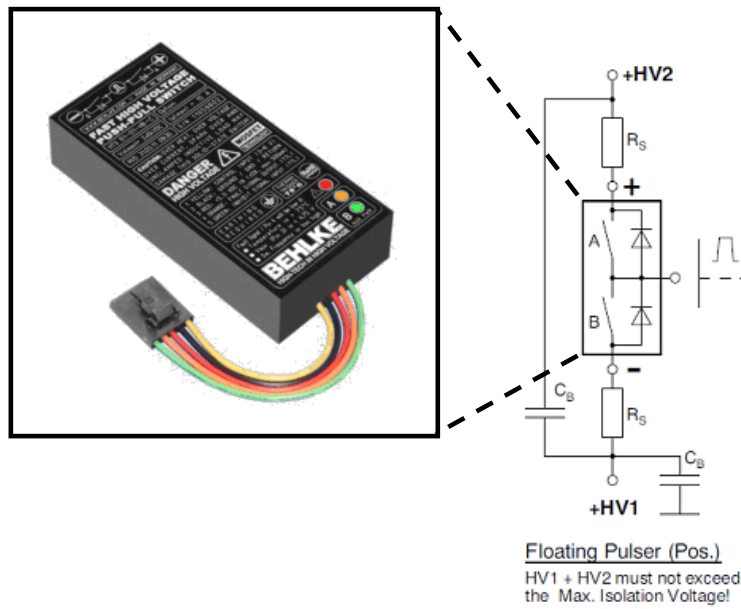


図 6.1: Behlke モジュールを使用したフローティング・パルサー回路とモジュールの写真 .

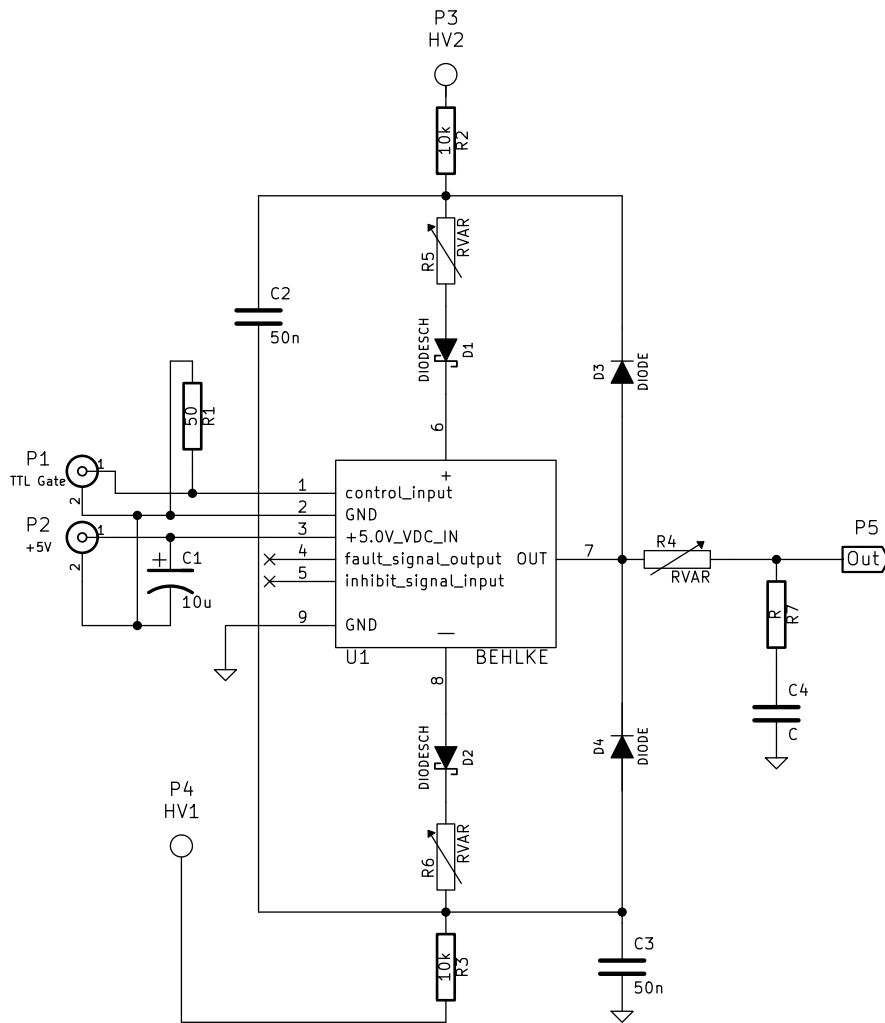


図 6.2: Behlke モジュールを用いた MWPC の HV スイッチングモジュールの回路図 .

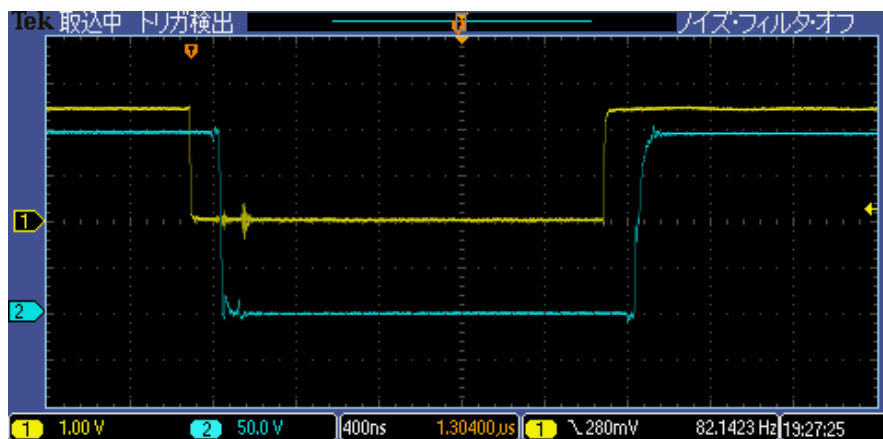


図 6.3: RC スナバーを取り付けない場合の Behlke モジュールの出力 .

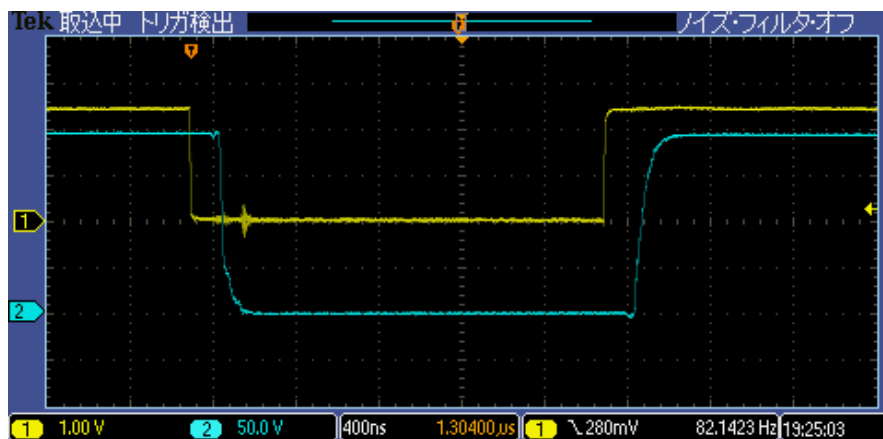


図 6.4: RC スナバーを取り付けた場合の Behlke モジュールの出力 .



図 6.5: 組み立てられた Behlke モジュールを用いた HV スイッチングモジュールの写真 .



図 6.6: iseg 電源のフロントパネルにある inhibit D-sub コネクタの写真 .

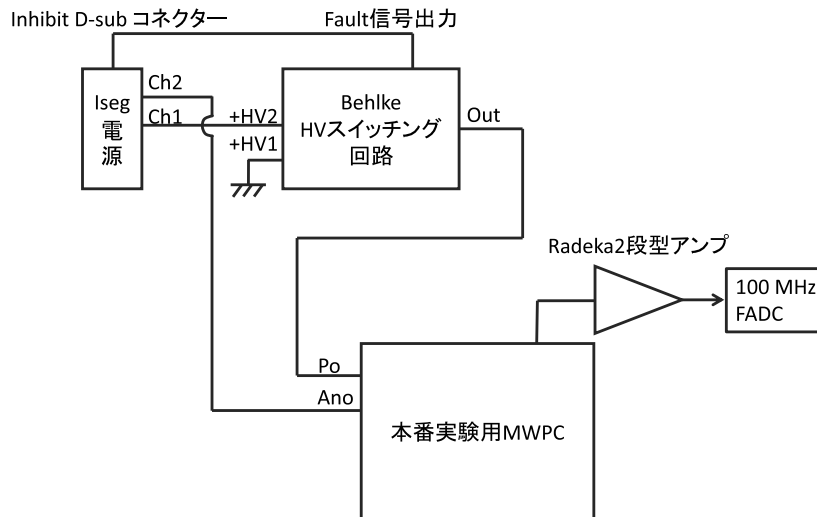


図 6.7: MWPC とその電源装置 , アンプ , FADC の接続 .

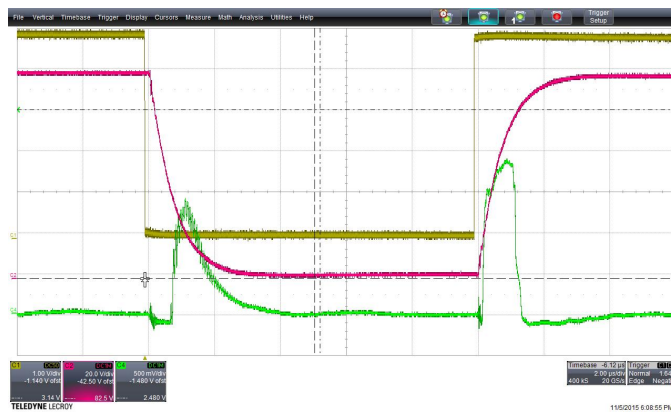


図 6.8: Behlke 1 番ピンに送られた TTL 信号 (黄) と Behlke HV スイッチング回路の出力電圧 (桃) , Radeka2 段型アンプからの出力電圧 (緑) . 横軸は $2 \mu\text{sec./div.}$. 黄, 桃, 緑の縦軸はそれぞれ 1 V/div. , 20 V/div. , 500 mV/div.

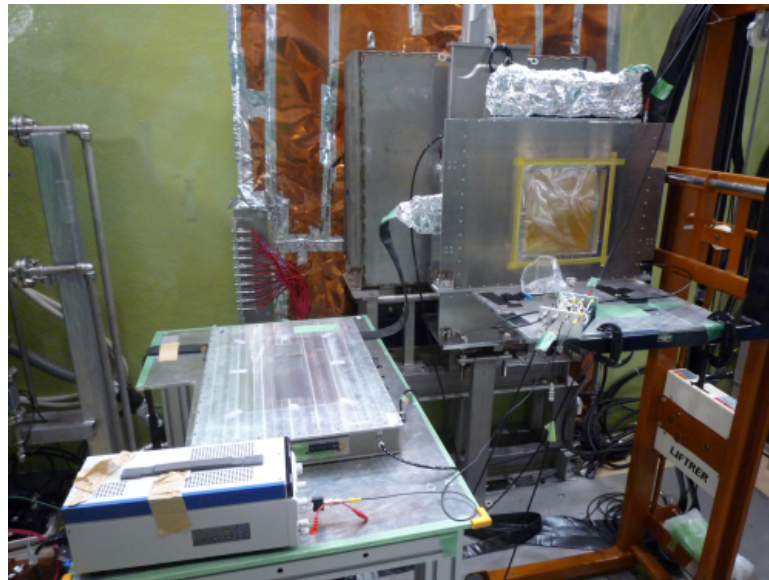


図 6.9: MLF D2 エリア内に置かれた装置の写真 .

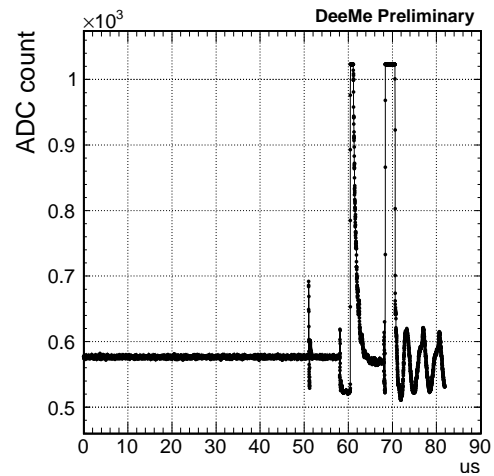


図 6.10: 1 イベントめのカソードストリップの波形 .

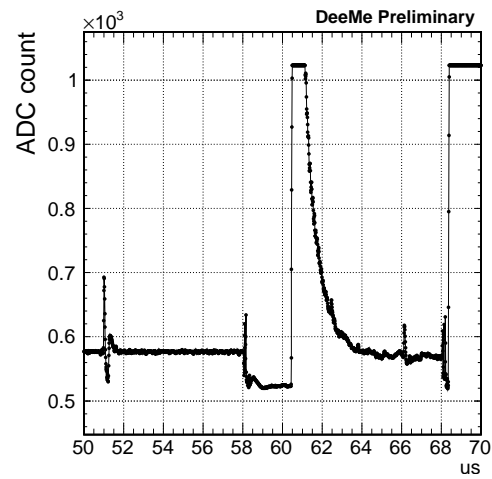
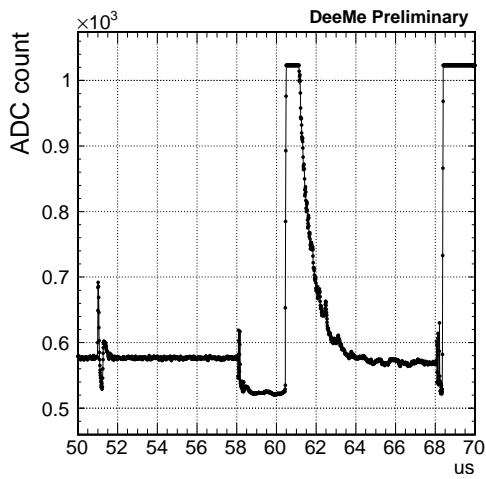


図 6.11: 1 イベントめのカソードストリップの波形 . 拡大図 .

図 6.12: 2 イベントめのカソードストリップの波形 . 拡大図 .

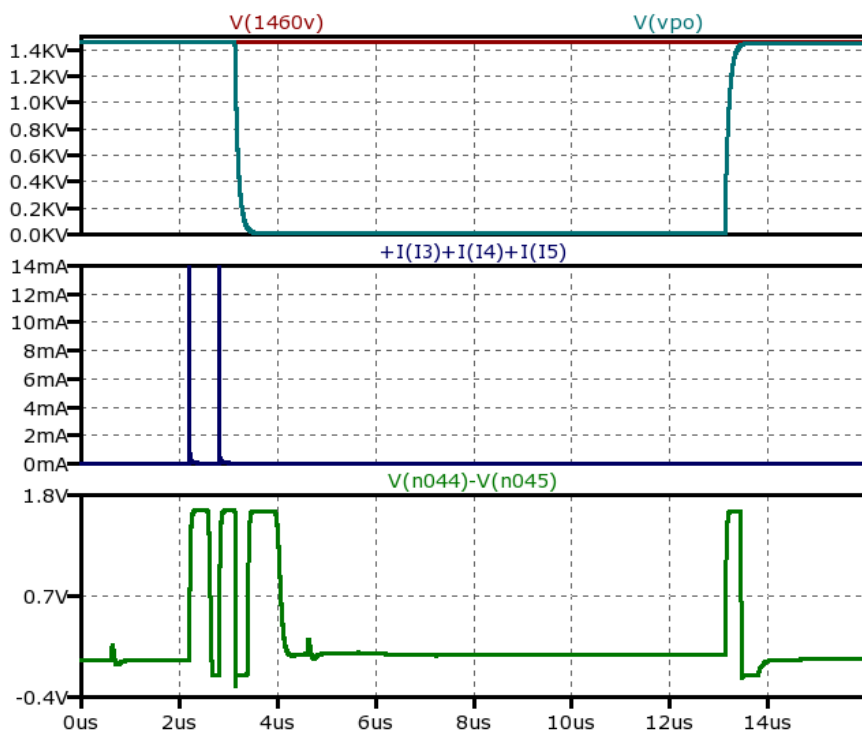


図 6.13: 逆位相の HV スwitchingのシミュレーション .

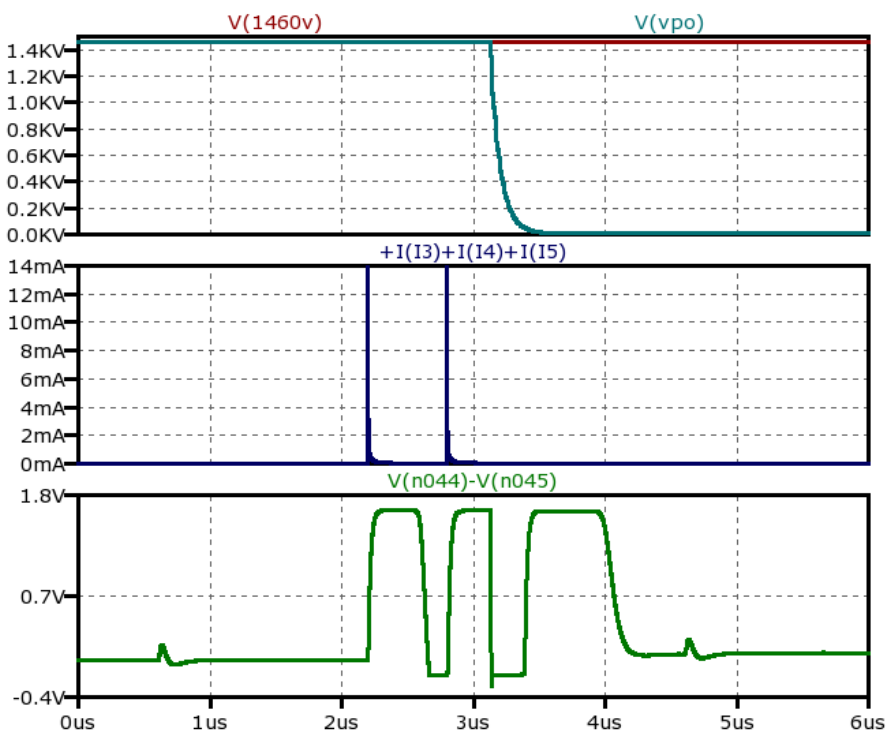


図 6.14: 逆位相の HV スwitchingのシミュレーション . 拡大図 .

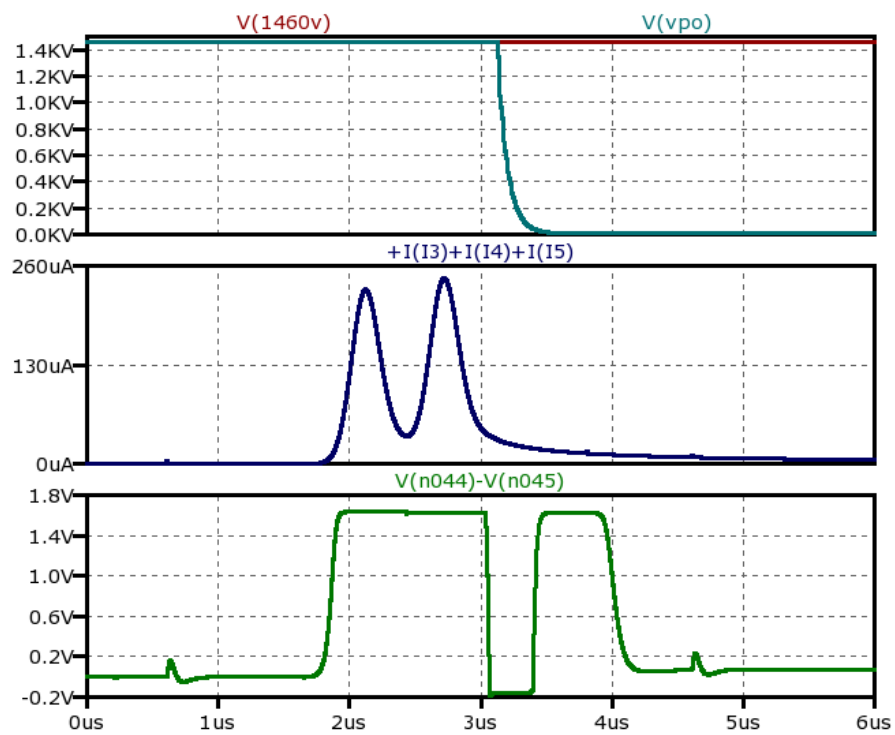


図 6.15: 幅をもつ即発バーストパルスを入力した逆位相の HV スイッチングのシミュレーション .

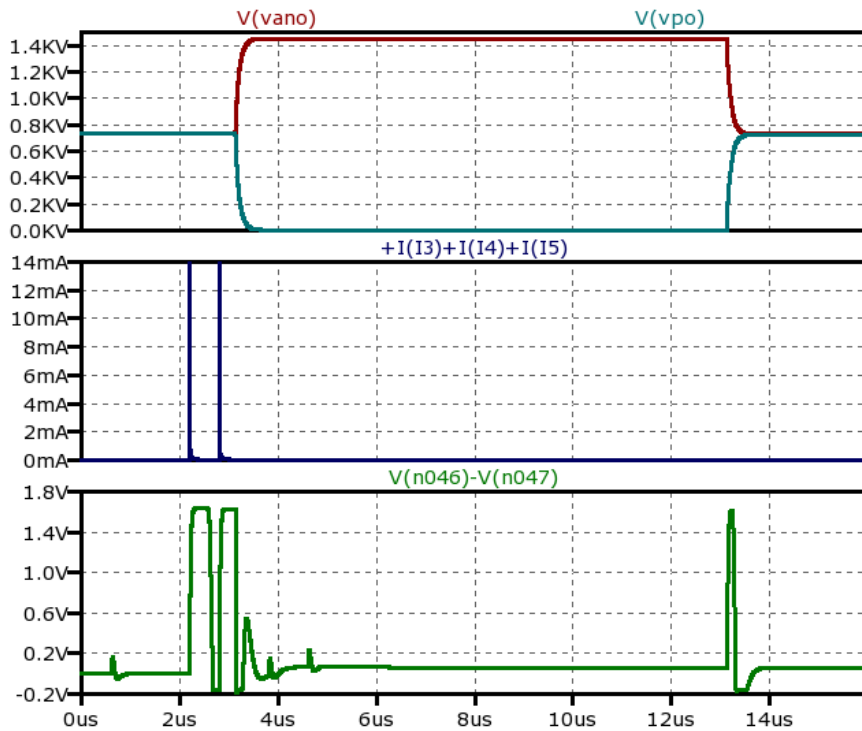


図 6.16: アノードワイヤーとポテンシャルワイヤーの逆位相 HV スwitching のシミュレーション .

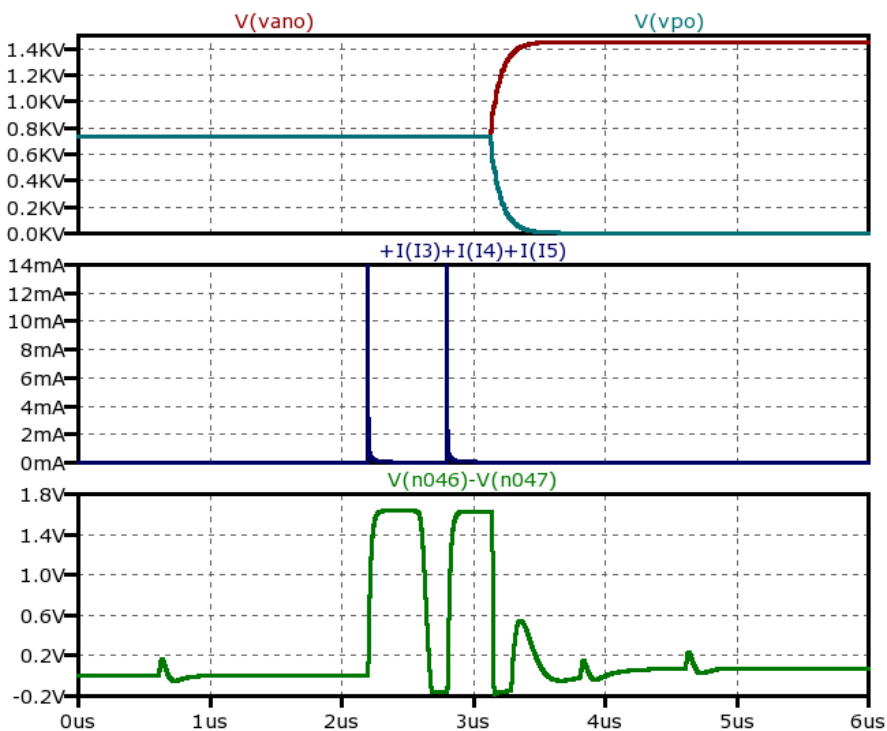


図 6.17: アノードワイヤーとポテンシャルワイヤーの逆位相 HV スwitching のシミュレーション . 拡大図 .

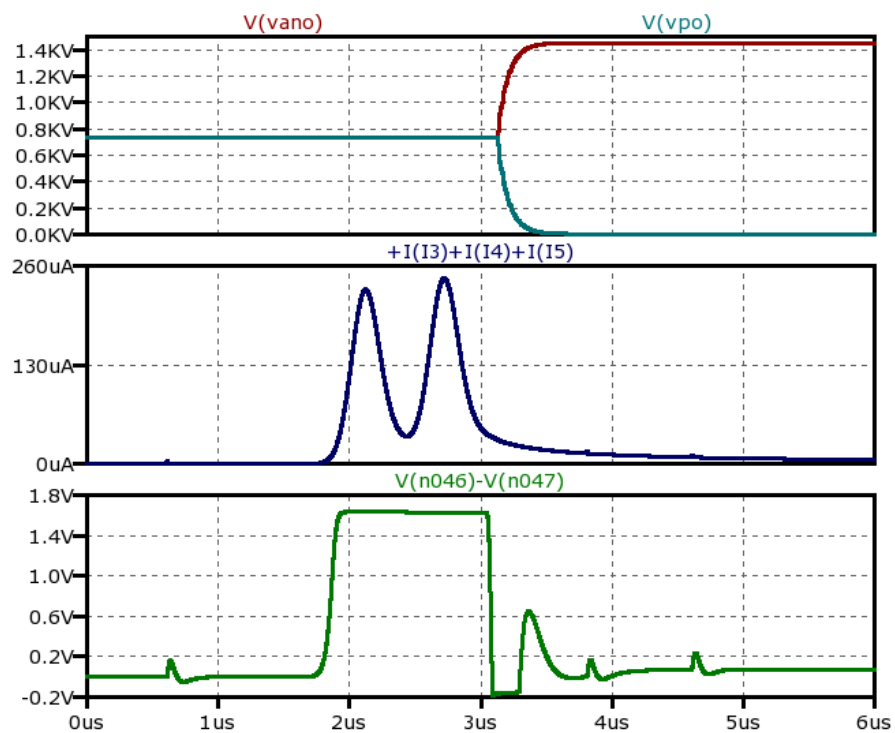


図 6.18: 幅をもつ即発バーストパルスを入力したアノードワイヤーとポテンシャルワイヤーの逆位相 HV スイッチングのシミュレーション .

A 図面

A.1 Radeka2 段型アンプ v1.0

Top

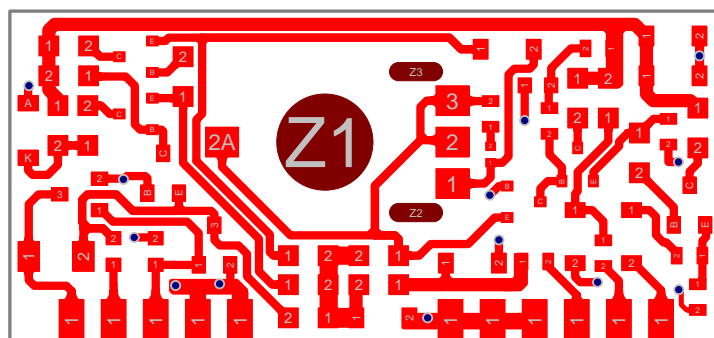


図 A.1: ハイブリッド IC 基板の配線 (top) .

Bottom

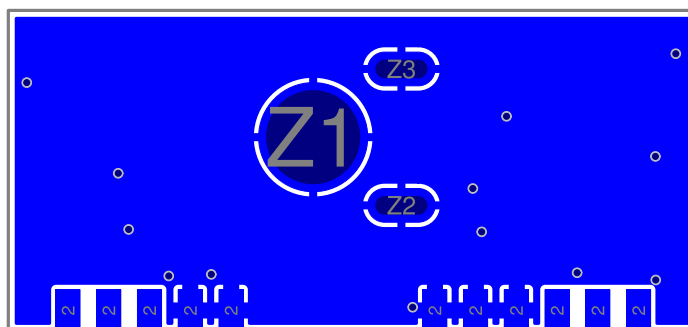


図 A.2: ハイブリッド IC 基板の配線 (bottom) .

Solder Mask Top

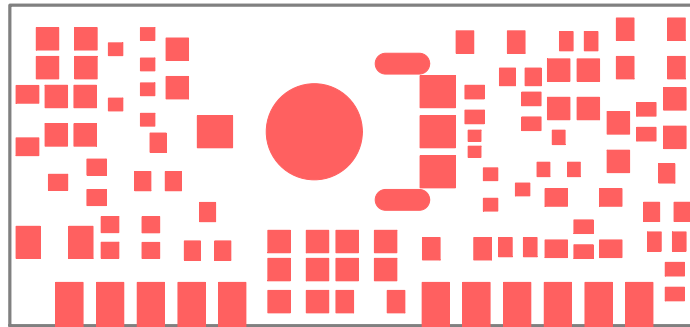


図 A.3: ハイブリッド IC 基板のソルダー・マスク (top) .

Solder Mask Bottom



図 A.4: ハイブリッド IC 基板のソルダー・マスク (bottom) .

Silkscreen Top

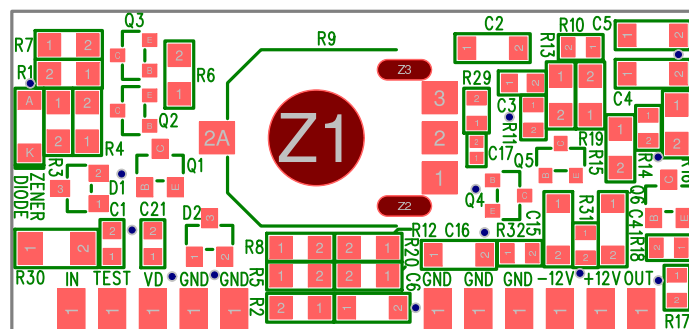


図 A.5: ハイブリッド IC 基板のシルクスクリーン (top) .

Silkscreen Bottom

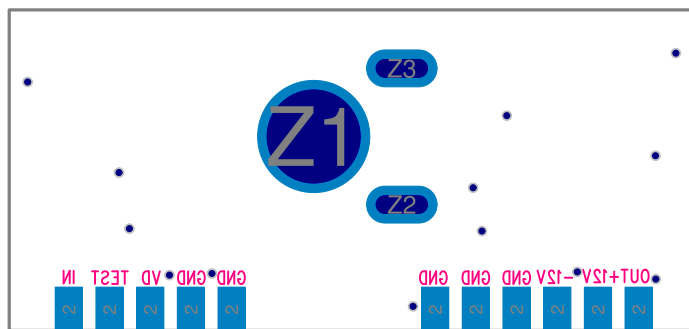


図 A.6: ハイブリッド IC 基板のシルクスクリーン (bottom) .

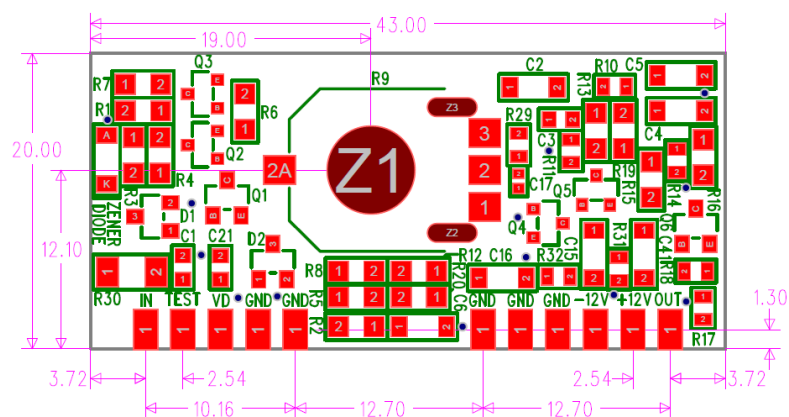


図 A.7: ハイブリッド IC 基板のディメンジョン .

Top

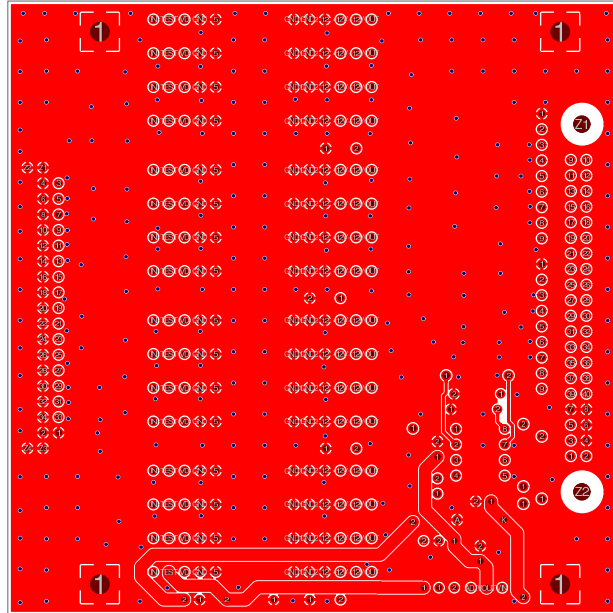


図 A.8: マザー基板の配線 (top) .

Bottom

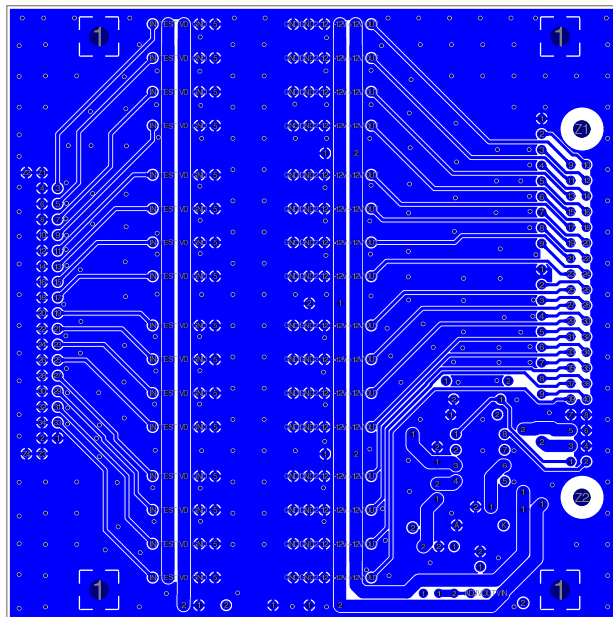


図 A.9: マザー基板の配線 (bottom) .

Solder Mask Top

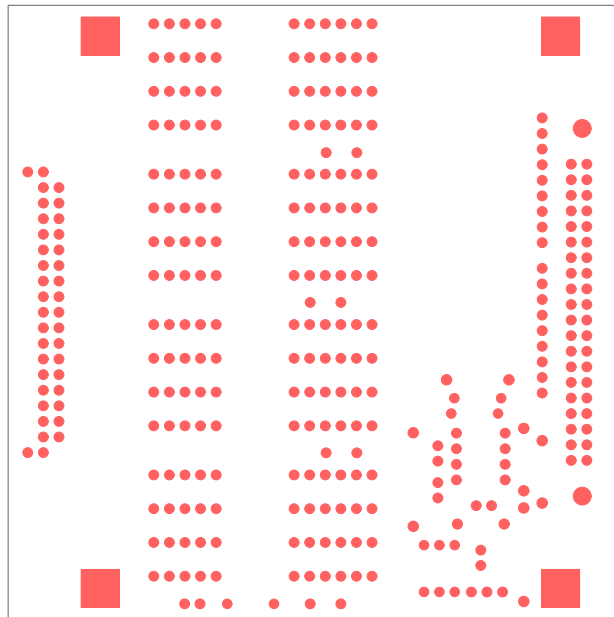


図 A.10: マザー基板のソルダー・マスク (top) .

Solder Mask Bottom

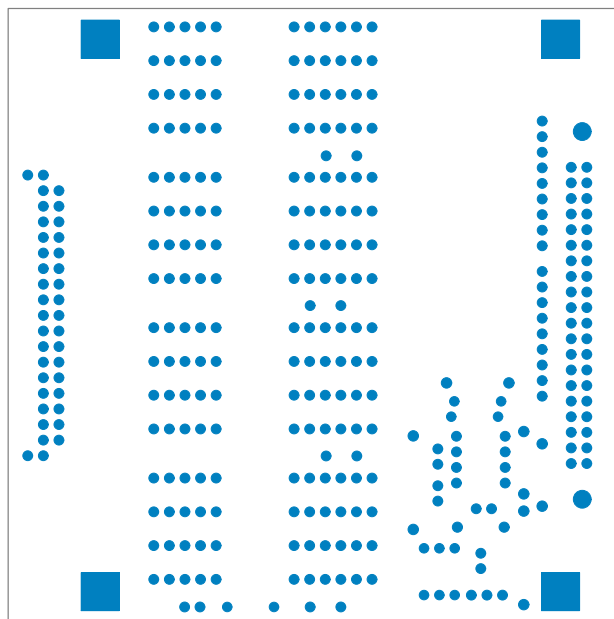


図 A.11: マザー基板のソルダー・マスク (bottom) .

Silkscreen Top

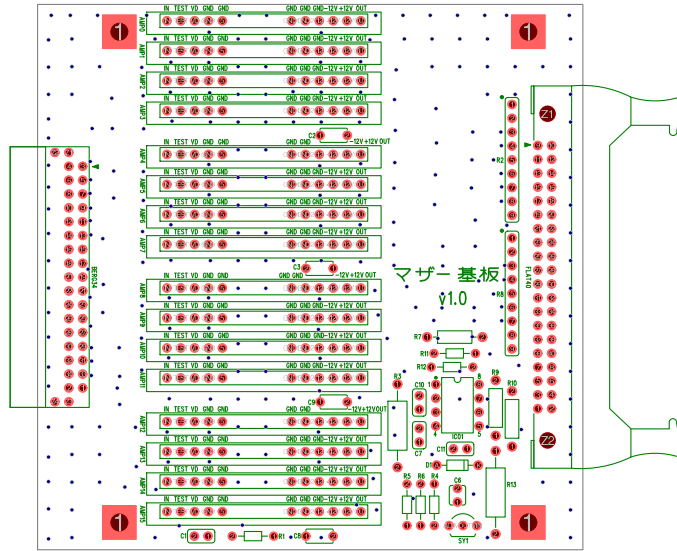


図 A.12: マザー基板のシルクスクリーン (top) .

Dimension

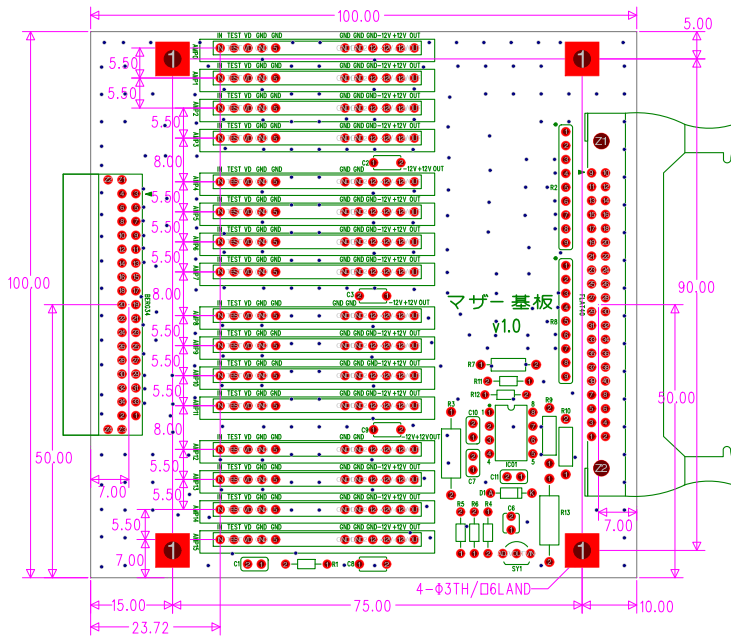


図 A.13: マザー基板のディメンジョン .

A.2 シールドケース

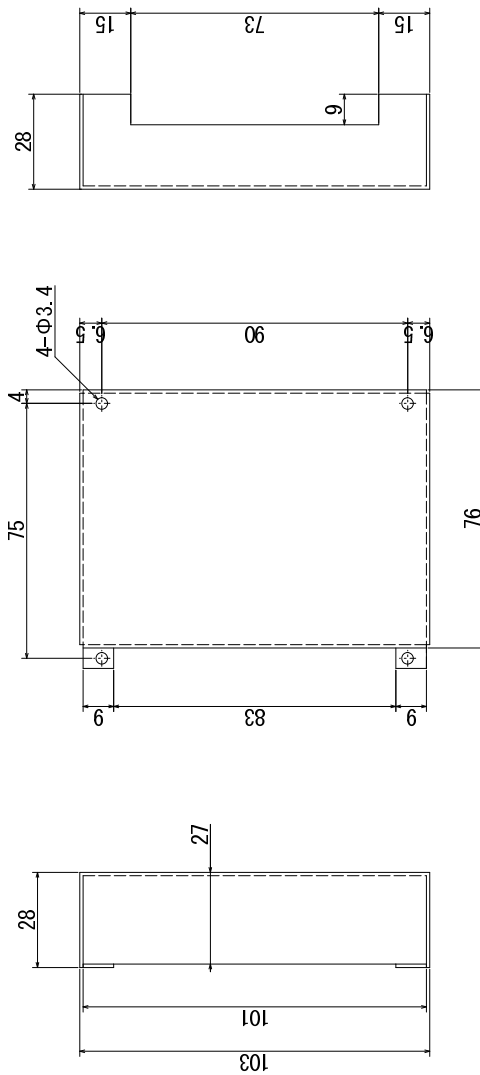
シールドケース (表)

図 A.14: マザー基板に取り付けられるシールドケース (表) の図面 . A5052 素地 .

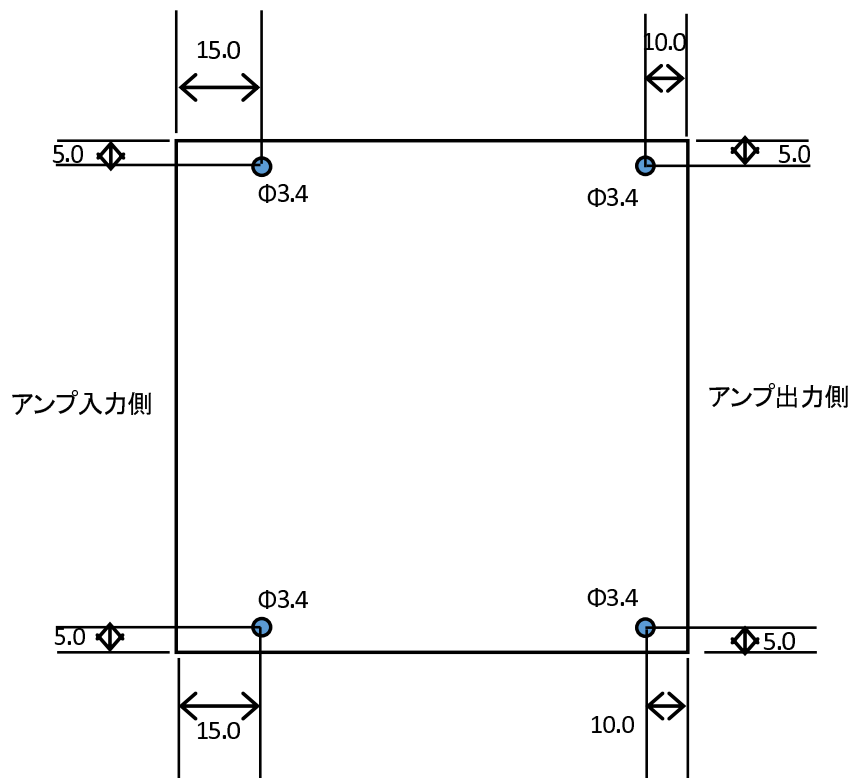
シールドケース (裏)

図 A.15: マザー基板に取り付けられるシールドケース (裏) の図面 . 0.5 mm 厚のガラスエポキシ片面基板に穴開け加工をしている . 青色の部分に穴がある .

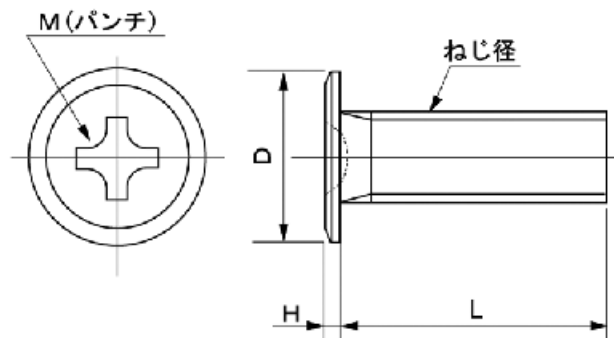
ねじ

図 A.16: シールドケースを留めるねじ .

図 A.16 にシールドケースを留める超極低頭十字穴小ねじの図面を示す . VONAPB 社製 , 品番は CSPSLH-STN-M2.6-6 である . サイズは M2.6 , $D = 5.0 \text{ mm}$, $H = 0.6 \text{ mm}$, $L = 6.0 \text{ mm}$, ニッケルメッキの鋼製で導通性がある .

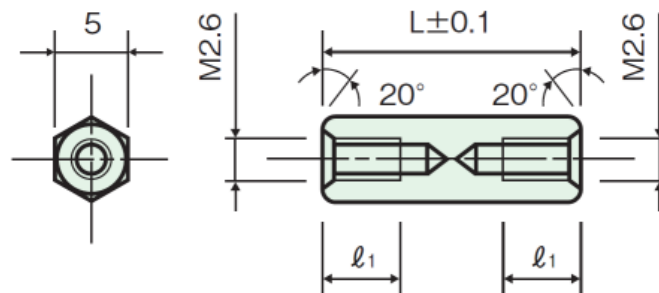
六角スペーサー

図 A.17: マザー基板にシールドケースを留める六角スペーサー .

図 A.17 に , マザー基板にシールドケースを留める六角スペーサーの図面を示す . メーカーは廣杉計器 , 品番は ASB-2625E である . L の長さは 25 mm , l_1 の長さは 5 mm , ニッケルメッキで導通性がある .

ナット

ナットは MIC 社製の六角ナットを使用する . 材質はステンレス (SUS304) , サイズは M2.6 , 高さは 2 mm , 1 種規格のナットである .

A.3 電源供給基板 (PS board) v1.0

- ・ 発光ダイオード $D1, D2$ の先は, 基板の縁より 6 mm 出るように実装される .
- ・ 基板の下の方に回路修正スペースがある .

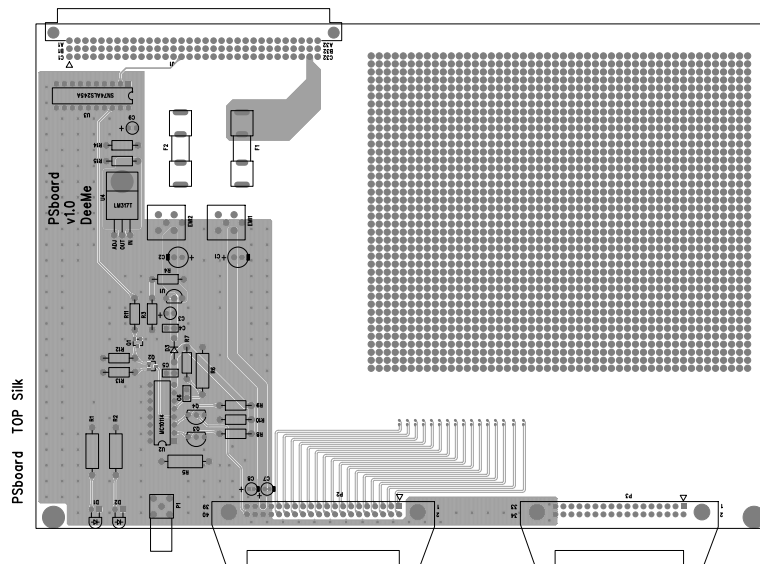


図 A.18: 電源供給基板のシルク 1(top) .

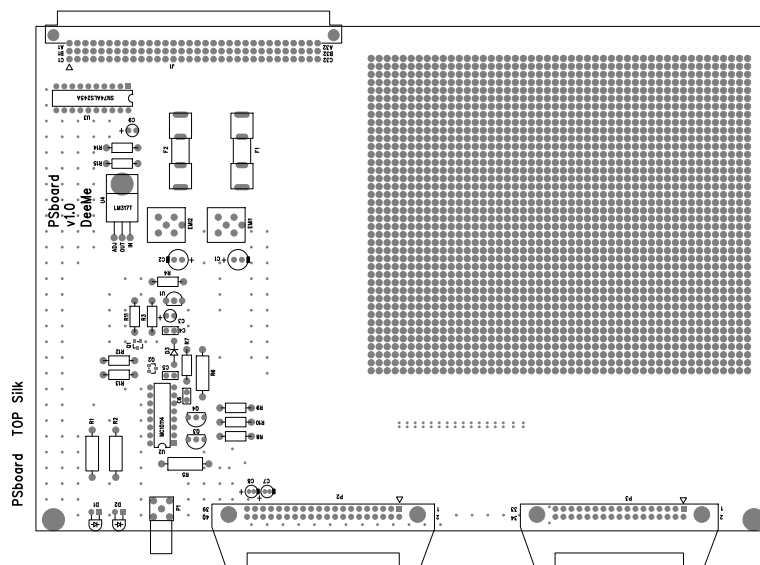


図 A.19: 電源供給基板のシルク 2(top) .

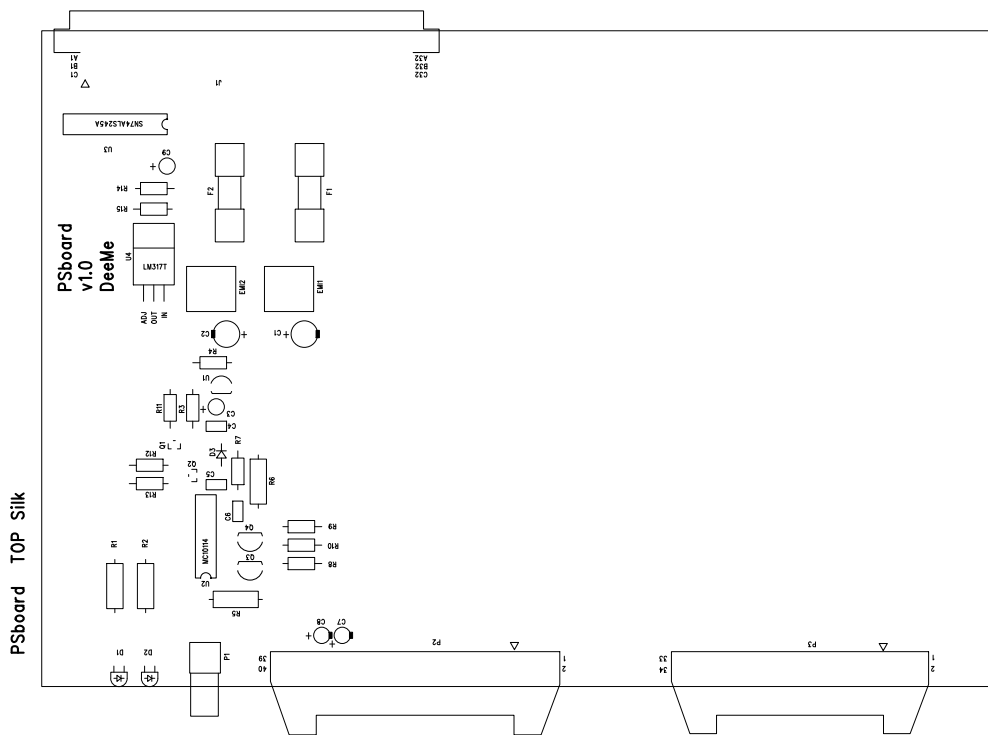


図 A.20: 電源供給基板のシルク 3(top) .

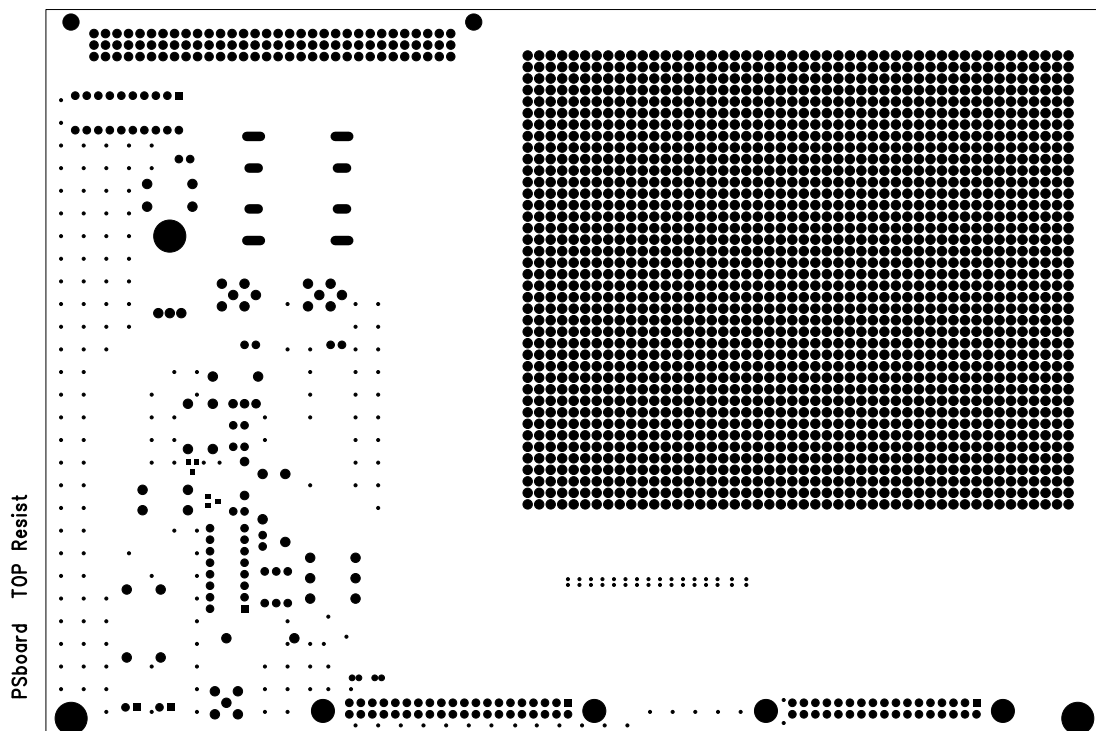


図 A.21: 電源供給基板のレジスト (top) .

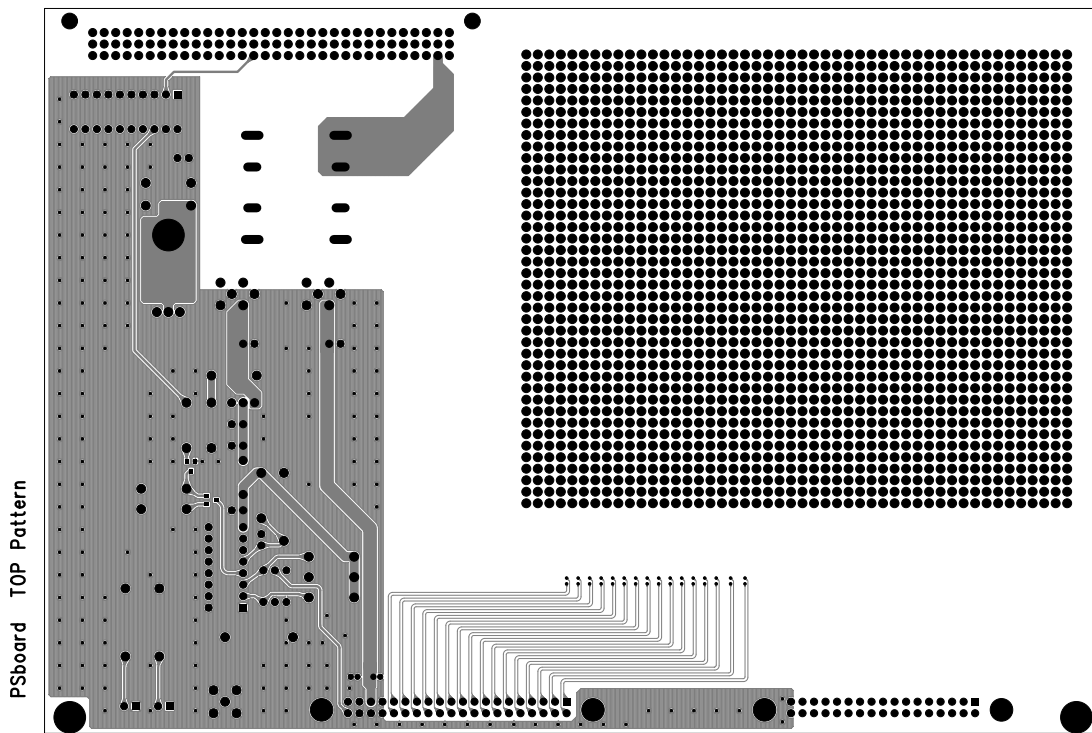


図 A.22: 電源供給基板のパターン (top) .

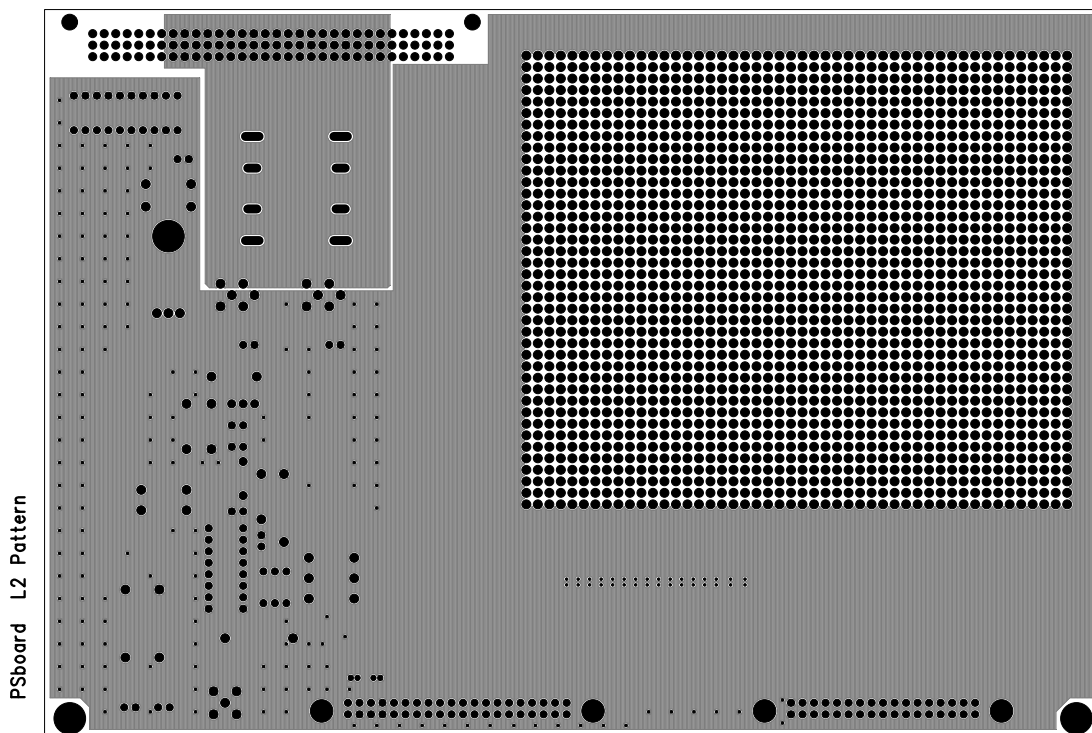


図 A.23: 電源供給基板のパターン (L2) .

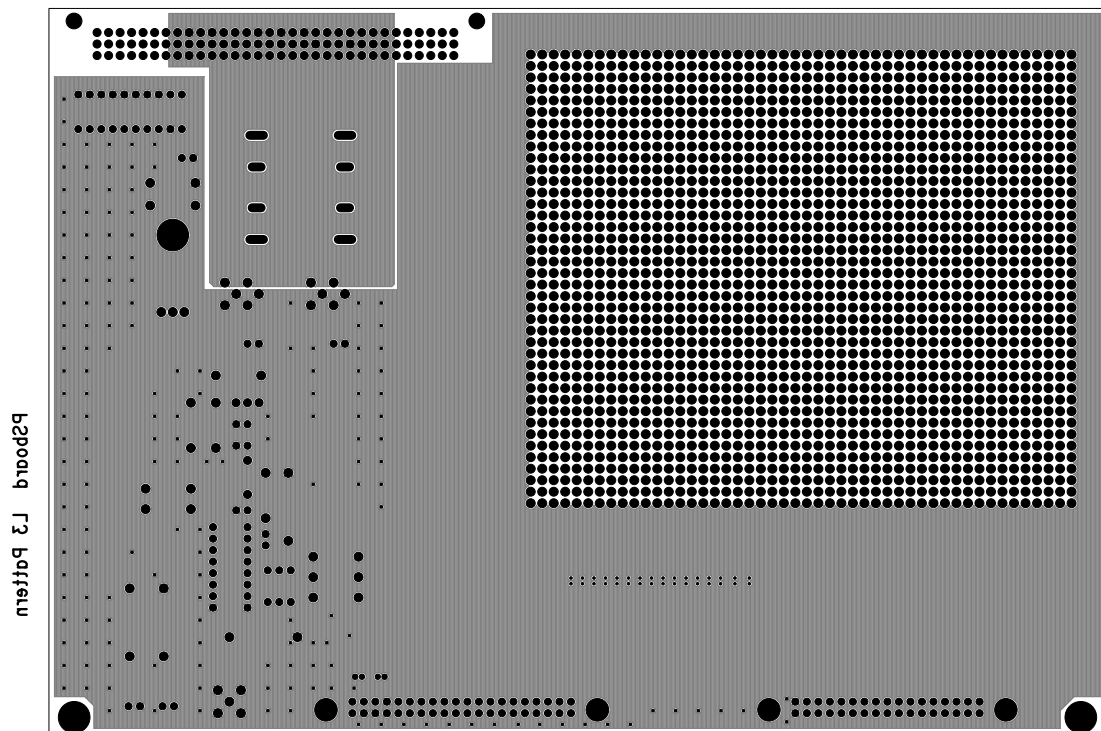


図 A.24: 電源供給基板のパターン (L3) .

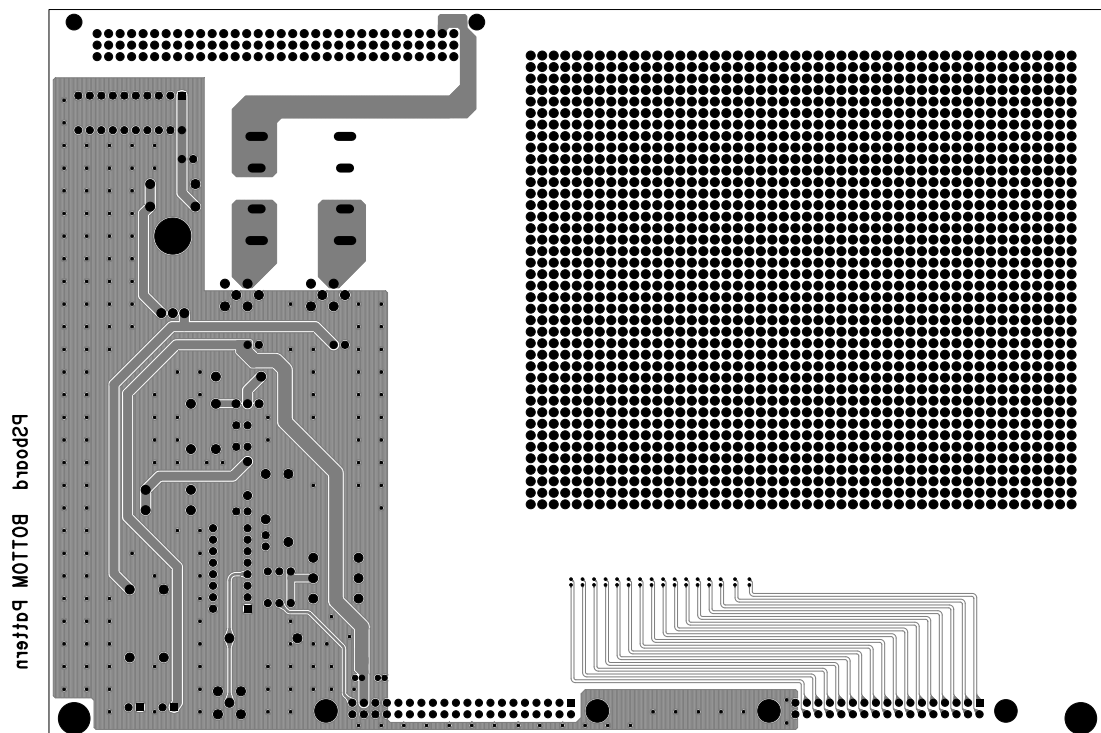


図 A.25: 電源供給基板のパターン (bottom) .

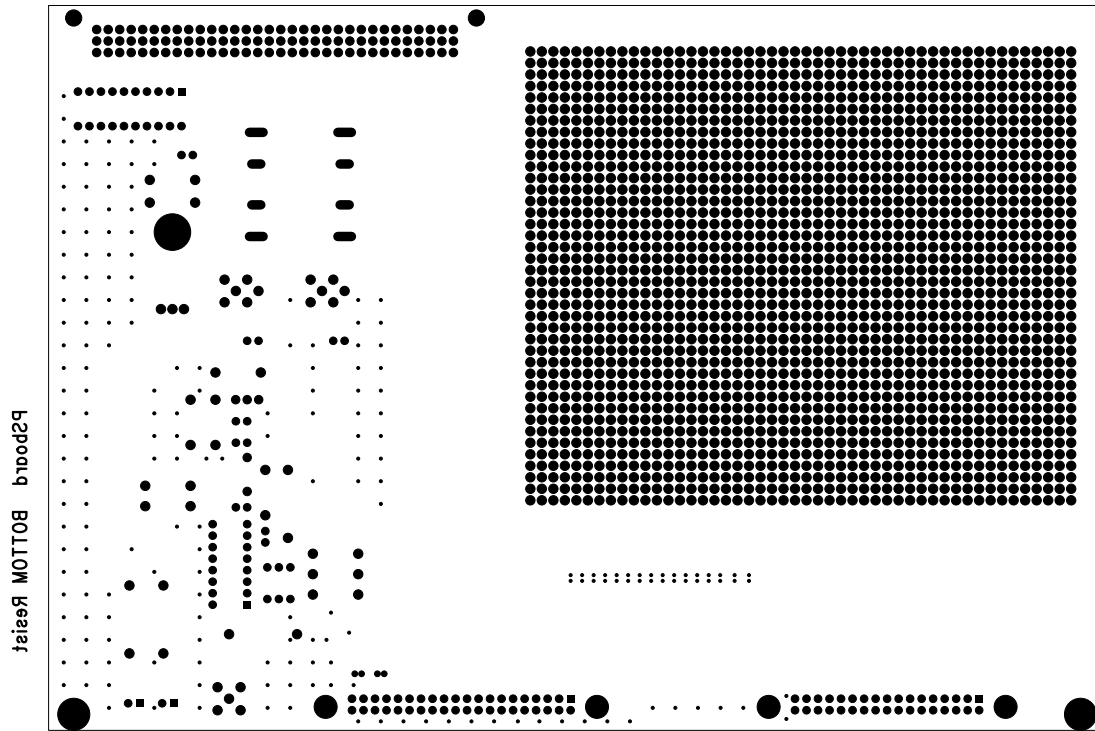


図 A.26: 電源供給基板のレジスト (bottom) .

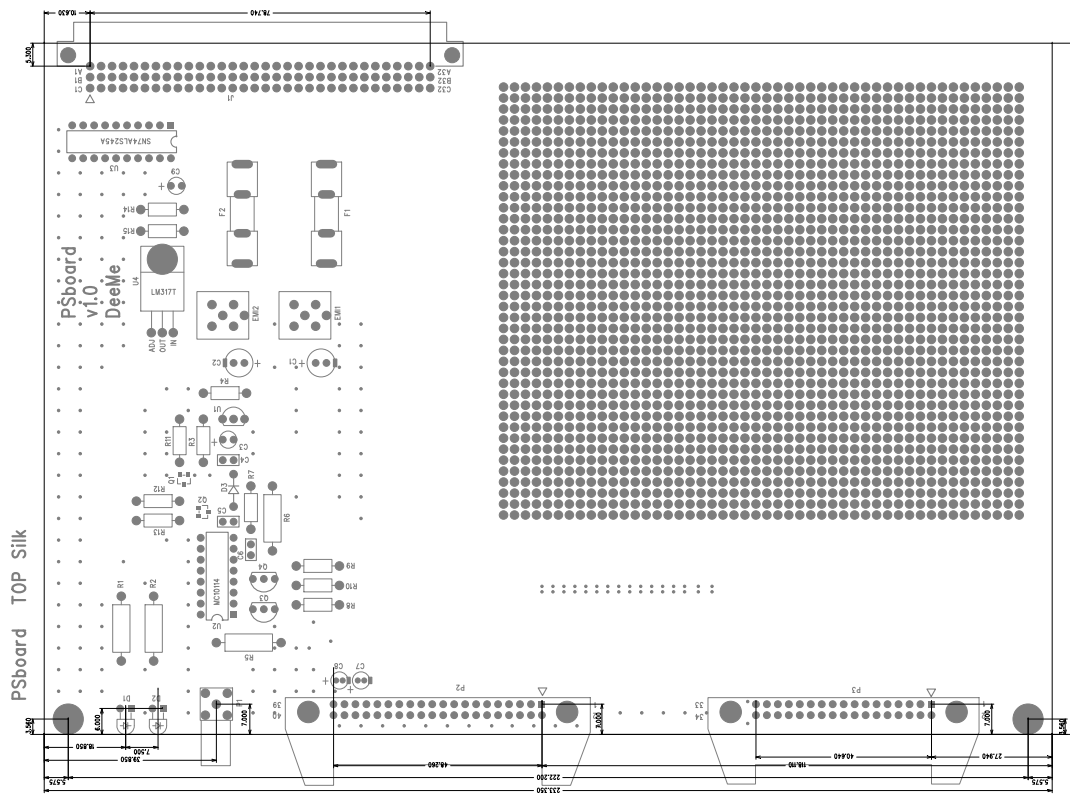


図 A.27: 電源供給基板のシルク 4(top) .

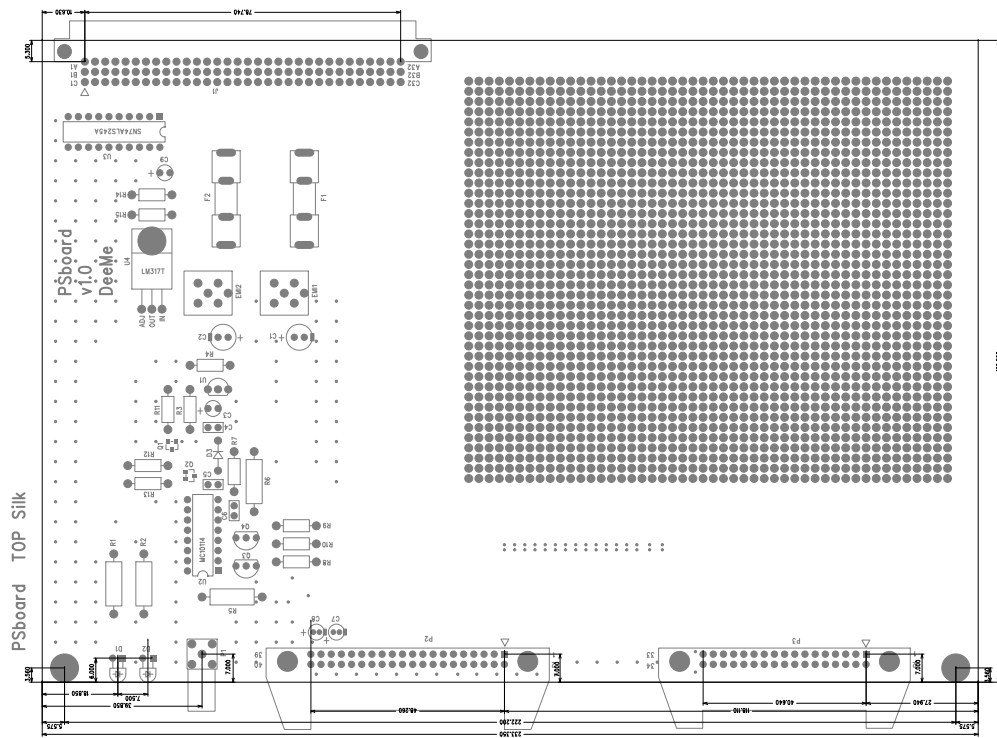


図 A.28: 電源供給基板のディメンジョン .

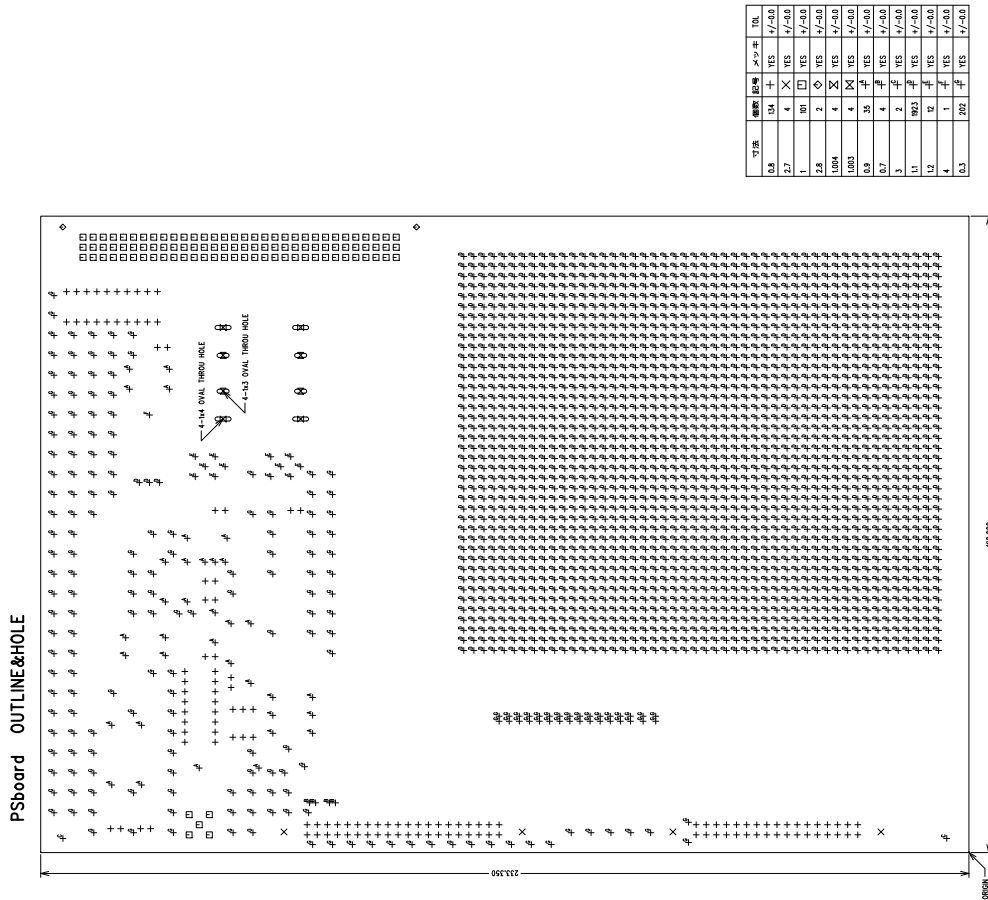


図 A.29: 電源供給基板のアウトラインとホール。

A.4 テストパルス基板 (TP board) v1.0

- ・ 発光ダイオード $D1, D2, D3$ の先は, 基板の縁より 6 mm 出るように実装される .
- ・ 基板の下の方に回路修正スペースがある .

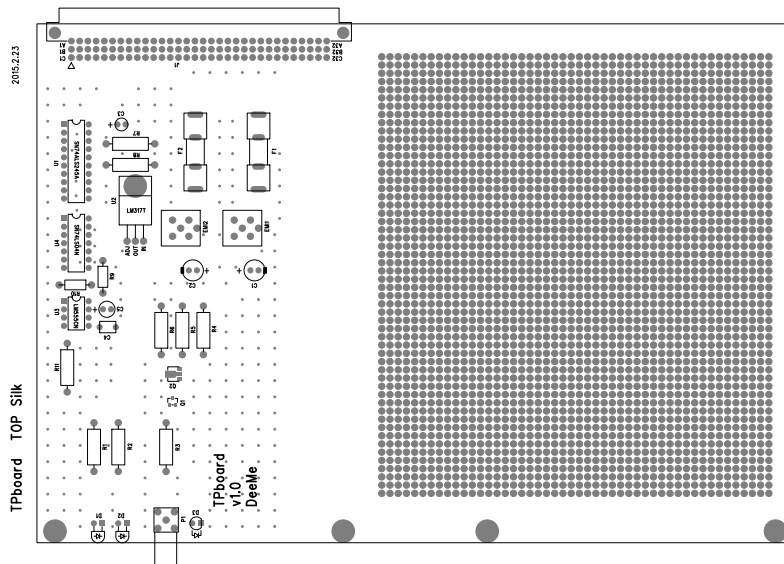


図 A.30: テストパルス基板のシルク 1(top) .

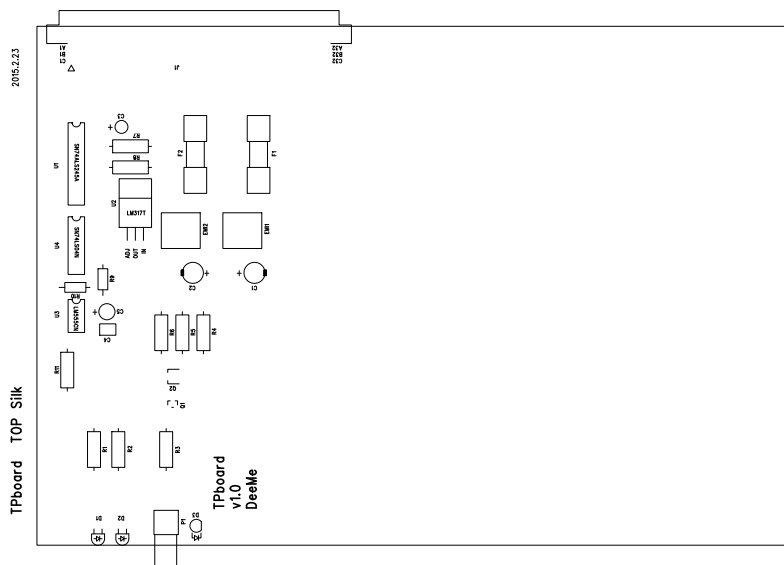


図 A.31: テストパルス基板のシルク 2(top) .

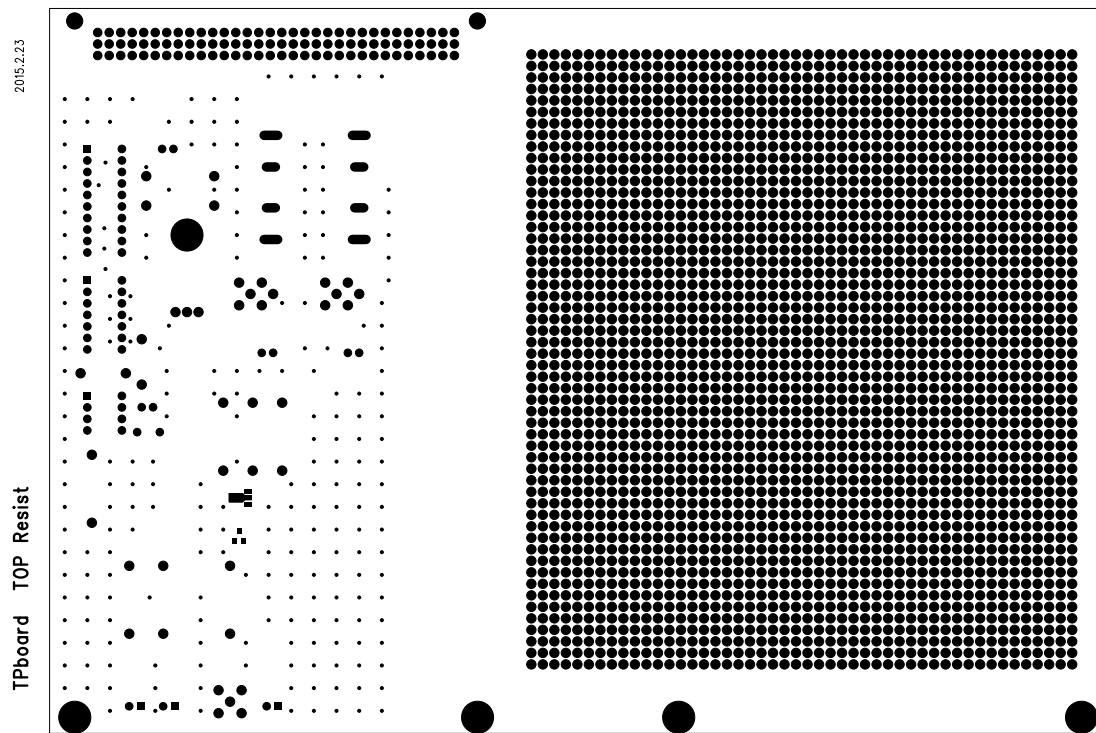


図 A.32: テストパルス基板のレジスト (top) .

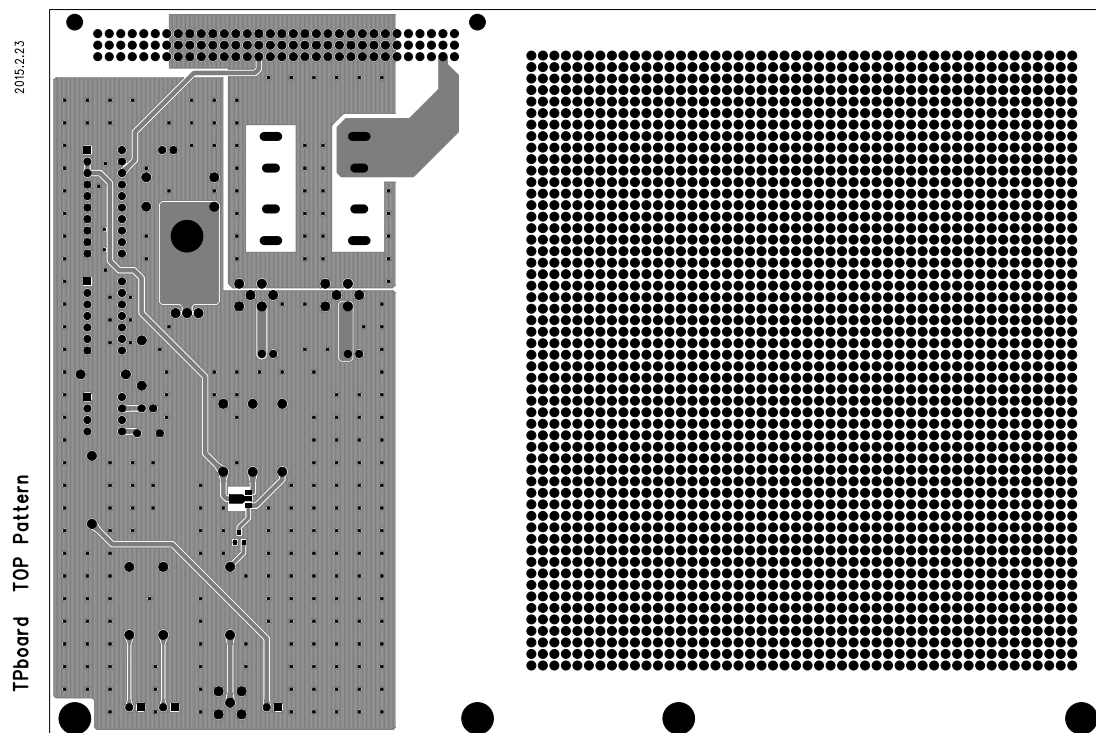


図 A.33: テストパルス基板のパターン (top) .

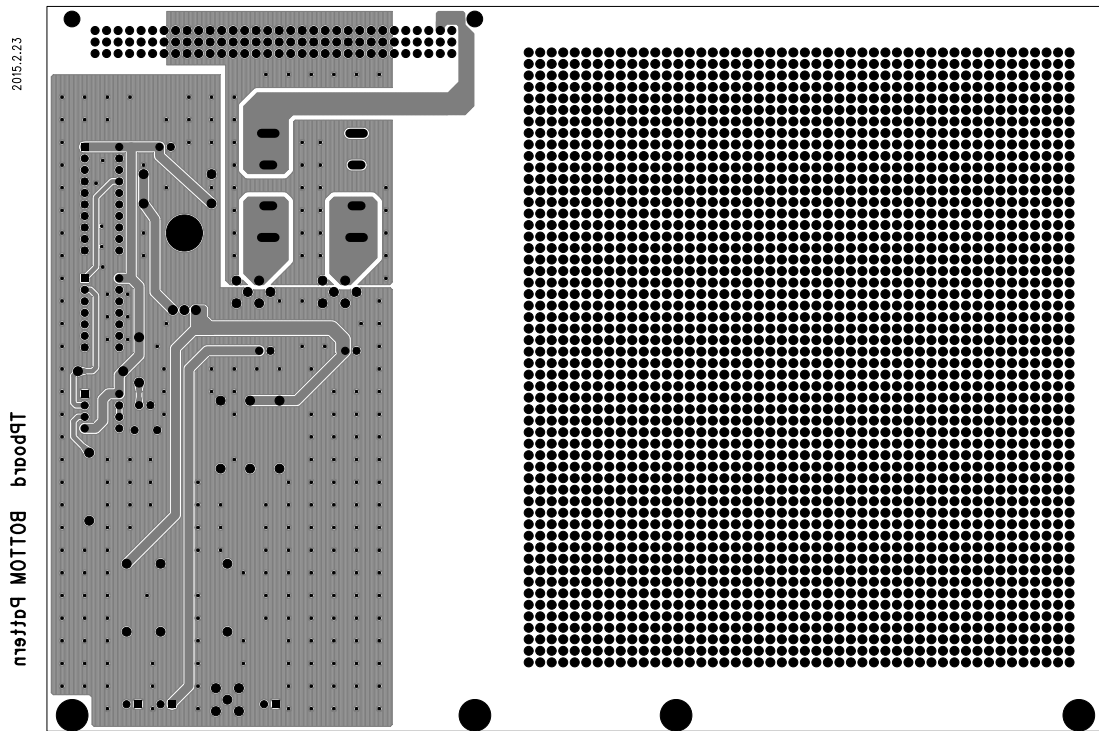


図 A.34: テストパルス基板のパターン (bottom) .

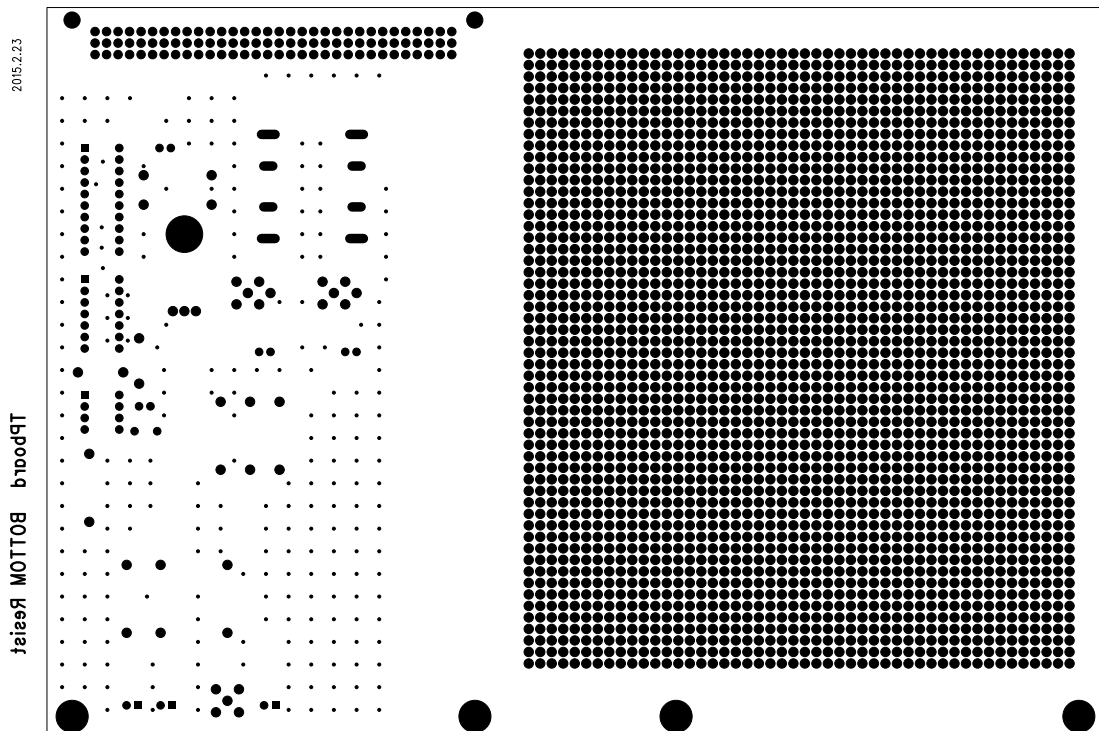


図 A.35: テストパルス基板のレジスト (bottom) .

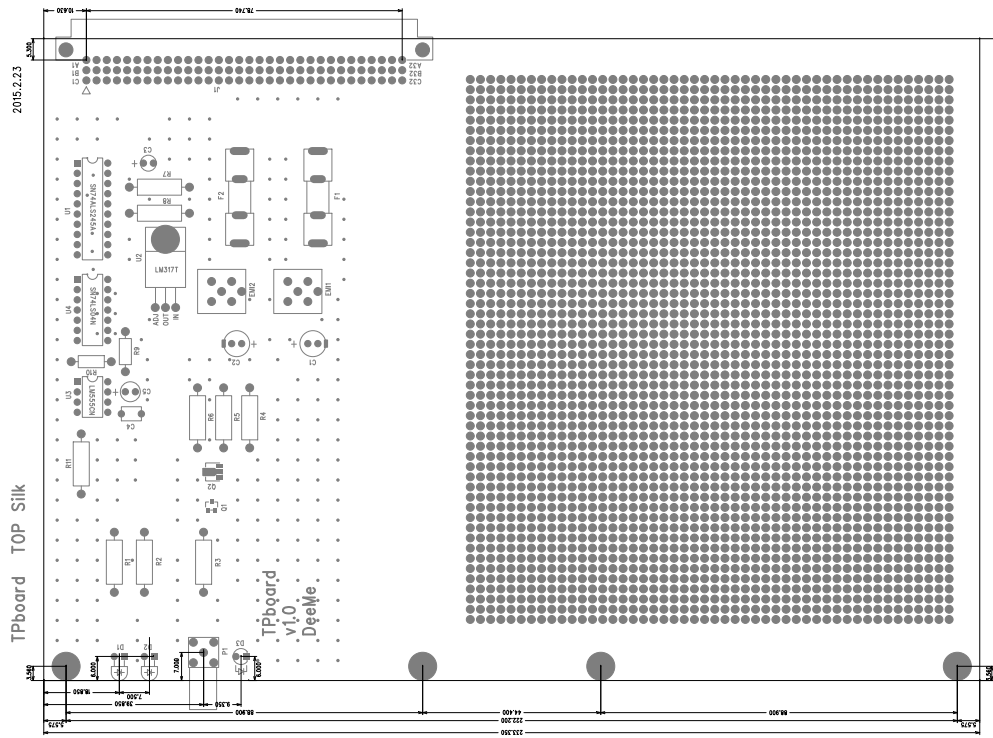


図 A.36: テストパルス基板のシルク 3(top) .

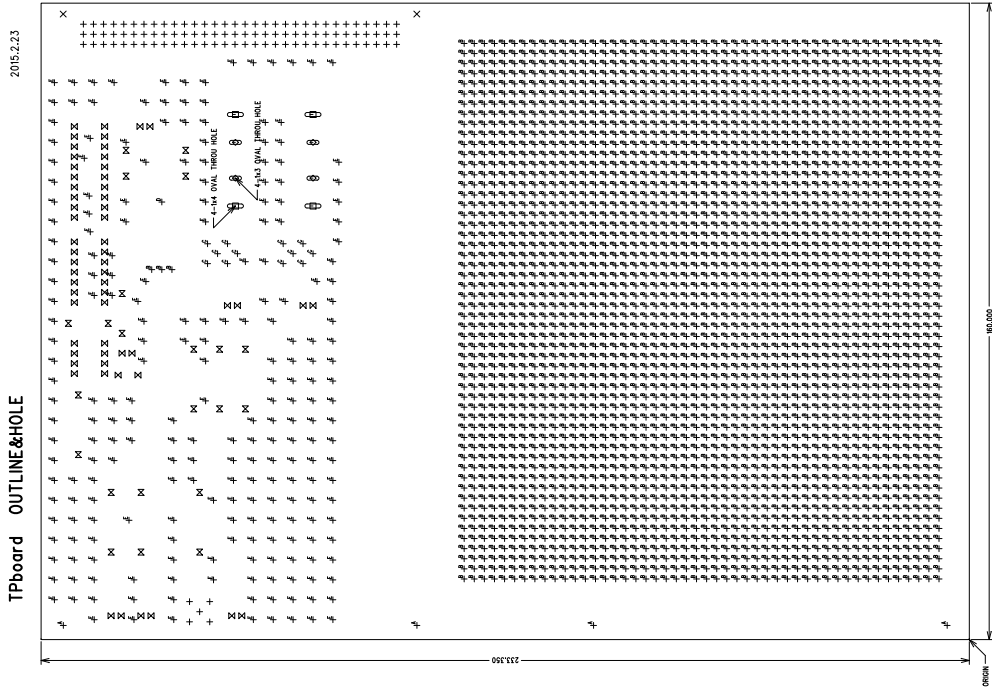


図 A.37: テストパルス基板のアウトラインとホール。

A.5 電源供給基板とテストパルス基板のフロントパネル

電源供給基板とテストパルス基板のフロントパネルにはタカチ製の品番 VMNP266-20GS が使われている。上のハンドルは品番 VMH-1GS，下のハンドルは品番 VMH-2GS である。

A.5.1 穴開け加工の図面

図 A.38 にフロントパネルの穴開け加工の図面を示す。左側が電源供給基板のもの，右側がテストパルス基板のものである。青色の部分に穴がある。

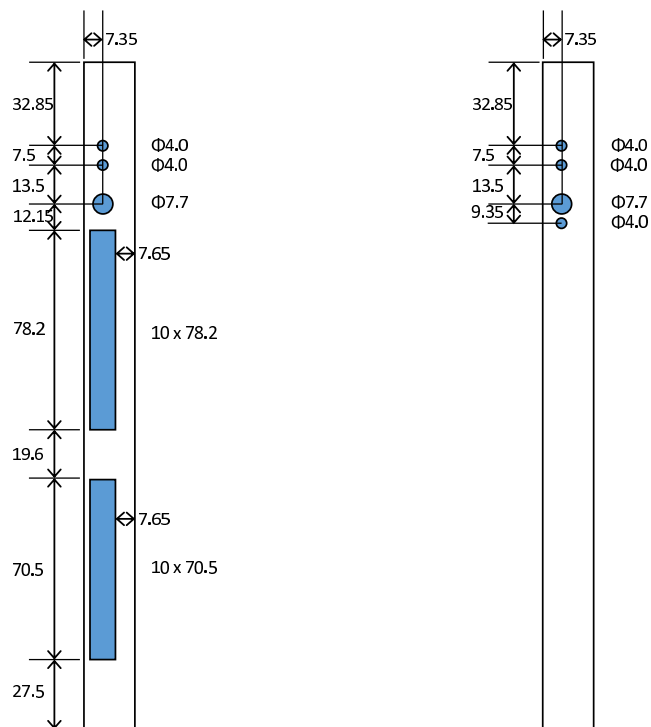


図 A.38: フロントパネルの穴開け加工の図面。

B 電源供給基板とテストパルス基板のクレート

表 B.1 に電源供給基板とテストパルス基板をさすクレートについて、表 B.2 に後面コネクタ J1 のピン・アサインについてまとめる。

表 B.1: 電源供給基板とテストパルス基板をさすクレートについて。

メーカー	Schroff
装置種別	VMEbus 用電源装置
サイズ	6U 用
スロット数	21
後面コネクタ	J1 のみ
電源ユニット	150 W × 2
定格入力電圧	AC 90 to 264 V, 47 to 63 Hz
入力電流	4 A _{max}
使用環境 (温度)	0 to 50°C
使用環境 (湿度)	30 to 80%
使用ヒューズ	6.3 A / 250 V デイレイヒューズ
直流電流出力	+12 V 13 A, -12 V 13 A
システム冷却装置	無し

表 B.2: 後面コネクタ J1 のピン・アサイン。

ピン・ナンバー	電圧
09a	GND
09c	GND
11a	GND
15a	GND
17a	GND
19a	GND
20b	GND
23b	GND
31a	-12 V
31c	+12 V

15c ピンは、テストパルス基板から電源供給基板にテストパルスを分配するのに使われる TTL 信号用に当てられている。

C 部品表

量産機に使われた電子部品を表にまとめる。

C.1 Radeka2 段型アンプ v1.0

表 C.1: Radeka2 段型アンプ v1.0 のマザー基板の部品表。

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
1	HONDA	入力コネクタ	MFC-34LFD+	BERG34	1
2	ヒロセ電機	出力コネクタ	HIF3BA-40PA-2.54DS	FLAT40	1
3	KOA	抵抗	MFS1/4 51 Ω	R1 , R11 , R12	3
4	BI Technologies / TT Electronics	アレイ抵抗	L091S470LF	R2 , R8	2
5	MURATA	コンデンサー	RPEF51H104Z 2S1A03A	C1 , C7 , C10 , C11	4
6	TEXAS INSTRUMENTS	ビデオアンプ	TL592BP	IC01	1
7	KOA	抵抗	MOS1/2CT52 A10R0F	R9 , R10	2
8	日本ケミコン	コンデンサー	KTD500B155 M32A0T00	C2 , C3 , C8 , C9	4
9	TEXAS INSTRUMENTS	三端子レギュレーター	LM337LZ/NO PB	SY1	1
10	KOA	抵抗	1/4W カーボン R 1.5k Ω	R7	1

表 C.2: Radeka2 段型アンプ v1.0 のマザー基板の部品表 .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
11	KOA	抵抗	MFS1/4 1k Ω (MFS1/4CC1001F)	R5	1
12	KOA	抵抗	1/2W キン ピ R300 Ω (MF1/2CC3000F)	R13	1
13	KOA	抵抗	1/2W キン ピ R 100 Ω (MF1/2CC1000F)	R3	1
14	KOA	抵抗	MFS1/4R 240 Ω (MFS1/4CC2400F)	R4	1
15	KOA	抵抗	MFS1/4R 1.1k Ω (MFS1/4CC1101F)	R6	1
16	松尾電機	タンタルコンデンサー	204N2502155K4	C6	1
17	Vishay	ツェナーダイオード	1N5233B-TR	D1	1
18	OMRON	IC ソケット	XR2C2011N	無し	16

表 C.3: Radeka2 段型アンプ v1.0 のハイブリッド IC 基板の部品表 .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
1	Panasonic	ダイオード	MA3X157A	D1A , D1B , D2A , D2B	2
2	MURATA	コンデンサー	GRM1884C1H 1R0CZ01D	C1	1
3	MURATA	コンデンサー	GRM188B11E 104KA01D	C3 , C21	2
4	KOA	抵抗	RK73B2BTDD 220J	R30	1
5	NEC	NPN バイポーラトランジスタ	2SC3585-T1B	Q1	1
6	KOA	抵抗	RK73B2ATTD 273J	R1 , R12	2
7	KOA	抵抗	RK73B2ATTD 363J	R2	1
8	KOA	抵抗	RK73B2ATTD 912J	R3	1
9	KOA	抵抗	RK73H2ATTD 51R0F	R4 , R19 , R20	3
10	KOA	抵抗	RK73B2ATTD 473J	R5	1
11	NXP	NPN バイポーラトランジスタ	BSV52,215	Q2 , Q3 , Q4 , Q5	4
12	KOA	抵抗	RK73B2ATTD 330J	R6 , R7 , R13 , R15 , R16	5
13	ON Semiconductor	ツェナーダイオード	MMSZ5233BT 1G	Z1	1

表 C.4: Radeka2 段型アンブ v1.0 のハイブリッド IC 基板の部品表 .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
14	KOA	抵抗	RK73B2ATTD 682J	R8	1
15	MURATA	コンデンサー	GRM31MB11E 105KA01L	C2 , C4 , C5 , C6 , C41	5
16	MURATA	コンデンサー	GRM155B11H 271KA01D	C17	1
17	KOA	抵抗	RK73H1JTDD 1000F	R29	1
18	KOA	抵抗	RK73B1JTDD 103J	R10	1
19	KOA	抵抗	RK73H1JTDD 8201F	R11	1
20	Bourns	ポテンショメーター	3382G-1-103G	R9	1
21	KOA	抵抗	RK73B1JTDD 562J	R14	1
22	NEC	NPN バイポーラトランジスタ	2SC3356-T1B	Q6	1
23	KOA	抵抗	RK73B1JTDD 152J	R17	1
24	KOA	抵抗	RK73H1JTDD 43R0F	R18	1
25	KOA	抵抗	RK73H1JTDD 10R0F	R31 , R32	2
26	MURATA	コンデンサー	GRM31MB11 H224KA01L	C15 , C16	2
27	MAC8	ハイブリッド IC 用端子	CB-1-5	無し	11

C.2 電源供給基板 (PS board) v1.0

表 C.5: 電源供給基板 (PS board) 1.0 の部品表 . 入出力コネクタ .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
1	ヒロセ電機	入力コネクタ	HIF3BA-40PA -2.54DS	P2	1
2	ヒロセ電機	出力コネクタ	HIF3BA-34PA -2.54DS	P3	1

表 C.6: 電源供給基板 (PS board) 1.0 の部品表 . 電源ライン .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
3	Harting	後面コネクタ	09031966921	J1	1
4	日本製線	5.2φ×20mm ヒューズ	FBM250V250 MA(RM)	F1 , F2	2
5	富士端子	5.2φ ヒューズホルダー	F-042*2	F1.1 , F1.2 , F2.1 , F2.2	4
6	村田製作所	EMI フィルター	BNX016-01	EMI1 , EMI2	2
7	Linkman	青色 LED	BL304B2CA1 A01	D1	1
8	Linkman	緑色 LED	BL304G6CA3 C02	D2	1
9	KOA	抵抗	1/2W キンピ R470Ω(MF1/2 CC4700F)	R1 , R2	2

表 C.7: 電源供給基板 (PS board) 1.0 の部品表 . 電源ライン .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
10	日本ケミコン	電解コンデンサー	EKY-250ELL101MF11D	C1 , C2	2
11	日本ケミコン	電解コンデンサー	ESRM250ELL100MD05D	C7 , C8	2

表 C.8: 電源供給基板 (PS board) 1.0 の部品表 . ラインレシーバー .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
12	Lemo	フロントパネルからのテストパルス入力コネクタ	EPL.00.250.NTN	P1	1
13	TEXAS INSTRUMENTS	三端子レギュレーター	LM337LZ/NO PB	U1	1
14	KOA	抵抗	MFS1/4 1k Ω (MFS1/4C C1001F)	R3	1
15	KOA	抵抗	MFS1/4 240 Ω (MFS1/4 CC2400F)	R4	1
16	松尾電機	タンタルコンデンサー	204N2502155K4	C3	1
17	Murata	コンデンサー	RPER71H104K2S1A03A	C4 , C5 , C6	3
18	panasonic	トランジスター	2SC1359	Q3 , Q4	2
19	KOA	抵抗	1/4W キンピ R 1k Ω (MF1/4CC 1001F)	R8 , R9 , R10	3

表 C.9: 電源供給基板 (PS board) 1.0 の部品表 . ラインレシーバー .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
20	サンケン電気	整流ダイオード	AM-01	D3	1
21	KOA	抵抗	1/2W キンピ R150Ω(MF1/2 CC1500F)	R6	1
22	KOA	抵抗	1/4W キンピ R2kΩ(MF1/4C C2001F)	R7	1
23	KOA	抵抗	1/2W キンピ R51Ω(MF1/2C C51R0F)	R5	1
24	ON Semiconductor	トリプルライン レシーバー	MC10114L	U2	1

表 C.10: 電源供給基板 (PS board) 1.0 の部品表 . TTL-NIM 変換回路 .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
25	NXP	PNP トランジ スター	BFT92,215	Q1	1
26	Infineon	NPN トランジ スター	BFR92PE6327	Q2	1
27	KOA	抵抗	1/4W キンピ R 560Ω(MF1/4C C5600F)	R11	1
28	KOA	抵抗	1/4W キンピ R 390Ω(MF1/4C C3900F)	R12	1
29	KOA	抵抗	1/4W キンピ R 51Ω(MF1/4CC 51R0F)	R13	1

表 C.11: 電源供給基板 (PS board) 1.0 の部品表 . バス・トランシーバー .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
30	TEXAS INSTRUMENTS	オクタル・バス・トランシーバー	SN74ALS245A-1N	U3	1
31	TEXAS INSTRUMENTS	三端子レギュレーター	LM317T/NOPB	U4	1
32	KOA	抵抗	MFS1/4 750 Ω (MFS1/4 CC7500F)	R14	1
33	KOA	抵抗	MFS1/4 240 Ω (MFS1/4 CC2400F)	R15	1
34	松尾電機	タンタルコンデンサー	204N2502155K4	C9	1

C.3 テストパルス基板 (TP board) v1.0

表 C.12: テストパルス基板 (TP board) 1.0の部品表 . 電源ライン .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
1	Harting	後面コネクタ	09031966921	J1	1
2	日本製線	5.2φ×20mm ヒューズ	FBM 250V 250MA(RM)	F1 , F2	2
3	富士端子	5.2φ ヒューズホルダー	F-042*2	F1_1 , F1_2 , F2_1 , F2_2	4
4	村田製作所	EMI フィルター	BNX016-01	EMI1 , EMI2	2
5	Linkman	青色 LED	BL304B2CA1 A01	D1	1
6	Linkman	緑色 LED	BL304G6CA3 C02	D2	1
7	KOA	抵抗	1/2W キンピ R470Ω(MF1/2 CC4700F)	R1 , R2	2
8	日本ケミコン	電解コンデンサー	EKY-250ELL1 01MF11D	C1 , C2	2

表 C.13: テストパルス基板 (TP board) 1.0 の部品表 . バス・トランシーバー .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
9	TEXAS INSTRUMENTS	オクタル・バス・トランシーバー	SN74ALS245A-1N	U1	1
10	TEXAS INSTRUMENTS	三端子レギュレーター	LM317T/NOPB	U2	1
11	松尾電機	タンタルコンデンサー	204N2502155K4	C3	1
12	KOA	抵抗	MFS1/4 750Ω(MFS1/4 CC7500F)	R7	1
13	KOA	抵抗	MFS1/4 240Ω(MFS1/4 CC2400F)	R8	1

表 C.14: テストパルス基板 (TP board) 1.0 の部品表 . NIM-TTL 変換回路 .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
14	Lemo	フロントパネルからのテストパルス入力コネクタ	EPL.00.250.NTN	P1	1
15	KOA	抵抗	1/2W キンピ R510Ω(MF1/2C C51R0F)	R3, R5	2
16	KOA	抵抗	1/2W キンピ R 510Ω(MF1/2C C5100F)	R4	1

表 C.15: テストパルス基板 (TP board) 1.0 の部品表 . テストパルス LED .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
17	KOA	抵抗	1/2W キンピ R 100Ω(MF1/2C C1000F)	R6	1
18	Infineon	NPN トランジ スター	BFR92PE6327	Q1	1
19	NXP	PNP トランジ スター	BFQ149,115	Q2	1
20	TEXAS IN- STRUMENTS	タイマー	LM555CN/NO PB	U3	1
21	TEXAS IN- STRUMENTS	インバーター	SN74LS04N	U4	1
22	KOA	抵抗	MFS1/4 1MΩ(MFS1/4 CC1004F)	R9	1
23	Murata	抵抗	RPER11H103K 2K1A01B	C4	1
24	星日電子	タンタルコンデ ンサー	TBM1V104AE CB	C5	1
25	KOA	抵抗	MFS1/4 100kΩ(MFS1/4 CC1003F)	R10	1
26	KOA	抵抗	1/2W キンピ R 62Ω(MF1/2CC 62R0F)	R11	1
27	WURTH ELEK- TRONIK	黄色 LED	151033YS03000	D3	1

C.4 Behlke HV スイッチングモジュール

Behlke HV スイッチング回路に使われた電子部品を表にまとめる。

表 C.16: Behlke モジュールを用いた HV スイッチング回路の部品表。

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
1	Behlke	HV スイッチ モジュール	HTS 91-02-HB-LC-C	BEHLKE	1
2	HUBER+SUHNER	コネクタ	22.QLA-01-0-2/112_NE	P1, P2	2
3	HUBER+SUHNER	コネクタ	22.SHV-50-0-2/133_NE	P3, P4, P5	3
4	KOA	酸化金属皮膜固定抵抗器 51 Ω , 2 W	MOS2CT52A51 R0F	R1	1
5	KOA	酸化金属皮膜固定抵抗器 10k Ω , 5 W	MOS5C103G	R2, R3	2
6	Bourns	巻線ポテンシヨメータ, 最大 500 Ω , 2 W, 1500 V _{AC} , 回転数 10	3590S-2-501L	R4, R5, R6	3
7		抵抗器 6.8 Ω		R7	1
8	ルビコン	アルミ電解コンデンサー 10 μ F, 200 V	200LLE10ME FC8X11.5	C1	1
9	村田製作所	単層セラミックコンデンサー 10 nF, 2000V _{dc}	DEBF33D103Z A3B	C2, C3	10

表 C.17: Behlke モジュールを用いた HV スイッチング回路の部品表 .

	メーカー	部品種別	型番	配置記号	基板 1 枚に必要な個数
10		シールドケース, 160×110×65 mm ³			1
11	Vishay	円板コンデンサー, 中 高圧セラミックコンデン サー, Fシリー ズ, 100 pF, 2000 V	F101K25Y5RP 6UK5R	C4	1
12	Infineon	ショットキー バリアダイ オード, 12 A, 600 V	IDH12SG60C	D1, D2	2
13	Vishay	高電圧整流 ダイオード, 500 mA, 2000 V	RGP02-20E- E3	D3, D4	2
14	クラベ	高圧電線, 10 kV	シリコン 0.3 sq, 10 kV		
15	サンハヤト	ユニバーサル基 板	ICB-88		1
16	Richco	六角ねじスペー サー	HTSN-M3-25- 6-2		8
17		Y 字圧着端 子 (Behlke モ ジュールの電 圧端子に 3 つ, GND 接続に 3 つ)			6
18		ねじ (GND 接 続の Y 字圧着 端子をとめる)			1

D 製作依頼業者

- プリント基板
プリント基板センター PB(株式会社東和テック) [46]
- フロントパネル, 加工
共立電子産業株式会社, 株式会社タカチ電機工業 [47]
- 表のシールドケース
日本プレート精工株式会社 [48]

E 部品調達

- RS オンライン [49]
- マルツオンライン [50]
- ザイコストア [51]
- モノタロウ [52]
- 秋月電子通商 [53]
- ミスミ [54]

F かった費用

合計 約\3,100,577 (税抜, 送料含まず)

F.1 Radeka2 段型アンプ

表 F.1: Radeka2 段型アンプ開発にかった費用 .

ユニバーサル基板 Radeka2 段型アノード読み出しアンプと, 試作機 (v0.9) の部品代 16ch 分	\64,737
試作機 (v0.9) マザー基板 1 枚	\117,310
試作機 (v0.9) ハイブリッド IC 基板 16 枚	\125,710
量産機 (v1.0) マザー基板の部品代 400ch 分	\121,281
量産機 (v1.0) ハイブリッド IC 基板の部品代 400ch 分	\205,959
量産機 (v1.0) マザー基板 25 枚	\112,350
量産機 (v1.0) ハイブリッド IC 基板 400 枚	\181,300
ハイブリッド IC 基板 Q2, Q3, Q4, Q5 付け替え 2 枚	\4,600
ガラスエポキシケース (裏面シールドケース)25 枚	\10,650
アルミケース (表面シールドケース)25 個	\43,298

F.2 電源供給基板

表 F.2: 電源供給基板開発にかった費用 .

ユニバーサル基板電源供給基板の部品代 1 枚分	\9,247
量産機 (v1.0) の部品代 25 枚分	\148,864
量産機 (v1.0)1 枚	\129,530
量産機 (v1.0)24 枚	\156,060

F.3 テストパルス基板

表 F.3: テストパルス基板開発にかかった費用 .

ユニバーサル基板テストパルス基板の部品代 1 枚分	\1,770
量産機 (v1.0) の部品代 3 枚分	\21,469
量産機 (v1.0) 3 枚	\67,260

F.4 その他

表 F.4: その他にかかった費用 .

電源供給基板用 25 枚とテストパルス基板用 3 枚	\84,462
クレート 2 台	\432,000
フラットケーブル 15 m × 24 本	\1,062,720

謝辞

本修士論文は筆者が大阪市立大学大学院理学研究科数物系専攻前期博士過程在学中に高エネルギー物理学研究室において行った実験装置の開発についてまとめたものです。

開発にあたりまして、ご指導を頂いた本学 清矢良浩教授に大変感謝しております。お忙しい中多くの時間を割いて下さり、物分りの悪い私に丁寧かつ熱心なご指導を賜わりました。アンプの開発・量産の時期には、長い時間を割き一緒に検図や電子部品の個数の確認をして下さいました。また、波形解析のロジックや、プログラミングの議論にお付き合い頂きました。心から感謝しております。

本学 山本和弘准教授には、日常の議論を通じて多くの知識を頂きました。また、まだアンプをユニバーサル基板にはんだで作っていた頃、最初の段を作るときに丁寧にご指導頂きました。最初の段がなければ、アンプは動作しなかったと思います。ここに深く感謝の意を表します。

また、本論文をご精読頂き有益なご助言を頂きました本学 荻尾彰一教授に感謝いたします。

大阪大学 青木正治准教授、KEK 中津川洋平氏、名取寛顕氏は、他の機関の私に様々なことを教えて下さいました。ビームテストでの実験装置の扱い方や、限られたビームタイムの中で必要なデータを得るために行われた手法は、私にとって非常に勉強になりました。心より感謝しております。

本学高エネルギー物理学研究室の皆さん、大阪大学の DeeMe グループのメンバーの方々のおかげで修士課程 2 年間楽しく充実した日々を送ることが出来ました。ありがとうございました。

最後に、心の支えになってくれた家族と友人達に心から感謝します。

参考文献

- [1] M. Kobayashi, T. Maskawa: “CP-Violation in the Renormalizable Theory of Weak Interaction”, *Progressive of Theoretical Physics*, Vol. 49, No. 2, pp. 652-657 (1973).
- [2] Y. Ashie *et al.*: “Evidence for an oscillatory signature in atmospheric neutrino oscillations”, *Phys. Rev. Lett.* **93** (10), 101801 (2004).
- [3] K. Abe *et al.* (T2K Collaboration): “First Muon-Neutrino Disappearance Study with an Off-Axis Beam”, *Phys. Rev.* D85, 031103 (2012).
- [4] Y. Fukuda *et al.* (Super-Kamiokande Collaboration): “Evidence for Oscillation of Atmospheric Neutrinos”, *Phys. Rev. Lett.* **81**, 1562 (1998).
- [5] W. Marciano and A. Sanda: *Physics Letters B* 67 (3) 303 (1977).
- [6] B. W. Lee and R. E. Shrock: *Phys. Rev.* D 16, 1444 (1977).
- [7] Y. Kuno and Y. Okada: “Muon Decay and Physics Beyond the Standard Model”, *KEK Preprint*, 99-69, KEK-TH-639 (1999).
- [8] B. Pontecorvo: *Phys. Rev.* Vol. 72, 246 (1947).
- [9] E. P. Hincks and B. Pontecorvo: *Phys. Rev.* Vol. 73, 257 (1948).
- [10] A. de Gouvea, N. Saoulidou: *Rev. Nucl. Part. Sci.* 60, 513 (2010).
- [11] L. J. Hall, V. A. Kostelecky and S. Raby: *Nuclear Physics*, B**267** (1986).
- [12] R. Barbieri, L. Hall and A. Strumia: *Nuclear Physics*, B**445** 219 (1995).
- [13] Y. Kuno and Y. Okada: *Rev. of Mod. Phys.* **73** 151 (2001).
- [14] J. Hisano and D. Nomura: *Phys. Rev.* D**59** 116005 (1999).
- [15] The DeeMe Collaboration: “Proposal to the Experimental Search for μ - e Conversion in Nuclear Field at Sensitivity of 10^{-14} with Pulsed Proton Beam from RCS”, (2011).
- [16] A. Czarnecki, X. G. Tormo and W. J. Marciano: *Hyperfine Interact.* **210**, 19 (2012).
- [17] W. Bertl *et al.* (SINDRUM collaboration): “A Search for muon to electron conversion in muonic gold”, *Euro. Phys.* Vol. 31, No. C 47, pp. 337-346 (2006).
- [18] ‘Paul Scherrer Institute (PSI)’
<https://www.psi.ch/>
2015/12/12 参照.
- [19] J. Adam *et al.*: *Nucl. Phys.* B 834 (2010) 1.
- [20] J. Adam *et al.*: *Phys. Rev. Lett.* 110 (2013) 201801.
- [21] MEG Collaboration: “New constraint on the existence of the $\mu^+ \rightarrow e^+\gamma$ decay”, *Physical Review Letters*, No. 110, (2013).

- [22] Y. G. Cui *et al.* (COMET Collaboration): “COMET Conceptual Design Report”, KEK-2009-10 (2009).
- [23] R. J. Abrams *et al.* (Mu2e Collaboration): “Mu2e conceptual design report”, *arXiv*: 1211. 7019 [phys.ins-det].
- [24] R. M. Carey *et al.*: “Proposal to Search for $\mu^- N \rightarrow e^- N$ with a Single Event Sensitivity Below 10^{-16} ”, FERMILAB-PROPOSAL-0973 (2008).
- [25] 「KEK — 大学共同利用機関法人 高エネルギー加速器研究機構」
<http://www.kek.jp/ja/>
2015/9/18 参照.
- [26] 「J-PARC | 大強度陽子加速器施設」
<http://j-parc.jp/ja/jparc.html>
2015/9/18 参照.
- [27] 牧村俊助, 青木正治, 河村成肇, 三宅康博: 「J-PARC/MLF/MUSEにおけるDeeMe用SiC回転標的の開発」, 日本物理学会講演概要集, 68(1) 152 (2013).
- [28] 「OASIS -環境・エネルギーシステム材料研究機構- 室蘭工業大学」
<http://oasis.muroran-it.ac.jp/>
2015/9/20 参照.
- [29] Y. Miyake *et al.*: “J-PARC Muon Facility, MUSE”, *Physics Procedia*, volume 30, pages 46-49 (2012).
- [30] Y. Miyake *et al.*: “Current status of the J-PARC muon facility, MUSE”, *Journal of Physics: Conference Series* **511** (2014) 012061.
- [31] Y. Nakatsugawa: “Search for muon to electron conversion at J-PARC MLF: Recent status on DeeMe”, *PoS NUFACT2014* (2015) 093.
- [32] 「東大齊藤研究室/総研大ミュオン精密測定研究室」
<http://g-2.kek.jp/gakusai/>
2015/9/25 参照.
- [33] 「g-2 実験 - 岩崎先端中間子研究室 - 理化学研究所」
<http://meson.riken.jp/ja/research/nphysics/g-2-experiment.html>
2015/9/25 参照.
- [34] ‘PIENU PiENu - Triumf’
<https://pienu.triumf.ca/>
2015/10/01 参照.
- [35] 政池明: 『物理の世界 ものを見るとらえる 4 素粒子を探る粒子検出器』, 岩波書店, (2007).
- [36] Claus Grupen and Boris Shwartz: “*Particle Detectors*” Cambridge Monographs on Particle Physics, Nuclear Physics and Cosmology, second edition, 2008.

- [37] W. R. Leo: “*Techniques for Nuclear and Particle Physics Experiments*”, second revised edition, Springer-Verlag, 1994, 3-540-57280-5.
- [38] M. Morii, T. Taniguchi and M. Ikeno: “Development of a readout electronics system for the VENUS vertex chamber”, *KEK Internal*, 87-14 (1988).
- [39] 藤井信生: 『アナログ電子回路の基礎』, 昭晃堂, (2004).
- [40] 増田良介, 曲谷一成: 『制御工学の基礎』, 昭晃堂, (2003).
- [41] 「LTspice IV - リニアテクノロジー」
<http://www.linear-tech.co.jp/designtools/software/>
2015/11/28 参照.
- [42] 神崎康宏: 『電子回路シミュレータ LTspice 入門編: 素子数無制限! 動作を忠実に再現!』, CQ 出版, (2009).
- [43] 「リード線 (Wire) インダクタンスの計算 WireCalc」
<http://gate.ruru.ne.jp/rfdn/Tools/WireForm.asp>
2015/11/28 参照.
- [44] 「宮崎技術研究所 web サイト」
<http://www.miyazaki-gijutsu.com/>
2015/10/25 参照.
- [45] ‘BEHLKE’
<http://www.behlke.com/>
2015/1/30 参照 .
- [46] 「プリント基板センター PB - プリント基板製造、基板設計」
<http://pcb-center.com/>
2015/11/22 参照.
- [47] 「株式会社タカチ電機工業」
<http://www.takachi-el.co.jp/>
2015/11/22 参照.
- [48] 「NPS 日本プレート精工株式会社」
<http://nps1.jp/>
2015/11/22 参照.
- [49] 「RS オンライン | 電子部品・半導体の通販/販売サイト」
<http://jp.rs-online.com/web/>
2015/11/22 参照.
- [50] 「マルツオンライン: 電子部品・半導体パーツの通販 販売」
<http://www.marutsu.co.jp/>
2016/2/7 参照.

- [51] 「半導体・電子部品の通販・販売 — ザイコストア コアスタッフ株式会社」
<https://www.zaikostore.com/zaikostore/>
2016/2/7 参照.
- [52] 「工具通販 MonotaRO(モノタロウ) 現場を支えるネットストア」
<http://www.monotaro.com/>
2016/2/7 参照.
- [53] 「秋月電子通商 - 電子部品・半導体【通販・販売】」
<http://akizukidenshi.com/catalog/default.aspx>
2016/2/7 参照.
- [54] 「MISUMI-VONA | ミスミの総合 Web カタログ」
<http://jp.misumi-ec.com/>
2015/11/22 参照.